



**INTI**

**50**  
ANIVERSARIO  
1957-2007

Instituto  
Nacional  
de Tecnología  
Industrial



Unión Europea

Proyecto Mejora de la Eficiencia y de la Competitividad de la Economía Argentina

# ESTADO DEL ARTE DE LA TECNOLOGIA FPGA

CUADERNO TECNOLÓGICO N° 1  
MICROELECTRÓNICA

Autor  
EDUARDO BOEMO SCALVINONI

Octubre de 2005



Unión Europea

Delegación de la Comisión Europea en Argentina  
Ayacucho 1537  
Ciudad de Buenos Aires  
Teléfono (54-11) 4805-3759  
Fax (54-11) 4801-1594



INTI

Instituto  
Nacional  
de Tecnología  
Industrial

INTI  
Avenida General Paz 5445  
Casilla de Correo 157, B1650WAB San Martín, Buenos Aires, Argentina  
Teléfono (54-11) 4754-4070 / grobles@inti.gov.ar

[www.ue-inti.gov.ar](http://www.ue-inti.gov.ar)

#### CONTACTO

**INTI – ELECTRÓNICA E INFORMÁTICA**

4724-6369

[electronicaeinformatica@inti.gov.ar](mailto:electronicaeinformatica@inti.gov.ar)

[www.inti.gov.ar/electronicaeinformatica](http://www.inti.gov.ar/electronicaeinformatica)

<http://utic.inti.gov.ar>

**INFORMACIÓN Y VISIBILIDAD: GUILLERMINA ROBLES**

[grobles@inti.gov.ar](mailto:grobles@inti.gov.ar)

## ESTADO DEL ARTE DE LA TECNOLOGIA FPGA

EDUARDO BOEMO SCALVINONI

## ABREVIATURAS UTILIZADAS

EDA	Electronic Design Automation
EPS	Escuela Politécnica Superior
FPGA	Field-Programmable Gate Array
FPL	Field-Programmable Logic Workshop
JCRA	Jornadas de Computación Reconfigurable.
PYME	Pequeña y Mediana Empresa
SLP	Southern Programable Logic Conference
ST	Self-Timed
UAM	Universidad Autónoma de Madrid
UTN	Universidad Tecnológica Nacional
VHDL	Very High-Speed Hardware Description Language.

## INDICE

<b>ABREVIATURAS UTILIZADAS</b>	<b>4</b>
<b>1. RESUMEN</b>	<b>6</b>
<b>2. INTRODUCCIÓN</b>	<b>8</b>
<b>3. LOS ASICS</b>	<b>12</b>
<b>4. LAS FPGAS</b>	<b>17</b>
<b>5. MERCADO ACTUAL DE FPGAS</b>	<b>20</b>
<b>6. DISEÑO CON FPGA EN ARGENTINA: PERSPECTIVAS PRESENTES Y FUTURAS</b>	<b>26</b>
<b>7. BIBLIOGRAFÍA</b>	<b>28</b>
<b>ACTIVIDADES REALIZADAS</b>	<b>29</b>
<b>PUBLICACIONES TECNICAS SOBRE LA TEMÁTICA REALIZADAS EN LOS LABORATORIOS DE INTI</b>	<b>33</b>

## 1. RESUMEN

Durante los meses de marzo y abril de 2003, en el marco del Proyecto "Mejora de la Eficiencia y de la Competitividad de la Economía Argentina", se realizó una misión con un experto nacional para el sector Telecomunicaciones. El objetivo general de dicha misión consistió en analizar el estado del sector en la Argentina y la normativa que lo rige. Como resultado, se identificaron equipamientos con potencial para el mercado nacional, regional (MERCOSUR) e internacional (preferentemente Unión Europea) y se hicieron recomendaciones para su tratamiento en las siguientes etapas del Proyecto.

Asimismo, se identificaron productos con capacidad exportadora en tres familias: Centrales Telefónicas Privadas (PABX), Sistemas de Radioenlace Monocanal Digital y Sistemas de Tarificación, Control y Gestión de Cabina Pública Telefónica (Locutorios).

Si bien ya exportan a otros países de Latinoamérica, corren el riesgo de que sus productos queden obsoletos. Esto ocurre principalmente debido al uso de componentes estándares (*off the shelf*) y técnicas de diseño cuasi-obsoletas.

Se recomendó entonces *"Iniciar en las empresas una campaña de sensibilización hacia las nuevas tecnologías, especialmente en el conocimiento y aplicación de las nuevas estructuras microelectrónicas"*. Entre ellas se identificaron los DSPs (Procesador Digital de Señal - Digital Signal Processor) y FPGAs (Arreglo de Puertas Programable en campo - Field-Programmable Gate Array).

Continuando con esta línea de trabajo, se decidió entonces realizar una nueva misión con un experto europeo. La persona seleccionada a tal fin fue el Dr. Eduardo Boemo Scalvinoni.

El objetivo específico de esta misión fue capacitar a técnicos argentinos de INTI - Electrónica e Informática en metodologías avanzadas de diseño de circuitos digitales de alta velocidad. La capacitación buscada fue con un fuerte enfoque al uso de VHDL como lenguaje de descripción de hardware aplicado al uso de dispositivos FPGA, sin dejar de lado aspectos aplicables al diseño de circuitos integrados VLSI.

Este informe presenta la evolución de los circuitos FPGA desde su aparición en el año 1985 hasta llegar al estado del arte de esta tecnología. Se hace más incapié en los aspectos económicos considerando que los detalles técnicos de la tecnología han sido descritos detalladamente en los cursos específicos sobre el tema.

El Doctor Boemo es Dr. Ingeniero de Telecomunicación por la Universidad Pontificia de Madrid. Entre los años 2000 a 2004 se ha desempeñado como Subdirector de Investigación en la Escuela Politécnica Superior de la Universidad Autónoma de Madrid. Ha desarrollado una amplia actividad como docente en carreras de grado y postgrado. Co-autor de los libros "Computación reconfigurable & FPGAs", "Introducción al diseño con LCAs", "Noyrd dobr OrCAD PCB" y "Sistemas digitales II: Notas sobre transputer y OCCAM". Autor de una gran cantidad de artículos en publicaciones de revistas indexadas por el JCR, como así también de artículos en actas de congresos y capítulos de libros internacionales, nacionales y regionales. Ha participado como investigador e investigador principal en variados proyectos de investigación y en comités de organización de congresos.

## OTROS MÉRITOS:

- 1- Director del Proyecto ganador del "1991-92 Motorola Internacional University Design Contest Using the 68HC11 Universal Evaluation Borrad" Premio: 4290 dls en equipo para el laboratorio de Sistemas Digitales de la ETSI Telecomunicación, UPM.
- 2- Organización en la Escuela Politécnica Superior de la UAM curso sobre EDK del University Program de Xilinx, septiembre 2003.
- 3- Invitado a participar en la Conferencia Internacional de Líderes Académicos de Europa, organizada por IBM en París los días 5 y 6 de mayo.
- 4- "Partner" de Silica Europa para cursos y seminarios sobre FPGAs Xilinx.

En la actualidad se desempeña como profesor titular de universidad (interino) de la Universidad Politécnica de Madrid.

## 2. INTRODUCCIÓN

Los circuitos integrados son omnipresentes en gran cantidad de productos industriales. Una de sus alternativas, los circuitos tipo FPGA, presentan una característica única: están al alcance de países con un desarrollo tecnológico medio. Las FPGAs (Field-programmable Gate Arrays) aparecen en el Mercado en 1984, con una idea central: permitir realizar un circuito integrado a medida, sin los riesgos económicos asociados a las otras opciones tecnológicas. Hoy las FPGAs están presentes en campos tan diversos como la automoción, la electrónica de consumo, o la investigación espacial. La tecnología FPGA tiene una aplicación horizontal en todas las industrias que requieren computación a alta velocidad. Tiene cabida en empresas que realizan las actividades indicadas en el listado siguiente:

- Alarmas.
- Arcos de seguridad de bancos.
- Climatización de autobuses.
- Comunicaciones por fibra óptica.
- Conducción Automática de Trenes.
- Control industrial.
- Control de instalaciones eléctricas.
- Electrónica de potencia.
- Electrónica espacial.
- Electrónica submarina.
- Electrónica aplicada a hoteles.
- Enclavadores Eléctricos.
- Ensayo de materiales.
- Equipos de medicina y radiología.
- Equipos de medidas de potencia.
- Equipos de medidas en audio.
- Equipos de transmisión de TV.
- Equipos ferroviarios.
- Equipos para parking públicos.
- Estaciones terrenas.
- Fabricación de azulejos y cerámicos.
- Herramientas EDA.
- Identificación dactilar.
- Ingeniería Nuclear.
- Internet.
- Tarjeta inteligente.
- Telemandos y Automatismos para Puertas.
- Maquinaria de empaquetamiento de frutas.
- Maquinaria para panaderías.
- Navegación GPS.
- Regulación de Tráfico.
- Seguridad Electrónica.

- Simuladores de vuelo.
- Sistemas de Emergencia tipo 112.
- Sistemas de Información a Viajeros.
- Sistemas de radiofrecuencia y microondas.
- Tarifación telefónica.
- Telefonía móvil.
- Telemedicina.
- Visión nocturna.

Considerando las similitudes entre el tejido industrial español y el argentino, ambos basados en pymes que atienden en muchos casos a nichos de mercados (ferrocarriles, fuerzas armadas, etc) es útil indicar que las FPGAs se implantaron en la industria española entre los años 80 y 90. Este proceso continúa en la actualidad en sectores relacionados con Tratamiento Digital de Señal (radar, radio, etc).

Para esta tecnología también es muy importante el soporte académico. En el caso español, la incorporación fue también rápida y es habitual que el grupo de españoles sea el mayoritario en cualquier edición del FPL, el congreso europeo sobre FPGAs. En 2001 se fundó el JCRA (Jornadas de Computación Reconfigurable) como punto de encuentro de mundo español de la FPGA. Sus sedes han sido Alicante, Granada, Madrid (en la Universidad Autónoma) y Barcelona. Finalmente, en el año 2005 se fundó el SPL (Southern Programmable Logic Conference), el congreso latinoamericano de FPGA que se realiza anualmente en el mes de marzo en Mar del Plata, Argentina.

Aunque las FPGAs también se utilizan en grandes compañías, la experiencia de este consultor indica que la mayoría son pequeñas, con equipos de I+D que raramente superan 4 o 5 personas. Con grupos tan exigüos, a veces resulta difícil superar los escollos de una tecnología compleja; es allí donde se notan los efectos benéficos de la formación externa. En lo referente al perfil de los usuarios de FPGAs por titulación, la mayoría provienen de Ingenierías de Telecomunicación y Electrónica. En el caso español, la mayoría de los ingenieros que requieren formación en FPGA han terminado la carrera en los últimos 5 años. Sin embargo, cerca de un 24% tiene más de 10 años de experiencia y están ocupando puestos relacionados con la dirección técnica. Los casos de asistentes que sobrepasan la edad de 40 años no son raros. Es decir, hay un campo importante de formación para directores y gestores que se han ido alejando del día a día del diseño.

La evolución de los componentes electrónicos para la materialización de sistemas digitales puede observarse en el siguiente cuadro:

Componente	Época aproximada	Orden de Velocidad (Multiplicación)
Engranajes	1400-1930	seg.
Relés	1930-1940	mseg
Válvulas	1940-1960	μseg
Transistores	1950-	μseg
Circuito Impreso	1950-	μseg
Circuito Integrado	1960-	μseg - nseg
Microprocesadores	1971-	μseg - nseg
ASICs	1980-	nseg-pseg
Full-custom	1960-	nseg-pseg
Gate Arrays	1980-	nseg-pseg
Sea-of-Gates	1980-	nseg-pseg
Standard-Cells	1980-	nseg-pseg
Laser PGA	1996-	nseg-pseg
FPGAs	1985	nseg-pseg

Desde la aparición del circuito integrado, existen dos alternativas para realizar un hardware digital: codificación del algoritmo en un microprocesador o mapeo directo del algoritmo en hardware.

Los microprocesadores junto con los microcontroladores y DSPs permiten resolver eficazmente la mayor parte de los problemas electrónicos. Tal como ocurre en la naturaleza, donde los insectos sencillos son mayoría, en el mundo digital existen infinidad de problemas que se resuelven con un procesador sencillo. En efecto, aún hoy los micros de 8 bits son los más vendidos, seguidos de dispositivos de 4 bits (Fig.1).

Sin embargo, existe una serie de problemas donde los micros no son suficientes. Tal es el caso cuando la E/S de datos combina gran cantidad y gran velocidad, o cuando el número de operaciones por muestra es elevado. En tal caso, la única opción es la realización de un ASICs (Circuito Integrado de Aplicación Específica), una tecnología que aparece en la década de los 80.

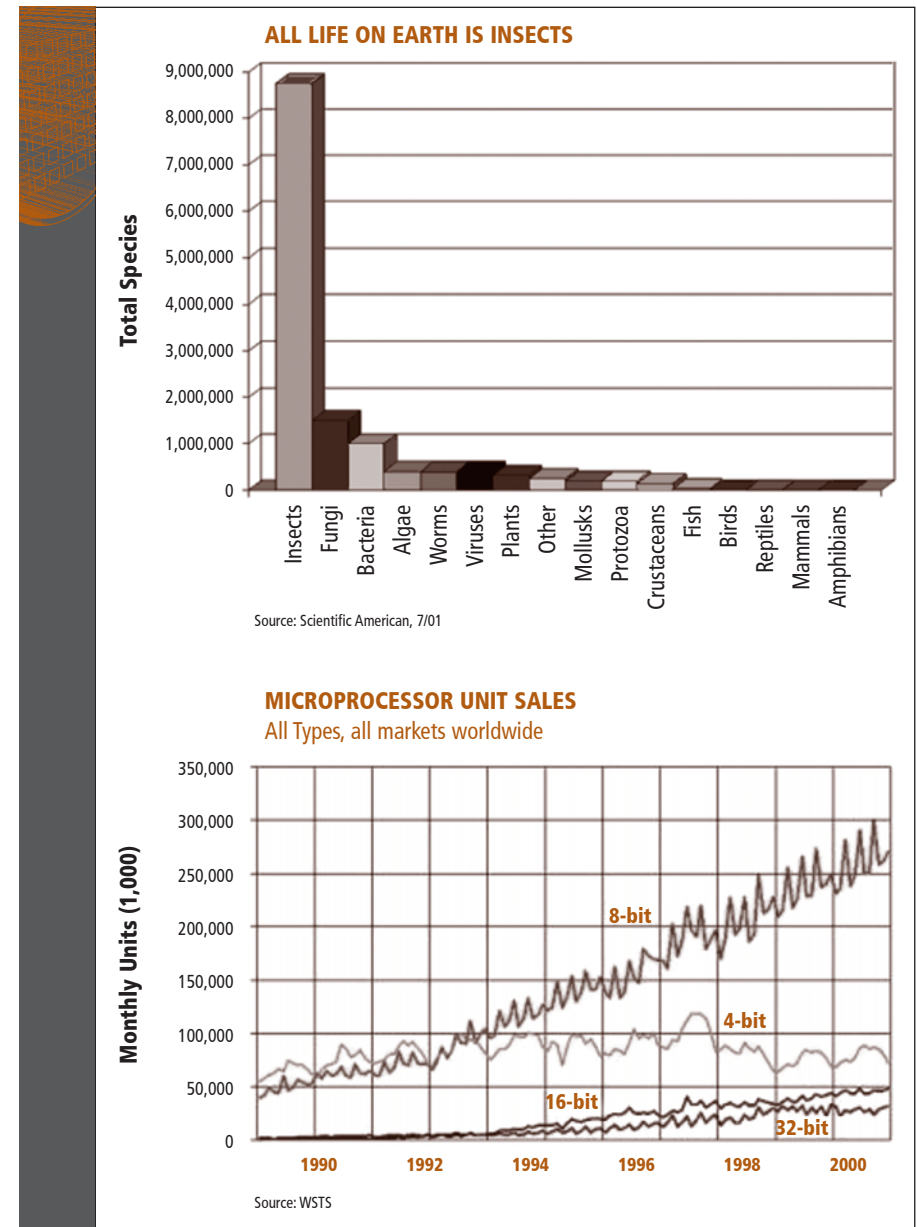


Figura 1

### 3. LOS ASICS

Las principales características de los ASICs se pueden resumir en la siguiente lista:

- Area-time-power mínimo;
- Mixtos;
- Alta fiabilidad;
- Alta Confidencialidad;
- Alto Costo;
- Vulnerabilidad a errores;
- Problemas con el stock;
- Problemas de ventana de mercado;
- Alta complejidad;
- Elevado número de transistores;
- Elevada frecuencia de operación;
- Herramientas EDA complejas.

De todos los puntos anteriores son dos los determinantes: 1º el costo que suele descartar esta opción tecnológica y 2º el consumo de potencia, que suele ser el factor principal que puede obligar a utilizar esta tecnología.

La Fig.2 muestra el estado actual de la tecnología ASIC, que lleva a que su utilización quede restringida a grandes circuitos.

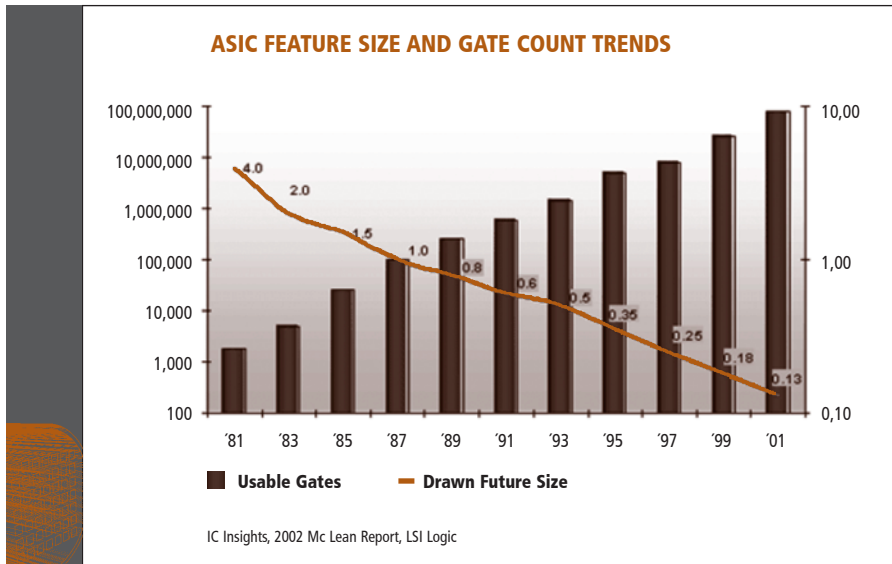


Figura 2

En la Fig.3 se muestra la tendencia en el costo del diseño de las máscaras de ASICs submicrónicos, donde es común sobrepasar el millón de dólares.

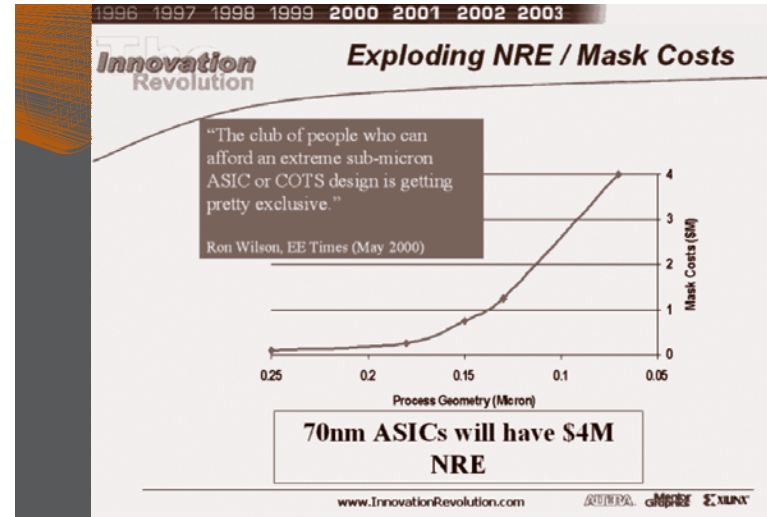


Figura 3

Otro problema de los ASICs (Fig.4) es el elevado volumen de producción. La utilización de oblea de 12" (300mm), permite aumentar en 2.5 veces el nº de chips producidos, respecto a una oblea de 8".



Figura 4

En la Fig.5 se muestra el proceso de fabricación de un ASIC, el cual se separa en dos partes: la superior (estándar) es común a todos los circuitos mientras que la inferior (custom) depende de cada diseño en particular. De allí la denominación de semicustom para este tipo de tecnología.

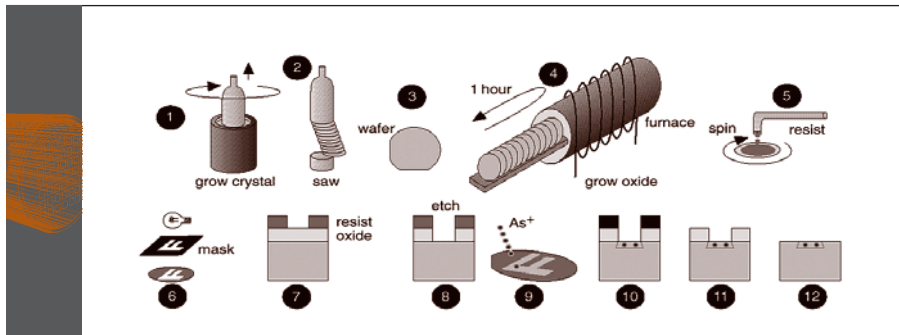


Figura 5

Dentro de los ASICs destacan los Gate Arrays, de los cuales deriva el nombre de FPGA. Están formados por filas de transistores sin interconexión junto con canales intermedios para rutado. Permiten una utilización de hasta un 90% del área de silicio y se fabrica en diferentes tamaños. La idea central de los Gate Arrays es que con 4 transistores e interconexión, puede construirse cualquier puerta lógica.

Los transistores son estándares y las interconexiones customs. El proceso es el siguiente: 1º Se preparan las obleas con los arrays de transistores y los buffers de I/O, 2º Se almacenan en una "sala blanca", y finalmente 3º Se completa los pasos restantes cuando el cliente finaliza en diseño.

En la Fig.6 se muestra el arreglo básico de transistores y las conexiones para crear una puerta INV. NAND y NOR. En la Fig.7 se muestra un esquema de un Gate Array y la disposición de los canales de rutado. Finalmente, en la Fig.8 se muestran algunas opciones tecnológicas y densidades del foundry AML.

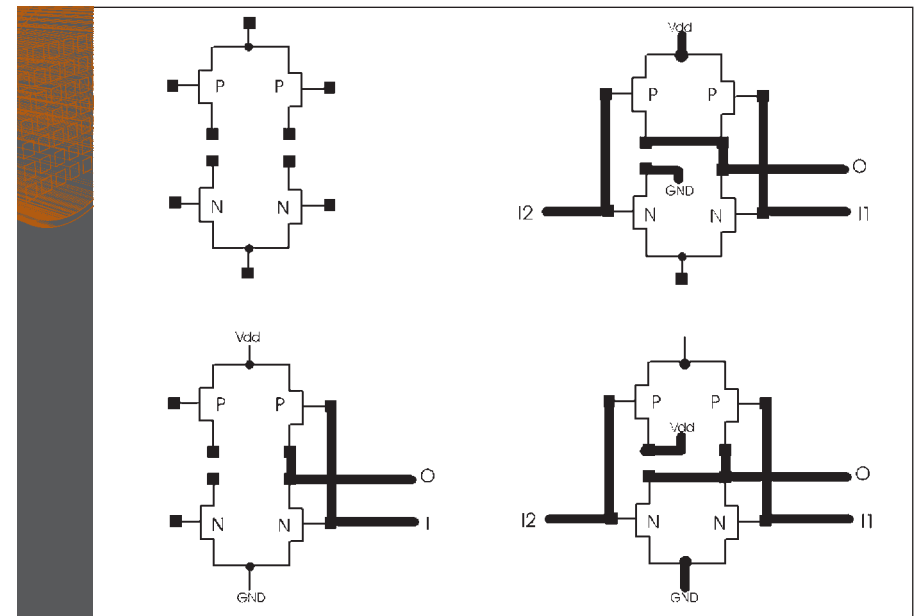


Figura 6

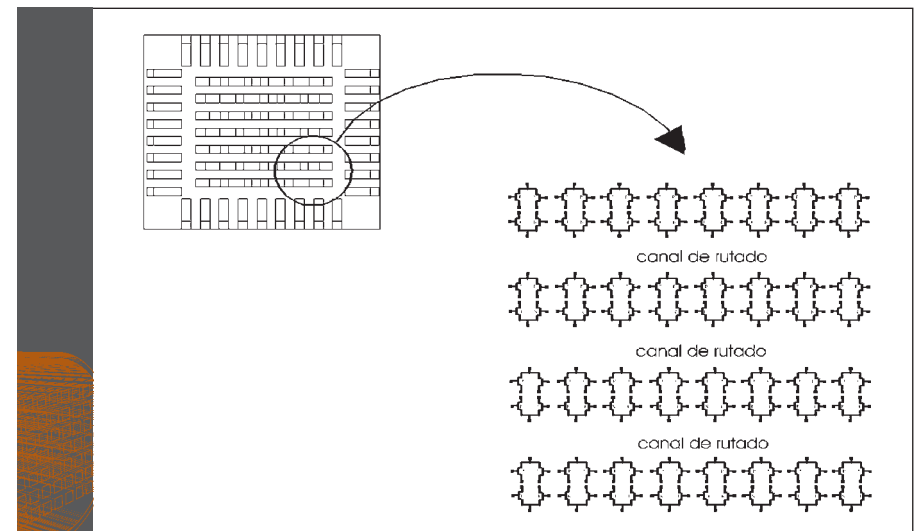


Figura 7



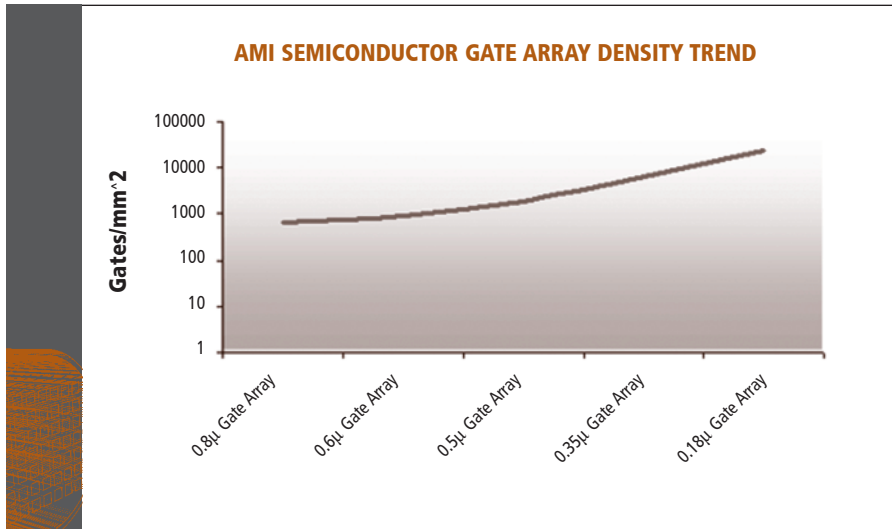


Figura 8

Aunque los Gate Arrays y opciones tecnológicas posteriores como los Sea-of-Gates y los Standard Cells permiten realizar circuitos con área-retardo y consumo mínimo, el costo de fabricación y la vulnerabilidad a errores de diseño han limitado en la actualidad su utilización a grandes productos de consumo.

## 4. LAS FPGAS

Las FPGA (Field Programmable Gate Arrays), en principio llamadas LCA (Logic Cell Array) nacieron en 1985 con una idea sencilla: un Gate Array tolerante a errores de diseño y programable o reprogramable por el usuario.

Las principales características de las FPGAs son:

- Alta complejidad (106 puertas);
- Bajo costo de desarrollo;
- Fácil de depurar;
- Tolerante a errores;
- Pocas unidades;
- Tamaño reducido;
- Fiabilidad alta;
- Area-time-power intermedio;
- Confidencialidad baja.

La FPGA es un componente estándar (re)programable por el usuario. Esto implica que la interconexión debe ser (re)programable y las funciones lógicas y la E/S también deben ser (re)programables. Fue inventada y patentada por S. Wahlstrom en 1967: una idea demasiado adelantada respecto a la tecnología disponible.



Figura 9

En la Fig.9 se muestra la idea de la interconexión programable: segmentos de pistas unidas con transistores de paso. Una memoria auxiliar de configuración debe almacenar los 1s y 0s que determinan cada interconexión particular.

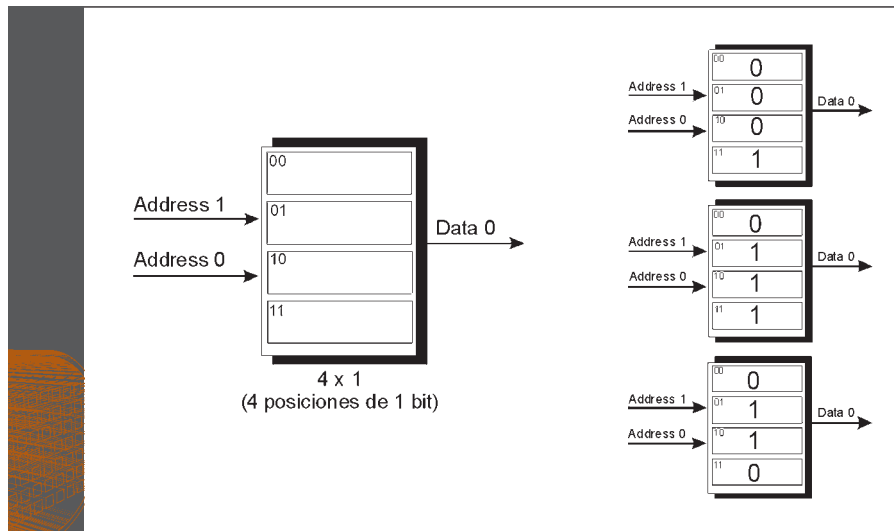


Figura 10

En la Fig.10 se muestra la idea central de la función lógica programable: una pequeña tabla de loop-up que puede emular cualquier puerta. Las direcciones son la entrada al circuito y el dato la salida del mismo. Al igual que en el caso de la interconexión, una memoria auxiliar y un circuito de configuración imponen los 1s y 0s de cada tabla.

La Fig.11 resume el aspecto genérico de una FPGA: un array de interconexiones y tablas de look-ups configurables externamente por una corriente de bits en serie. Los mismos pueden provenir de una memoria EPROM serie o paralela, o de un microprocesador.

En la Fig.12 se muestra una microfotografía de una FPGA actual, donde además de los componentes anteriores existen bloques HW tales como procesadores, transceivers de comunicaciones serie, memorias, y multiplicadores.

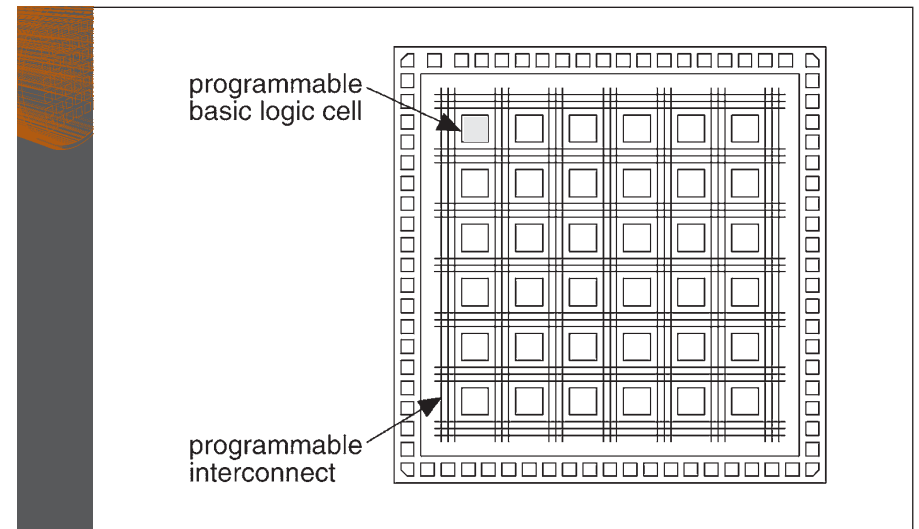


Figura 11

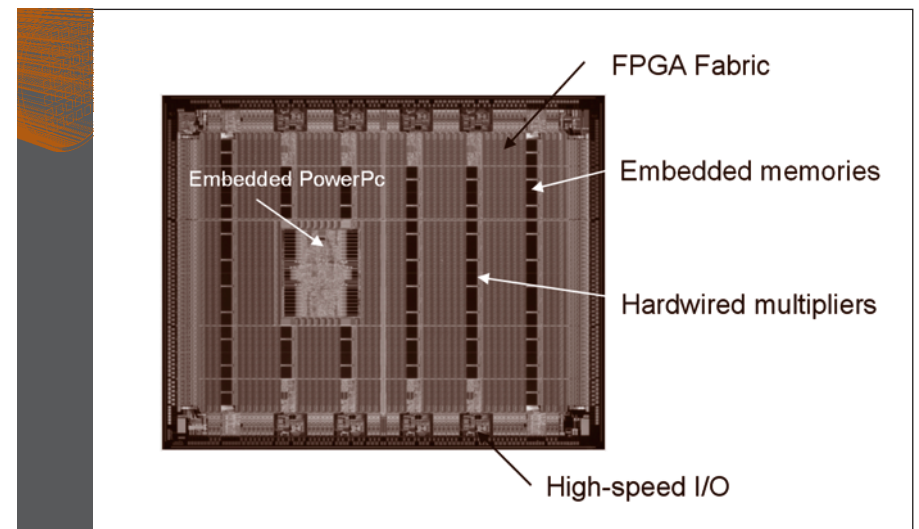


Figura 12

## 5. MERCADO ACTUAL DE FPGAS

En la figura 13 se muestran los principales jugadores en esta tecnología. Xilinx, ocupa desde hace unos años el primer puesto, con una cuota de mercado que se acerca al 50%. Actualmente, esta compañía es el 3er fabricante de ASICs (FPGAs) del mundo, por detrás de IBM y NEC.

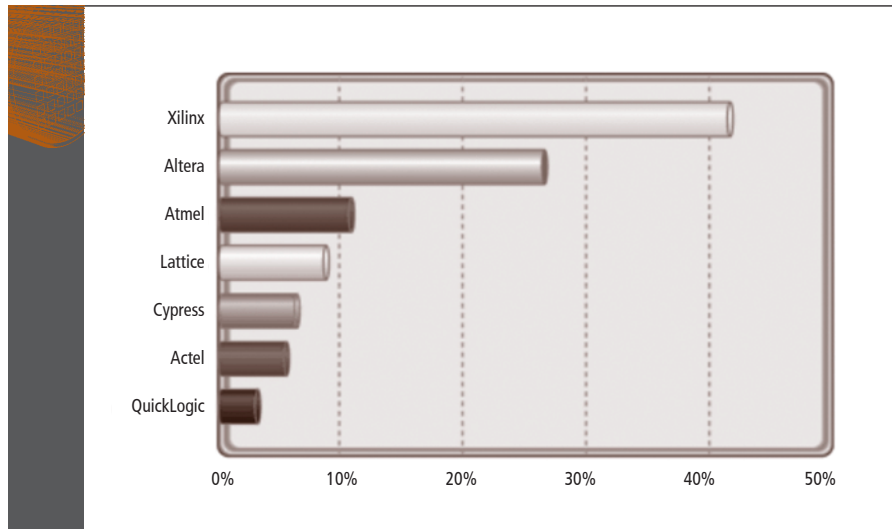


Figura 13

Las diferencias con Altera a nivel de silicio son mínimas pues ambos fabricantes tienen productos similares. Sin embargo, existen diferencias menores: Xilinx sigue apostando por la reconfiguración dinámica mientras que Altera la ha descartado totalmente. Otra diferencia es el nivel de las herramientas. Históricamente, Xilinx permite trabajar a un nivel más bajo que Altera.

La bolsa evidentemente no entiende las diferencias anteriores y percibe Xilinx y Altera de forma similar. Como ejemplo, se puede ver la cotización comparada de ambas compañías en el Nasdaq, Figura 14.



Figura 14

Las FPGAs están consolidadas a nivel mundial. Casi 2/3 de los diseñadores usa lógica programable de alguna clase. Los promedios varían por la industria; por ejemplo, en automoción todavía existe un nicho para gates arrays o standard cells. Por el contrario, industrias aerospaciales están ya utilizando fuertemente esta tecnología, con 64% de penetración. Sucede lo mismo en la industria de video, que ocupa FPGA en un (62%), y en la industria militar con un 59%

FPGAs y el resto de los ASICs no son mutuamente excluyentes. En muchos casos, las primeras son utilizadas para realizar maquetas (emulación) de futuros chips. En EEUU el 24% de los compradores de FPGA piensan pasar a un ASIC "real" de algún tipo y el 20% sólo utiliza la FPGA para la etapa de prototipado.

Los dispositivos de baja densidad como CPLDs son utilizadas por un 41% de los diseñadores, junto con una o más FPGAs. FPGAs y CPLDs conviven sin problemas en un mismo diseño.

Otro punto importante es la invasión de la FPGA en el mercado de los DSP. Actualmente cerca del 40% de los usuarios de FPGAs usan su chip para realizar un DSP de alguna clase.

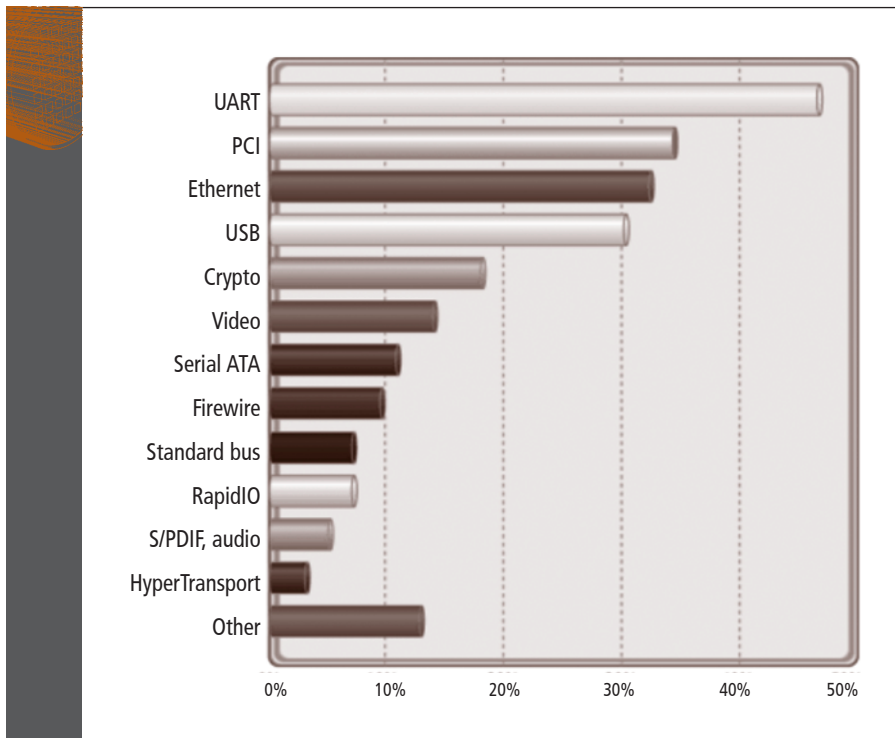


Figura 15

Ambas tecnologías han entrado en el mercado de los procesadores embebidos. La razón de ello es que el sobrante de área de silicio de las principales FPGA permite integrar en un solo chip, junto con la lógica de la FPGA, a un core procesador que usualmente estaba ubicado fuera del chip. Aunque su costo es mayor, la flexibilidad que da al diseño es una compensación muy importante. Actualmente existe una baja utilización de cores de procesadores embebidos en FPGAs, una tendencia que choca contra la apuesta de Actel, Altera, Xilinx, y los otros vendedores que han trabajado para incluir los procesadores en sus pastillas. Altera y Xilinx ofrecen el ARM y PowerPC, respectivamente, en algunos de sus dispositivos, pasando de FPGA al concepto de "plataforma", donde puede caber todo un sistema en un chip.

Sólo cerca del 14% de usuarios de FPGA utilizan soft-cores como MicroBlaze y NIOS, aún considerando que tanto Xilinx y Altera casi regalan estos cores con la esperanza que los usuarios de FPGA los adopten tarde o temprano. Esta puede ser la tendencia para el futuro pues en 2005 el 43% de los usuarios de FPGAs indicaban que planeaban incluir un procesador en su próximo proyecto. La mayoría de ellos los quieren para gestionar comunicaciones IP. En la Figura 15 se muestran las aplicaciones más usuales donde se requiere un procesador embebido.

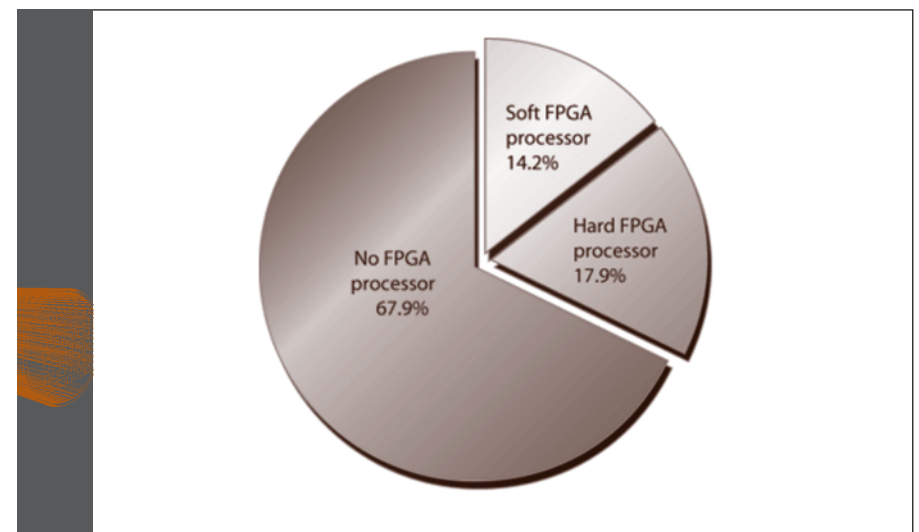


Figura 16

En la Fig.16 se puede notar que la mayoría de los diseños con FPGAs aún no incorporan el procesador mientras que en el otro extremo, cerca de un 17% de las aplicaciones ya usan los procesadores embebidos y fijos en el chip.

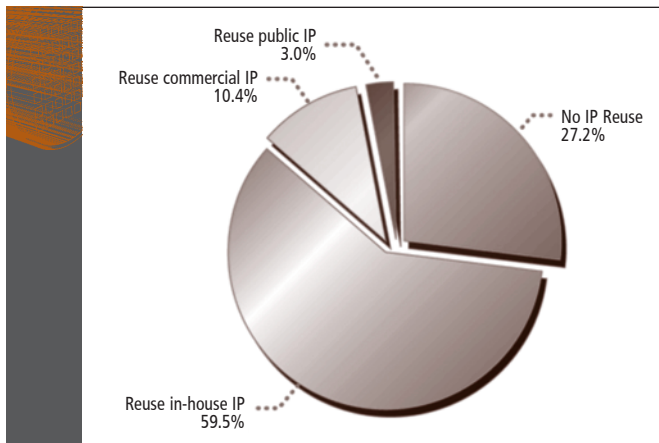


Figura 17

En la Fig.17 se muestra que la mayoría de los diseñadores realiza o adapta su propio core IP, mientras que el mercado de IPs comerciales sigue siendo bajo. Iniciativas de open IP como [www.opencores.org](http://www.opencores.org) todavía no son muy conocidas. El porcentaje tan bajo de utilización de HW de dominio público contrasta con la popularidad del software libre. Los diseñadores indican que la principal dificultad es la falta de "understandably" de estos diseños. El hardware tipo IP es normalmente difícil de modificar, no está bien documentado y es aún más difícil de verificar.

En la Fig.18 se muestra el mercado de Xilinx, centrado en comunicaciones, servidores y consumo.

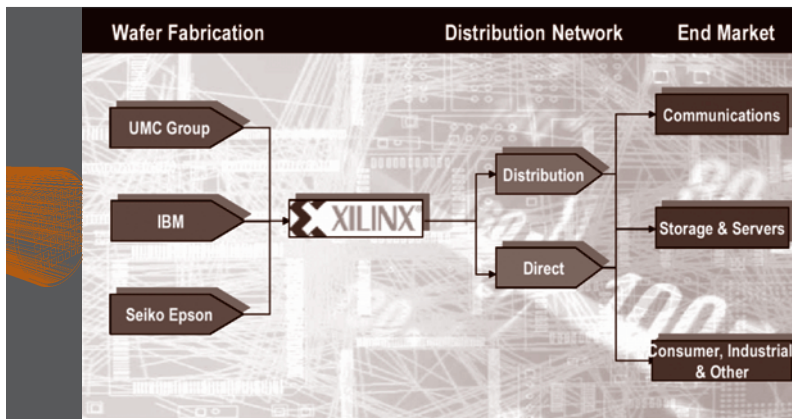


Figura 18

Para ello dispone de 3 familias. CPLDs orientadas a consumo, la serie Spartan para servidores y sistemas de complejidad media y finalmente la familia Virtex orientada a comunicaciones (Fig.19).

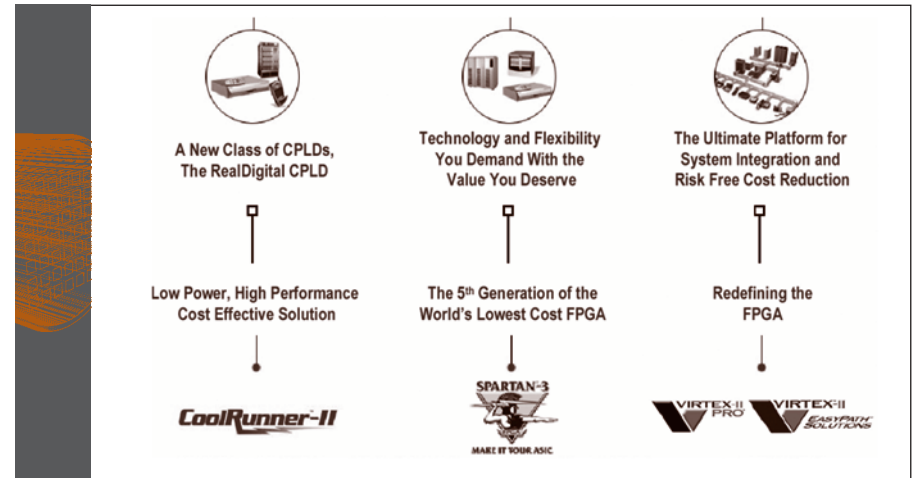


Figura 19

Finalmente, como dato curioso, se puede mencionar que las FPGAs se utilizan como core en las tecnologías semicustom de IBM, con el objeto de poder corregir detalles de última hora (Fig.20).

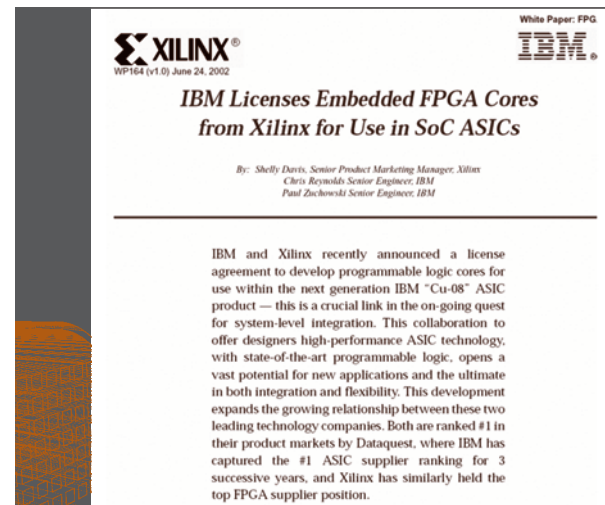


Figura 20

## 6. DISEÑO CON FPGA EN ARGENTINA: PERSPECTIVAS PRESENTES Y FUTURAS

Las FPGAs encajan perfectamente en un mercado pequeño como el argentino. La posibilidad de adquirir los chips por unidad es única y permite la realización de prototipos de bajo costo. El costo de los sistemas de desarrollo es bajo e incluso existen versiones gratis de herramientas de complejidad media.

Otro punto que no debe perderse de vista son las ventajas de Argentina en terminos salariales. En la figura 21 se muestran los niveles salariales en EEUU, donde un diseñador de ASICs puede alcanzar los 100K dólares anuales.

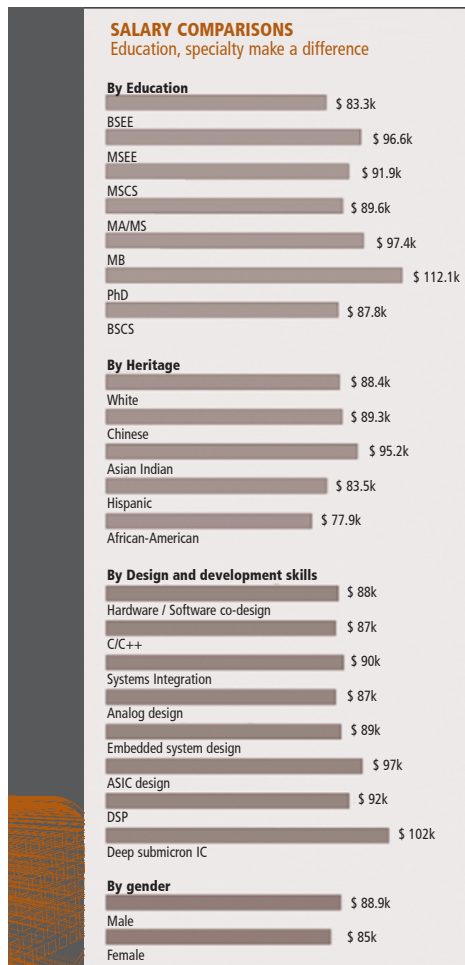


Figura 21

A lo anterior se debe agregar la disminución año a año de la cantidad de estudiantes de ingeniería, que obligará a las empresas en primer lugar a contratar inmigrantes, pero a largo plazo a llevar laboratorios de desarrollo a los campus universitarios donde el número de ingenieros sea elevado.

En resumen, considerando un paralelismo con la industria del SW, donde es posible realizar productos complejos con un costo en bienes de equipo bajo, la FPGA con su ciclo SW permite extender el efecto anterior al diseño de HW complejo, cores IP y modelado VHDL.

## 7. BIBLIOGRAFÍA

Las principales noticias de marketing en FPGA aparecen periódicamente en:

[www.eet.com](http://www.eet.com)

[www.xilinx.com](http://www.xilinx.com)

[www.fpgajournal.com](http://www.fpgajournal.com)

## ACTIVIDADES REALIZADAS

### INDICE

1. RESUMEN
2. CURSOS DE CAPACITACIÓN
3. JORNADAS ABIERTAS DE DIFUSIÓN EN BAHÍA BLANCA
4. JORNADA ABIERTA DE DIFUSIÓN EN BUENOS AIRES
5. RESUMEN DE LAS ACTIVIDADES DE ASISTENCIA TÉCNICA

### 1. RESUMEN

Este informe resume las actividades realizadas durante el mes de octubre de 2005 en el Laboratorio de Telecomunicaciones de INTI - Electrónica e Informática de Buenos Aires y en la sede de la UTN en Bahía Blanca.

Se presentan los principales resultados y conclusiones de la misión, cuyos objetos centrales han sido la introducción, difusión y capacitación de personal del INTI e ingenieros argentinos en la tecnología de diseño de circuitos tipo FPGA; en particular la sensibilización de las PyMEs argentinas respecto a esta tecnología.

### 2. CURSOS DE CAPACITACIÓN

Tal como se había pactado durante las negociaciones previas a la misión, durante el período de formación se dictaron temas fundamentales de diseño de circuitos basados en FPGAs. Estos temas son los mismos que se dictan semestralmente a investigadores españoles dentro de la Acción *Euroform* que se lleva a cabo en la Universidad Autónoma de Madrid. Durante la primera semana se dictaron los temas de contenido más general a investigadores y becarios del Laboratorio del INTI, y otros ingenieros invitados de instituciones relacionadas con la I+D (Universidades, CNEA, etc.). En la segunda semana, los temas se centraron en metodología de diseño.

### 3. JORNADAS ABIERTAS DE DIFUSIÓN EN BAHÍA BLANCA

Como parte de la misión, en los días 14 y 15 de octubre se llevaron a cabo unas jornadas de difusión de la Tecnología FPGA en la ciudad de Bahía Blanca, donde asistieron ingenieros de pymes, profesores y estudiantes de la zona. En este caso, se contó con la participación de los investigadores del INTI y de profesores de la UTN de Bahía Blanca y de la Universidad Nacional del Sur.

El temario de esta jornada se resume a continuación:

Jornadas sobre FPGA

**Viernes 14/10: Horario 18:30 a 22:00**

**Sábado 15/10: Horario 10:00 a 15:30**

**Lugar: Centro IDEB, Brown 460 (Viernes)**

**Lugar: UTN, 11 de Abril 461, Aula 602 (Sábado)**

Disertantes

**Dr. Eduardo Boemo: Universidad Autónoma de Madrid**

**Dr. Ricardo Cayssials: Universidad Nacional del Sur**

**Ing. Salvador Eduardo Tropea, INTI**

**Mg. Guillermo Güichal: UTN Horario:**

Viernes 14/10

**18:30-20:00** Introducción a las FPGAs (Boemo - Güichal)

**20:00-20:15** Break **20:15-21:45** Investigación, Tesis y Proyectos con Tecnología FPGAs (Boemo)

**21:45-22:00** Preguntas

Sábado 15/10

**10:00-11:00** Doctorado en Ingeniería Electrónica en la UAM (Boemo)

**11:00-12:00** Proyectos usando FPGAs en el DIEC (Cayssials)

**12:00-13:30** Almuerzo

**13:30-14:30** Herramientas de desarrollo Xilinx+Mentor (Güichal)

**14:30-15:30** Herramientas de desarrollo FPGA-Libre (Salvador Eduardo Tropea)

#### 4. JORNADA ABIERTA DE DIFUSIÓN EN BUENOS AIRES

Finalmente, el día 21 de octubre se llevó a cabo una Jornada Abierta de Difusión de la Tecnología, a la cual asistieron ingenieros de pymes, profesores e investigadores relacionados con el tema (Fig.1). Este evento se publicitó por correo electrónico y mediante una nota de prensa al diario La Nación (Fig.1).

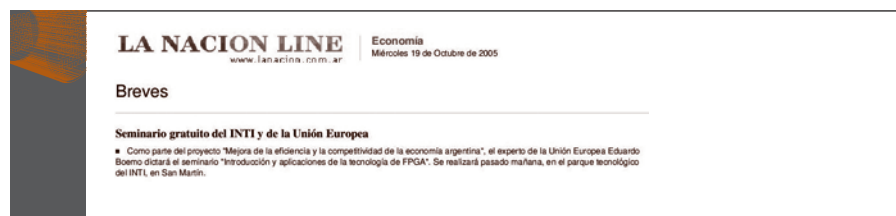


Figura 1: Jornada de difusión realizada en INTI.

Figura 2: Nota de prensa del diario La Nación.

En el siguiente listado siguiente se mencionan las empresas e instituciones que se inscribieron al evento.

- American Outland
- Andrés Moretti E Hijos S.A
- Ceilap
- Chr Sa
- Cia. Hasar
- Ciberbiorganic S.R.L
- Citefa
- Clave Electrónica S.A
- Cliba
- Cnea
- Conicet
- Edelec S.A
- Elko Componentes Electronicos Sa
- Espel S.A.I.C.A
- Exemys S.R.L
- Flutecno Srl
- Gho Domotica
- I.N.T.I. - Fisica Y Metrología
- Industrias Wamco S.A
- INTA
- Interlaken
- S.R.L
- INTI Maderas
- Microaxial
- Nilford S.A
- Produsegs Srl
- Rbc Sitel S.R.L
- Redline Electronics
- Ridges
- Rmi Electrónica Srl
- Sintoplast S.A.
- Sistemas Dacs S.A
- Smt Solutions S.R.L
- Telefónica de Argentina
- Telmex Argentina
- Tevcom Fapeco S.A
- Tronik
- Universidad Nacional De La Matanza
- Universidad Tecnológica Nacional - F.R.B.A
- Videoswitch Srl



## 5. RESUMEN DE LAS ACTIVIDADES DE ASISTENCIA TÉCNICA

Las actividades llevadas a cabo en el INTI se pueden separar en 4 categorías:

1. Reuniones de discusión con directivos e ingenieros del INTI
2. Interiorización de las actividades y habilidades del laboratorio.
3. Relevamiento de necesidades del laboratorio para llevar a cabo el plan propuesto.
4. Elaboración de planes futuros. Principales problemas identificados y soluciones propuestas.

## PUBLICACIONES TÉCNICAS SOBRE LA TEMÁTICA REALIZADAS EN LOS LABORATORIOS DE INTI

Estos trabajos pueden consultarse en la página web: <http://utic.inti.gov.ar/publicaciones/>

**Título:** Creación de bancos de prueba complejos usando Software Libre  
**Autores:** Tropea S., Borgna J. P.  
**Lugar:** Primer Workshop Latinoamericano en Tecnología FPGA, Universidad CAECE de Mar del Plata (Argentina)  
**Fecha:** 14 al 18 de Marzo de 2005

**Título:** Microcontrolador compatible con PIC16C84; bus Wishbone y video  
**Autores:** Salvador E. Tropea, Juan P. D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

**Título:** Puente IEEE1284 en modo EPP a bus Wishbone  
**Autores:** Trapanotto, A.; Brengi, D.; Tropea, S.  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

**Título:** FPGALibre: Herramientas de Software Libre para diseño con FPGAs  
**Autores:** Salvador E. Tropea, Diego J. Brengi, Juan P. D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

El trabajo FPGALibre fue ganador del: EUROFORM Best Paper Award SPL2006.

**Título:** FPGA Implementation of Base-N Logarithm (IEEE paper)  
**Autores:** Salvador E. Tropea  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 26 al 28 de Febrero de 2007

**Título:** Tarjeta de diseño abierto para desarrollo y educación (Designer Forum)  
**Autores:** Diego J. Brengi, Salvador E. Tropea, Juan P.D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 26 al 28 de Febrero de 2007





**INTI**

**50**  
ANIVERSARIO  
1957 - 2007

Instituto  
Nacional  
de Tecnología  
Industrial



Unión Europea

Proyecto Mejora de la Eficiencia y de la Competitividad de la Economía Argentina

# ESTADO DEL ARTE DE LA TECNOLOGIA FPGA

CUADERNO TECNOLÓGICO N° 1  
**MICROELECTRÓNICA**

Autor  
EDUARDO BOEMO SCALVINONI

Octubre de 2005



Unión Europea

Delegación de la Comisión Europea en Argentina  
Ayacucho 1537  
Ciudad de Buenos Aires  
Teléfono (54-11) 4805-3759  
Fax (54-11) 4801-1594



INTI

Instituto  
Nacional  
de Tecnología  
Industrial

INTI  
Avenida General Paz 5445  
Casilla de Correo 157, B1650WAB San Martín, Buenos Aires, Argentina  
Teléfono (54-11) 4754-4070 / grobles@inti.gov.ar

[www.ue-inti.gov.ar](http://www.ue-inti.gov.ar)

#### CONTACTO

**INTI – ELECTRÓNICA E INFORMÁTICA**

4724-6369

[electronicaeinformatica@inti.gov.ar](mailto:electronicaeinformatica@inti.gov.ar)

[www.inti.gov.ar/electronicaeinformatica](http://www.inti.gov.ar/electronicaeinformatica)

<http://utic.inti.gov.ar>

**INFORMACIÓN Y VISIBILIDAD: GUILLERMINA ROBLES**

[grobles@inti.gov.ar](mailto:grobles@inti.gov.ar)

## ESTADO DEL ARTE DE LA TECNOLOGIA FPGA

EDUARDO BOEMO SCALVINONI

## ABREVIATURAS UTILIZADAS

EDA	Electronic Design Automation
EPS	Escuela Politécnica Superior
FPGA	Field-Programmable Gate Array
FPL	Field-Programmable Logic Workshop
JCRA	Jornadas de Computación Reconfigurable.
PYME	Pequeña y Mediana Empresa
SLP	Southern Programable Logic Conference
ST	Self-Timed
UAM	Universidad Autónoma de Madrid
UTN	Universidad Tecnológica Nacional
VHDL	Very High-Speed Hardware Description Language.

## INDICE

<b>ABREVIATURAS UTILIZADAS</b>	<b>4</b>
<b>1. RESUMEN</b>	<b>6</b>
<b>2. INTRODUCCIÓN</b>	<b>8</b>
<b>3. LOS ASICS</b>	<b>12</b>
<b>4. LAS FPGAS</b>	<b>17</b>
<b>5. MERCADO ACTUAL DE FPGAS</b>	<b>20</b>
<b>6. DISEÑO CON FPGA EN ARGENTINA: PERSPECTIVAS PRESENTES Y FUTURAS</b>	<b>26</b>
<b>7. BIBLIOGRAFÍA</b>	<b>28</b>
<b>ACTIVIDADES REALIZADAS</b>	<b>29</b>
<b>PUBLICACIONES TECNICAS SOBRE LA TEMÁTICA REALIZADAS EN LOS LABORATORIOS DE INTI</b>	<b>33</b>

## 1. RESUMEN

Durante los meses de marzo y abril de 2003, en el marco del Proyecto "Mejora de la Eficiencia y de la Competitividad de la Economía Argentina", se realizó una misión con un experto nacional para el sector Telecomunicaciones. El objetivo general de dicha misión consistió en analizar el estado del sector en la Argentina y la normativa que lo rige. Como resultado, se identificaron equipamientos con potencial para el mercado nacional, regional (MERCOSUR) e internacional (preferentemente Unión Europea) y se hicieron recomendaciones para su tratamiento en las siguientes etapas del Proyecto.

Asimismo, se identificaron productos con capacidad exportadora en tres familias: Centrales Telefónicas Privadas (PABX), Sistemas de Radioenlace Monocanal Digital y Sistemas de Tarifación, Control y Gestión de Cabina Pública Telefónica (Locutorios).

Si bien ya exportan a otros países de Latinoamérica, corren el riesgo de que sus productos queden obsoletos. Esto ocurre principalmente debido al uso de componentes estándares (*off the shelf*) y técnicas de diseño cuasi-obsoletas.

Se recomendó entonces *"Iniciar en las empresas una campaña de sensibilización hacia las nuevas tecnologías, especialmente en el conocimiento y aplicación de las nuevas estructuras microelectrónicas"*. Entre ellas se identificaron los DSPs (Procesador Digital de Señal - Digital Signal Processor) y FPGAs (Arreglo de Puertas Programable en campo - Field-Programmable Gate Array).

Continuando con esta línea de trabajo, se decidió entonces realizar una nueva misión con un experto europeo. La persona seleccionada a tal fin fue el Dr. Eduardo Boemo Scalvinoni.

El objetivo específico de esta misión fue capacitar a técnicos argentinos de INTI - Electrónica e Informática en metodologías avanzadas de diseño de circuitos digitales de alta velocidad. La capacitación buscada fue con un fuerte enfoque al uso de VHDL como lenguaje de descripción de hardware aplicado al uso de dispositivos FPGA, sin dejar de lado aspectos aplicables al diseño de circuitos integrados VLSI.

Este informe presenta la evolución de los circuitos FPGA desde su aparición en el año 1985 hasta llegar al estado del arte de esta tecnología. Se hace más incapié en los aspectos económicos considerando que los detalles técnicos de la tecnología han sido descritos detalladamente en los cursos específicos sobre el tema.

El Doctor Boemo es Dr. Ingeniero de Telecomunicación por la Universidad Pontificia de Madrid. Entre los años 2000 a 2004 se ha desempeñado como Subdirector de Investigación en la Escuela Politécnica Superior de la Universidad Autónoma de Madrid. Ha desarrollado una amplia actividad como docente en carreras de grado y postgrado. Co-autor de los libros "Computación reconfigurable & FPGAs", "Introducción al diseño con LCAs", "Noyrd dobr OrCAD PCB" y "Sistemas digitales II: Notas sobre transputer y OCCAM". Autor de una gran cantidad de artículos en publicaciones de revistas indexadas por el JCR, como así también de artículos en actas de congresos y capítulos de libros internacionales, nacionales y regionales. Ha participado como investigador e investigador principal en variados proyectos de investigación y en comités de organización de congresos.

## OTROS MÉRITOS:

- 1- Director del Proyecto ganador del "1991-92 Motorola Internacional University Design Contest Using the 68HC11 Universal Evaluation Borrad" Premio: 4290 dls en equipo para el laboratorio de Sistemas Digitales de la ETSI Telecomunicación, UPM.
- 2- Organización en la Escuela Politécnica Superior de la UAM curso sobre EDK del University Program de Xilinx, septiembre 2003.
- 3- Invitado a participar en la Conferencia Internacional de Líderes Académicos de Europa, organizada por IBM en París los días 5 y 6 de mayo.
- 4- "Partner" de Silica Europa para cursos y seminarios sobre FPGAs Xilinx.

En la actualidad se desempeña como profesor titular de universidad (interino) de la Universidad Politécnica de Madrid.

## 2. INTRODUCCIÓN

Los circuitos integrados son omnipresentes en gran cantidad de productos industriales. Una de sus alternativas, los circuitos tipo FPGA, presentan una característica única: están al alcance de países con un desarrollo tecnológico medio. Las FPGAs (Field-programmable Gate Arrays) aparecen en el Mercado en 1984, con una idea central: permitir realizar un circuito integrado a medida, sin los riesgos económicos asociados a las otras opciones tecnológicas. Hoy las FPGAs están presentes en campos tan diversos como la automoción, la electrónica de consumo, o la investigación espacial. La tecnología FPGA tiene una aplicación horizontal en todas las industrias que requieren computación a alta velocidad. Tiene cabida en empresas que realizan las actividades indicadas en el listado siguiente:

- Alarmas.
- Arcos de seguridad de bancos.
- Climatización de autobuses.
- Comunicaciones por fibra óptica.
- Conducción Automática de Trenes.
- Control industrial.
- Control de instalaciones eléctricas.
- Electrónica de potencia.
- Electrónica espacial.
- Electrónica submarina.
- Electrónica aplicada a hoteles.
- Enclavadores Eléctricos.
- Ensayo de materiales.
- Equipos de medicina y radiología.
- Equipos de medidas de potencia.
- Equipos de medidas en audio.
- Equipos de transmisión de TV.
- Equipos ferroviarios.
- Equipos para parking públicos.
- Estaciones terrenas.
- Fabricación de azulejos y cerámicos.
- Herramientas EDA.
- Identificación dactilar.
- Ingeniería Nuclear.
- Internet.
- Tarjeta inteligente.
- Telemandos y Automatismos para Puertas.
- Maquinaria de empaquetamiento de frutas.
- Maquinaria para panaderías.
- Navegación GPS.
- Regulación de Tráfico.
- Seguridad Electrónica.

- Simuladores de vuelo.
- Sistemas de Emergencia tipo 112.
- Sistemas de Información a Viajeros.
- Sistemas de radiofrecuencia y microondas.
- Tarifación telefónica.
- Telefonía móvil.
- Telemedicina.
- Visión nocturna.

Considerando las similitudes entre el tejido industrial español y el argentino, ambos basados en pymes que atienden en muchos casos a nichos de mercados (ferrocarriles, fuerzas armadas, etc) es útil indicar que las FPGAs se implantaron en la industria española entre los años 80 y 90. Este proceso continúa en la actualidad en sectores relacionados con Tratamiento Digital de Señal (radar, radio, etc).

Para esta tecnología también es muy importante el soporte académico. En el caso español, la incorporación fue también rápida y es habitual que el grupo de españoles sea el mayoritario en cualquier edición del FPL, el congreso europeo sobre FPGAs. En 2001 se fundó el JCRA (Jornadas de Computación Reconfigurable) como punto de encuentro de mundo español de la FPGA. Sus sedes han sido Alicante, Granada, Madrid (en la Universidad Autónoma) y Barcelona. Finalmente, en el año 2005 se fundó el SPL (Southern Programmable Logic Conference), el congreso latinoamericano de FPGA que se realiza anualmente en el mes de marzo en Mar del Plata, Argentina.

Aunque las FPGAs también se utilizan en grandes compañías, la experiencia de este consultor indica que la mayoría son pequeñas, con equipos de I+D que raramente superan 4 o 5 personas. Con grupos tan exigüos, a veces resulta difícil superar los escollos de una tecnología compleja; es allí donde se notan los efectos benéficos de la formación externa. En lo referente al perfil de los usuarios de FPGAs por titulación, la mayoría provienen de Ingenierías de Telecomunicación y Electrónica. En el caso español, la mayoría de los ingenieros que requieren formación en FPGA han terminado la carrera en los últimos 5 años. Sin embargo, cerca de un 24% tiene más de 10 años de experiencia y están ocupando puestos relacionados con la dirección técnica. Los casos de asistentes que sobrepasan la edad de 40 años no son raros. Es decir, hay un campo importante de formación para directores y gestores que se han ido alejando del día a día del diseño.

La evolución de los componentes electrónicos para la materialización de sistemas digitales puede observarse en el siguiente cuadro:

Componente	Época aproximada	Orden de Velocidad (Multiplicación)
Engranajes	1400-1930	seg.
Relés	1930-1940	mseg
Válvulas	1940-1960	μseg
Transistores	1950-	μseg
Circuito Impreso	1950-	μseg
Circuito Integrado	1960-	μseg - nseg
Microprocesadores	1971-	μseg - nseg
ASICs	1980-	nseg-pseg
Full-custom	1960-	nseg-pseg
Gate Arrays	1980-	nseg-pseg
Sea-of-Gates	1980-	nseg-pseg
Standard-Cells	1980-	nseg-pseg
Laser PGA	1996-	nseg-pseg
FPGAs	1985	nseg-pseg

Desde la aparición del circuito integrado, existen dos alternativas para realizar un hardware digital: codificación del algoritmo en un microprocesador o mapeo directo del algoritmo en hardware.

Los microprocesadores junto con los microcontroladores y DSPs permiten resolver eficazmente la mayor parte de los problemas electrónicos. Tal como ocurre en la naturaleza, donde los insectos sencillos son mayoría, en el mundo digital existen infinidad de problemas que se resuelven con un procesador sencillo. En efecto, aún hoy los micros de 8 bits son los más vendidos, seguidos de dispositivos de 4 bits (Fig.1).

Sin embargo, existe una serie de problemas donde los micros no son suficientes. Tal es el caso cuando la E/S de datos combina gran cantidad y gran velocidad, o cuando el número de operaciones por muestra es elevado. En tal caso, la única opción es la realización de un ASICs (Circuito Integrado de Aplicación Específica), una tecnología que aparece en la década de los 80.

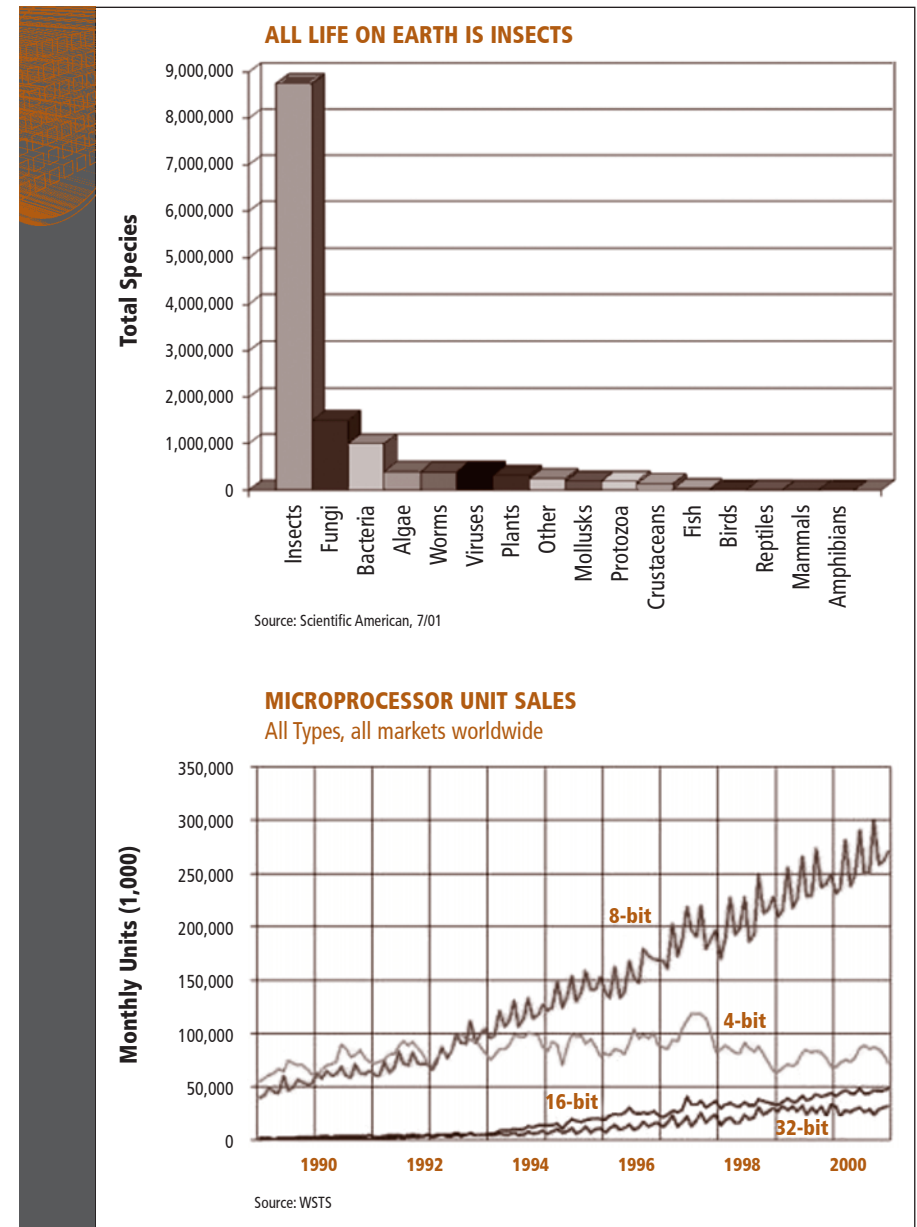


Figura 1



### 3. LOS ASICS

Las principales características de los ASICs se pueden resumir en la siguiente lista:

- Area-time-power mínimo;
- Mixtos;
- Alta fiabilidad;
- Alta Confidencialidad;
- Alto Costo;
- Vulnerabilidad a errores;
- Problemas con el stock;
- Problemas de ventana de mercado;
- Alta complejidad;
- Elevado número de transistores;
- Elevada frecuencia de operación;
- Herramientas EDA complejas.

De todos los puntos anteriores son dos los determinantes: 1º el costo que suele descartar esta opción tecnológica y 2º el consumo de potencia, que suele ser el factor principal que puede obligar a utilizar esta tecnología.

La Fig.2 muestra el estado actual de la tecnología ASIC, que lleva a que su utilización quede restringida a grandes circuitos.

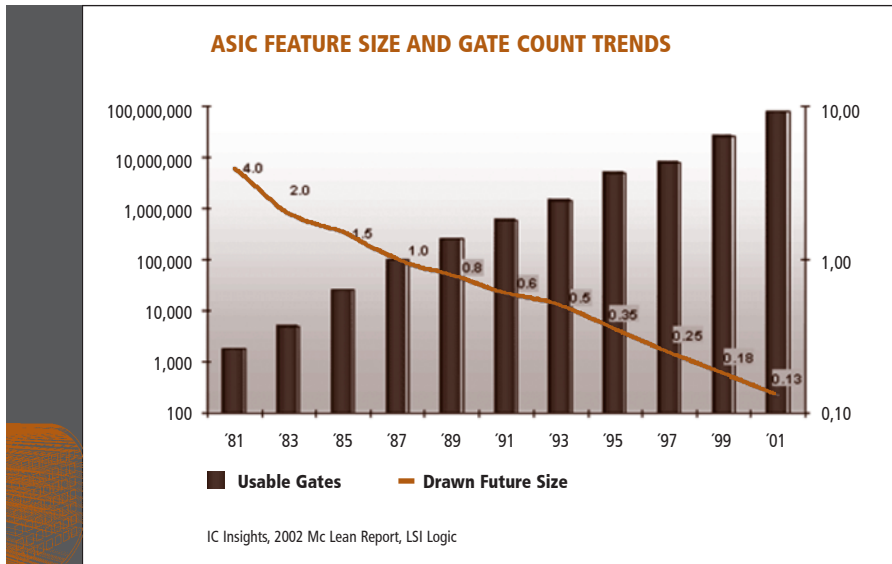


Figura 2

En la Fig.3 se muestra la tendencia en el costo del diseño de las máscaras de ASICs submicrónicos, donde es común sobrepasar el millón de dólares.

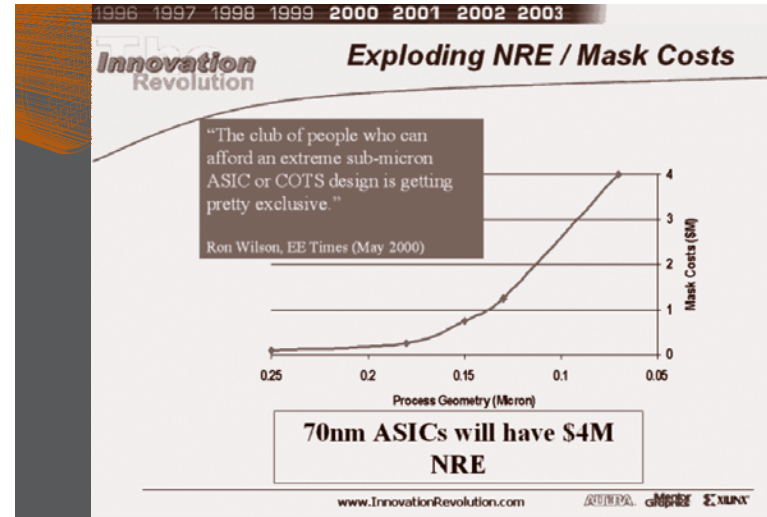


Figura 3

Otro problema de los ASICs (Fig.4) es el elevado volumen de producción. La utilización de oblea de 12" (300mm), permite aumentar en 2.5 veces el nº de chips producidos, respecto a una oblea de 8".



Figura 4

En la Fig.5 se muestra el proceso de fabricación de un ASIC, el cual se separa en dos partes: la superior (estándar) es común a todos los circuitos mientras que la inferior (custom) depende de cada diseño en particular. De allí la denominación de semicustom para este tipo de tecnología.

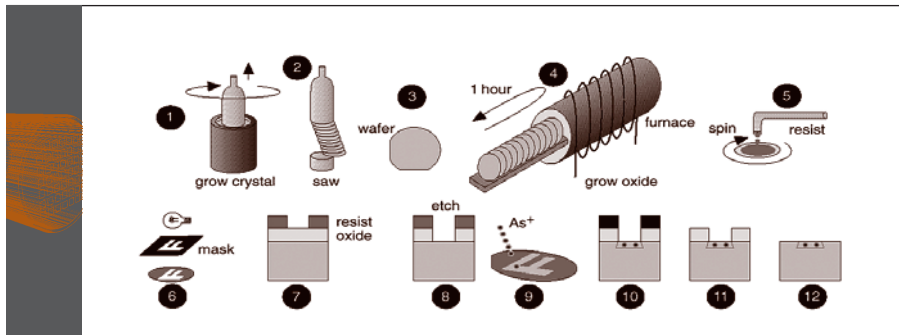


Figura 5

Dentro de los ASICs destacan los Gate Arrays, de los cuales deriva el nombre de FPGA. Están formados por filas de transistores sin interconexión junto con canales intermedios para rutado. Permiten una utilización de hasta un 90% del área de silicio y se fabrica en diferentes tamaños. La idea central de los Gate Arrays es que con 4 transistores e interconexión, puede construirse cualquier puerta lógica.

Los transistores son estándares y las interconexiones customs. El proceso es el siguiente: 1º Se preparan las obleas con los arrays de transistores y los buffers de I/O, 2º Se almacenan en una "sala blanca", y finalmente 3º Se completa los pasos restantes cuando el cliente finaliza en diseño.

En la Fig.6 se muestra el arreglo básico de transistores y las conexiones para crear una puerta INV. NAND y NOR. En la Fig.7 se muestra un esquema de un Gate Array y la disposición de los canales de rutado. Finalmente, en la Fig.8 se muestran algunas opciones tecnológicas y densidades del foundry AML.

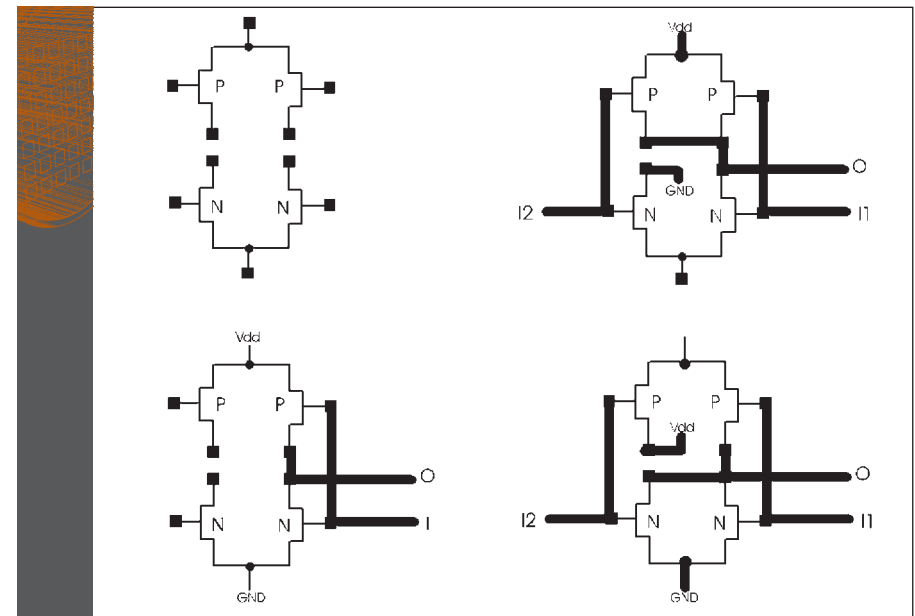


Figura 6

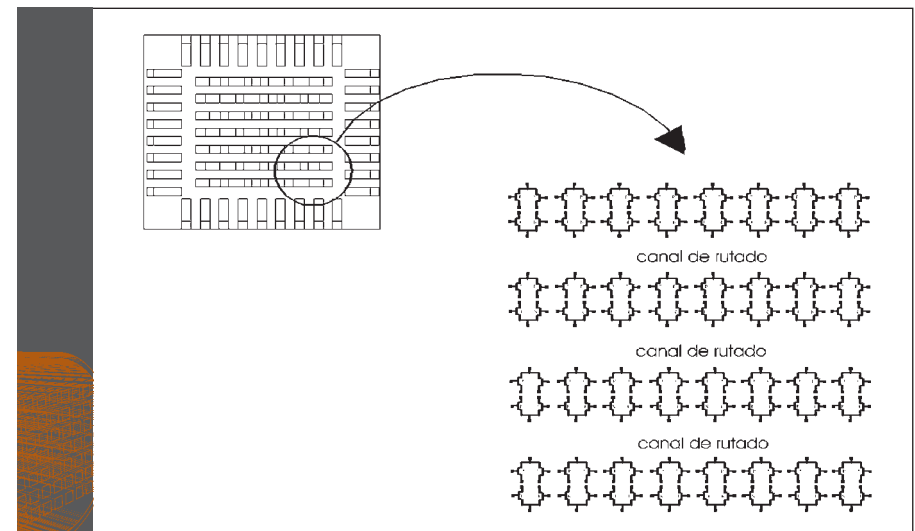


Figura 7

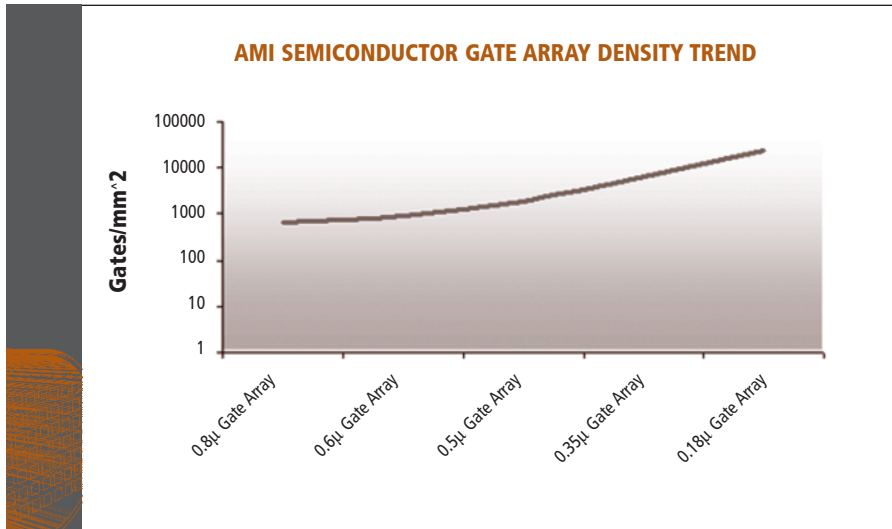


Figura 8

Aunque los Gate Arrays y opciones tecnológicas posteriores como los Sea-of-Gates y los Standard Cells permiten realizar circuitos con área-retardo y consumo mínimo, el costo de fabricación y la vulnerabilidad a errores de diseño han limitado en la actualidad su utilización a grandes productos de consumo.

#### 4. LAS FPGAS

Las FPGA (Field Programmable Gate Arrays), en principio llamadas LCA (Logic Cell Array) nacieron en 1985 con una idea sencilla: un Gate Array tolerante a errores de diseño y programable o reprogramable por el usuario.

Las principales características de las FPGAs son:

- Alta complejidad (106 puertas);
- Bajo costo de desarrollo;
- Fácil de depurar;
- Tolerante a errores;
- Pocas unidades;
- Tamaño reducido;
- Fiabilidad alta;
- Area-time-power intermedio;
- Confidencialidad baja.

La FPGA es un componente estándar (re)programable por el usuario. Esto implica que la interconexión debe ser (re)programable y las funciones lógicas y la E/S también deben ser (re)programables. Fue inventada y patentada por S. Wahlstrom en 1967: una idea demasiado adelantada respecto a la tecnología disponible.



Figura 9

En la Fig.9 se muestra la idea de la interconexión programable: segmentos de pistas unidas con transistores de paso. Una memoria auxiliar de configuración debe almacenar los 1s y 0s que determinan cada interconexión particular.

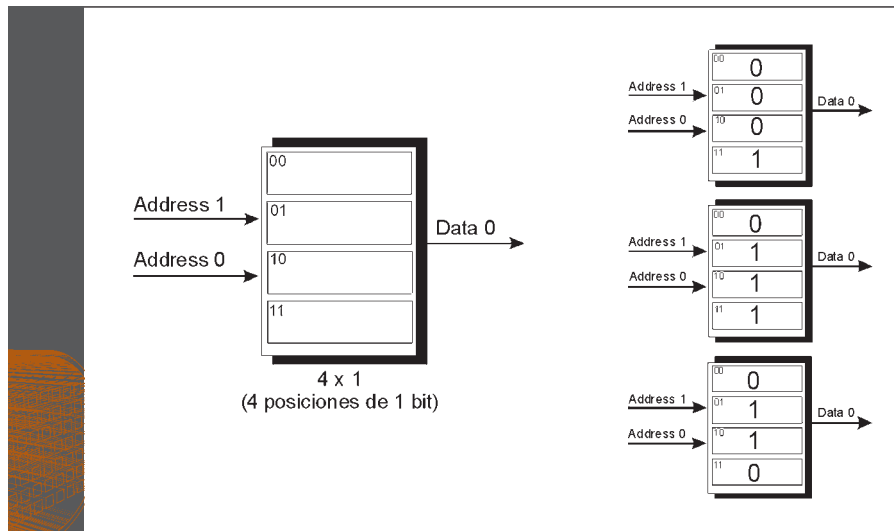


Figura 10

En la Fig.10 se muestra la idea central de la función lógica programable: una pequeña tabla de loop-up que puede emular cualquier puerta. Las direcciones son la entrada al circuito y el dato la salida del mismo. Al igual que en el caso de la interconexión, una memoria auxiliar y un circuito de configuración imponen los 1s y 0s de cada tabla.

La Fig.11 resume el aspecto genérico de una FPGA: un array de interconexiones y tablas de look-ups configurables externamente por una corriente de bits en serie. Los mismos pueden provenir de una memoria EPROM serie o paralela, o de un microprocesador.

En la Fig.12 se muestra una microfotografía de una FPGA actual, donde además de los componentes anteriores existen bloques HW tales como procesadores, transceivers de comunicaciones serie, memorias, y multiplicadores.

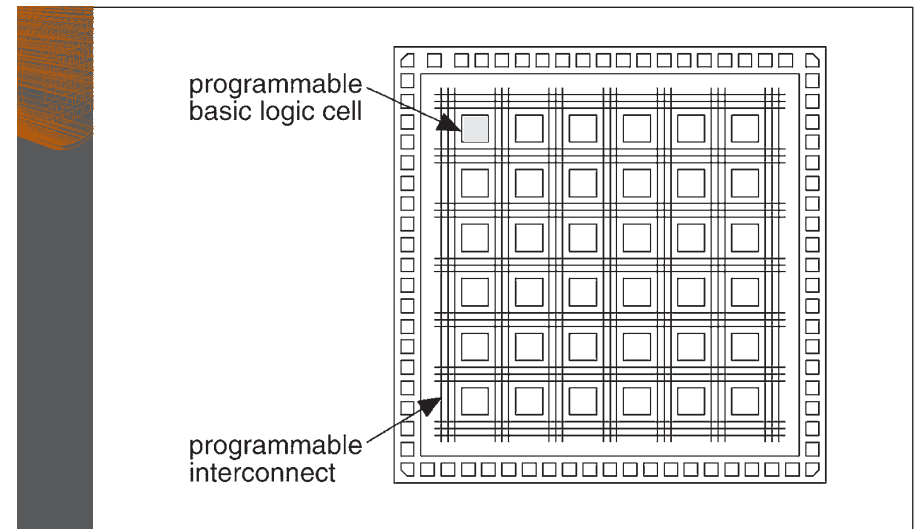


Figura 11

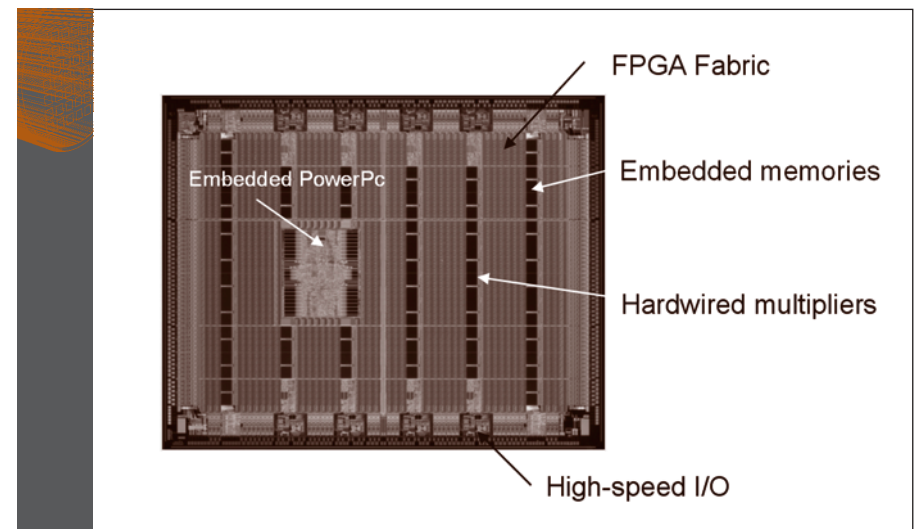


Figura 12

## 5. MERCADO ACTUAL DE FPGAS

En la figura 13 se muestran los principales jugadores en esta tecnología. Xilinx, ocupa desde hace unos años el primer puesto, con una cuota de mercado que se acerca al 50%. Actualmente, esta compañía es el 3er fabricante de ASICs (FPGAs) del mundo, por detrás de IBM y NEC.

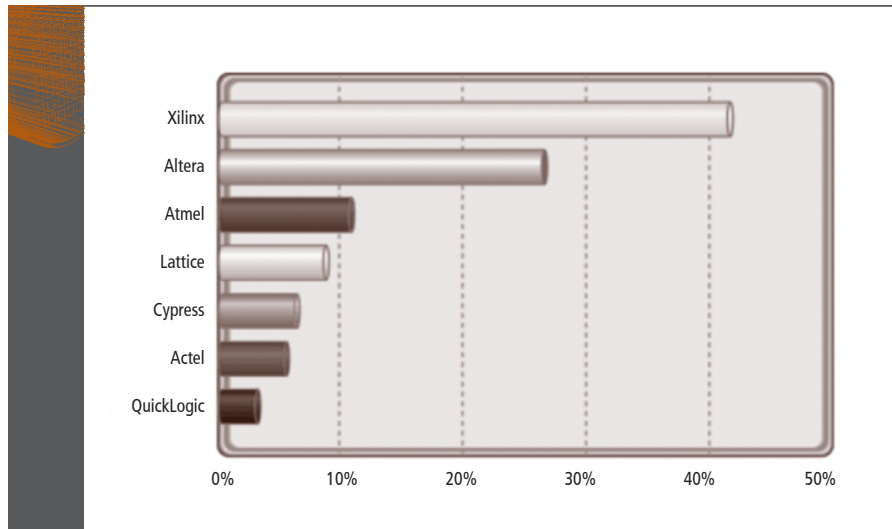


Figura 13

Las diferencias con Altera a nivel de silicio son mínimas pues ambos fabricantes tienen productos similares. Sin embargo, existen diferencias menores: Xilinx sigue apostando por la reconfiguración dinámica mientras que Altera la ha descartado totalmente. Otra diferencia es el nivel de las herramientas. Históricamente, Xilinx permite trabajar a un nivel más bajo que Altera.

La bolsa evidentemente no entiende las diferencias anteriores y percibe Xilinx y Altera de forma similar. Como ejemplo, se puede ver la cotización comparada de ambas compañías en el Nasdaq, Figura 14.



Figura 14

Las FPGAs están consolidadas a nivel mundial. Casi 2/3 de los diseñadores usa lógica programable de alguna clase. Los promedios varían por la industria; por ejemplo, en automoción todavía existe un nicho para gates arrays o standard cells. Por el contrario, industrias aerospaciales están ya utilizando fuertemente esta tecnología, con 64% de penetración. Sucede lo mismo en la industria de video, que ocupa FPGA en un (62%), y en la industria militar con un 59%

FPGAs y el resto de los ASICs no son mutuamente excluyentes. En muchos casos, las primeras son utilizadas para realizar maquetas (emulación) de futuros chips. En EEUU el 24% de los compradores de FPGA piensan pasar a un ASIC "real" de algún tipo y el 20% sólo utiliza la FPGA para la etapa de prototipado.

Los dispositivos de baja densidad como CPLDs son utilizadas por un 41% de los diseñadores, junto con una o más FPGAs. FPGAs y CPLDs conviven sin problemas en un mismo diseño.

Otro punto importante es la invasión de la FPGA en el mercado de los DSP. Actualmente cerca del 40% de los usuarios de FPGAs usan su chip para realizar un DSP de alguna clase.

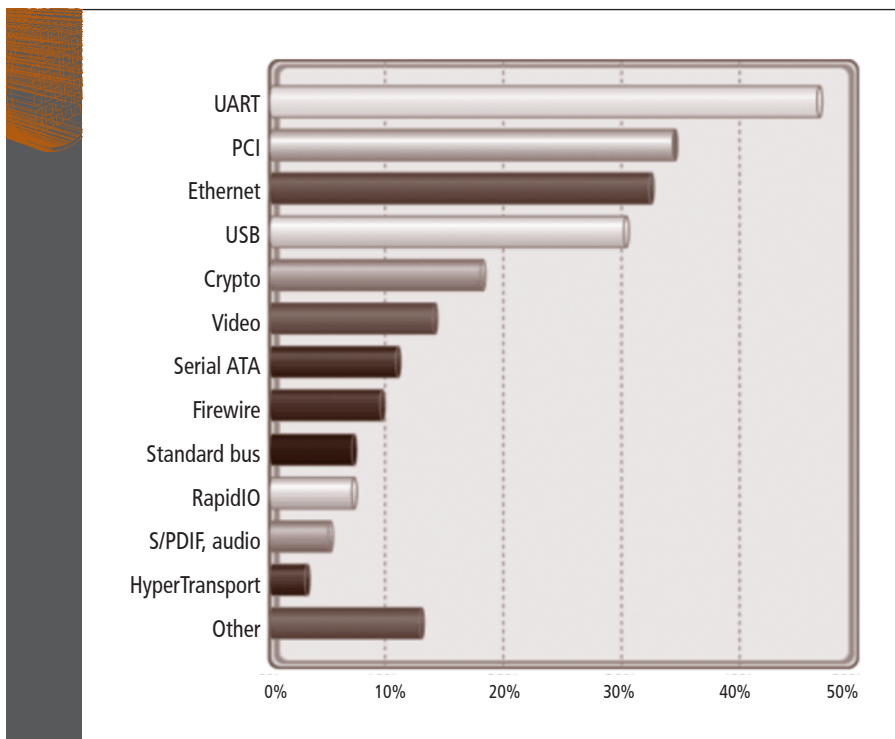


Figura 15

Ambas tecnologías han entrado en el mercado de los procesadores embebidos. La razón de ello es que el sobrante de área de silicio de las principales FPGA permite integrar en un solo chip, junto con la lógica de la FPGA, a un core procesador que usualmente estaba ubicado fuera del chip. Aunque su costo es mayor, la flexibilidad que da al diseño es una compensación muy importante. Actualmente existe una baja utilización de cores de procesadores embebidos en FPGAs, una tendencia que choca contra la apuesta de Actel, Altera, Xilinx, y los otros vendedores que han trabajado para incluir los procesadores en sus pastillas. Altera y Xilinx ofrecen el ARM y PowerPC, respectivamente, en algunos de sus dispositivos, pasando de FPGA al concepto de "plataforma", donde puede caber todo un sistema en un chip.

Sólo cerca del 14% de usuarios de FPGA utilizan soft-cores como MicroBlaze y NIOS, aún considerando que tanto Xilinx y Altera casi regalan estos cores con la esperanza que los usuarios de FPGA los adopten tarde o temprano. Esta puede ser la tendencia para el futuro pues en 2005 el 43% de los usuarios de FPGAs indicaban que planeaban incluir un procesador en su próximo proyecto. La mayoría de ellos los quieren para gestionar comunicaciones IP. En la Figura 15 se muestran las aplicaciones más usuales donde se requiere un procesador embebido.

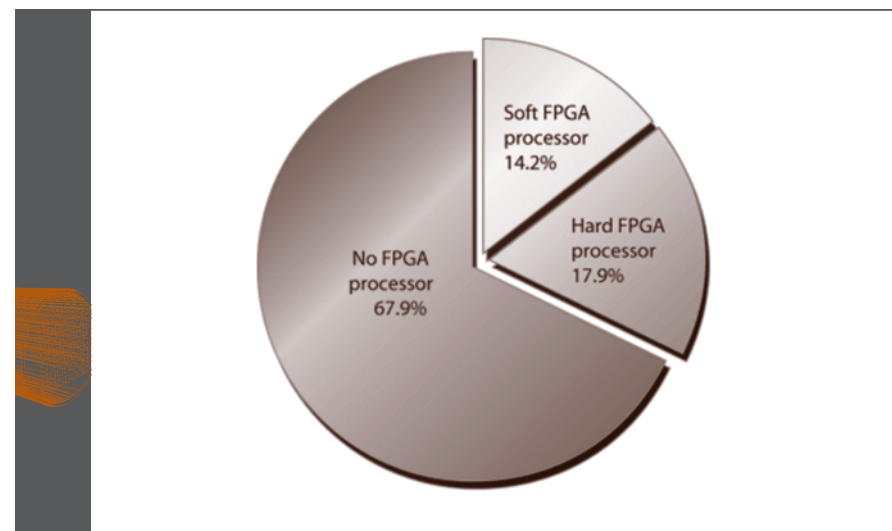


Figura 16

En la Fig.16 se puede notar que la mayoría de los diseños con FPGAs aún no incorporan el procesador mientras que en el otro extremo, cerca de un 17% de las aplicaciones ya usan los procesadores embebidos y fijos en el chip.

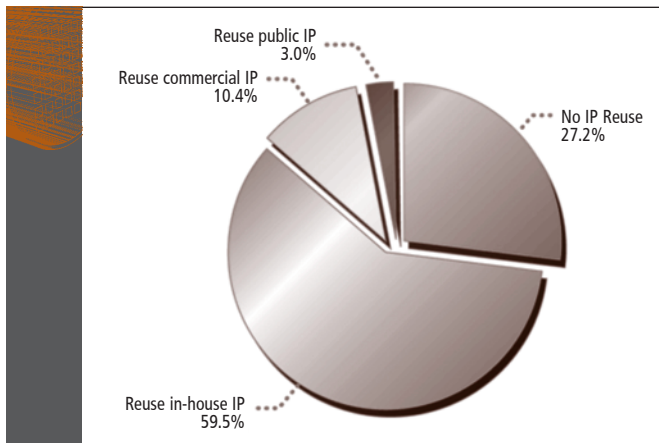


Figura 17

En la Fig.17 se muestra que la mayoría de los diseñadores realiza o adapta su propio core IP, mientras que el mercado de IPs comerciales sigue siendo bajo. Iniciativas de open IP como [www.opencores.org](http://www.opencores.org) todavía no son muy conocidas. El porcentaje tan bajo de utilización de HW de dominio público contrasta con la popularidad del software libre. Los diseñadores indican que la principal dificultad es la falta de "understandably" de estos diseños. El hardware tipo IP es normalmente difícil modificar, no está bien documentado y es aún más difícil de verificar.

En la Fig.18 se muestra el mercado de Xilinx, centrado en comunicaciones, servidores y consumo.

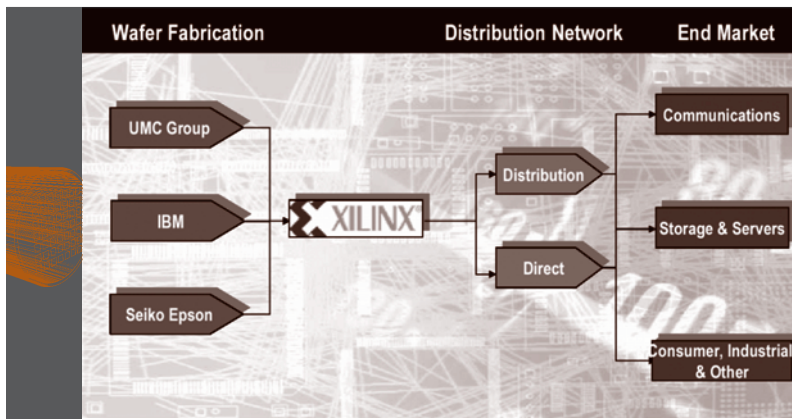


Figura 18

Para ello dispone de 3 familias. CPLDs orientadas a consumo, la serie Spartan para servidores y sistemas de complejidad media y finalmente la familia Virtex orientada a comunicaciones (Fig.19).

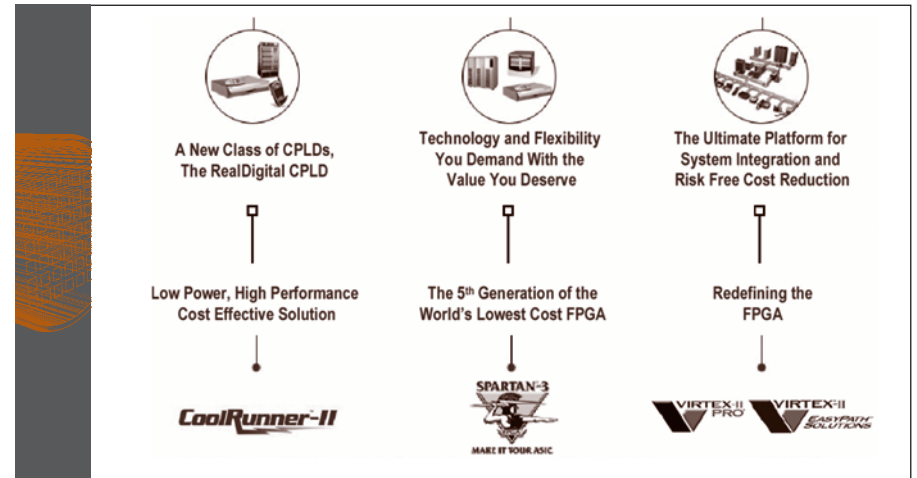


Figura 19

Finalmente, como dato curioso, se puede mencionar que las FPGAs se utilizan como core en las tecnologías semicustom de IBM, con el objeto de poder corregir detalles de última hora (Fig.20).

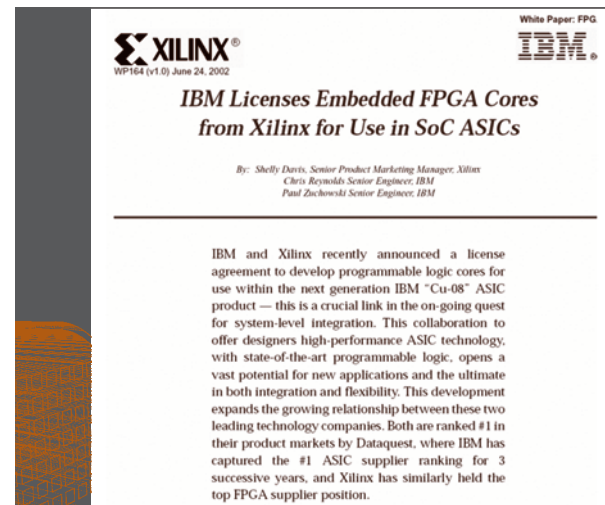


Figura 20

## 6. DISEÑO CON FPGA EN ARGENTINA: PERSPECTIVAS PRESENTES Y FUTURAS

Las FPGAs encajan perfectamente en un mercado pequeño como el argentino. La posibilidad de adquirir los chips por unidad es única y permite la realización de prototipos de bajo costo. El costo de los sistemas de desarrollo es bajo e incluso existen versiones gratis de herramientas de complejidad media.

Otro punto que no debe perderse de vista son las ventajas de Argentina en terminos salariales. En la figura 21 se muestran los niveles salariales en EEUU, donde un diseñador de ASICs puede alcanzar los 100K dólares anuales.

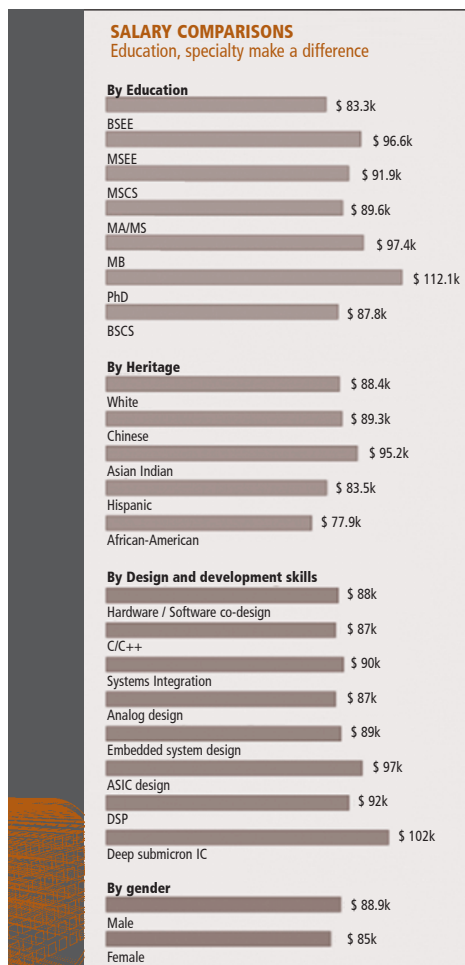


Figura 21

A lo anterior se debe agregar la disminución año a año de la cantidad de estudiantes de ingeniería, que obligará a las empresas en primer lugar a contratar inmigrantes, pero a largo plazo a llevar laboratorios de desarrollo a los campus universitarios donde el número de ingenieros sea elevado.

En resumen, considerando un paralelismo con la industria del SW, donde es posible realizar productos complejos con un costo en bienes de equipo bajo, la FPGA con su ciclo SW permite extender el efecto anterior al diseño de HW complejo, cores IP y modelado VHDL.



## 7. BIBLIOGRAFÍA

Las principales noticias de marketing en FPGA aparecen periódicamente en:

[www.eet.com](http://www.eet.com)

[www.xilinx.com](http://www.xilinx.com)

[www.fpgajournal.com](http://www.fpgajournal.com)

## ACTIVIDADES REALIZADAS

### INDICE

1. RESUMEN
2. CURSOS DE CAPACITACIÓN
3. JORNADAS ABIERTAS DE DIFUSIÓN EN BAHÍA BLANCA
4. JORNADA ABIERTA DE DIFUSIÓN EN BUENOS AIRES
5. RESUMEN DE LAS ACTIVIDADES DE ASISTENCIA TÉCNICA

### 1. RESUMEN

Este informe resume las actividades realizadas durante el mes de octubre de 2005 en el Laboratorio de Telecomunicaciones de INTI - Electrónica e Informática de Buenos Aires y en la sede de la UTN en Bahía Blanca.

Se presentan los principales resultados y conclusiones de la misión, cuyos objetos centrales han sido la introducción, difusión y capacitación de personal del INTI e ingenieros argentinos en la tecnología de diseño de circuitos tipo FPGA; en particular la sensibilización de las PyMEs argentinas respecto a esta tecnología.

### 2. CURSOS DE CAPACITACIÓN

Tal como se había pactado durante las negociaciones previas a la misión, durante el período de formación se dictaron temas fundamentales de diseño de circuitos basados en FPGAs. Estos temas son los mismos que se dictan semestralmente a investigadores españoles dentro de la Acción *Euroform* que se lleva a cabo en la Universidad Autónoma de Madrid. Durante la primera semana se dictaron los temas de contenido más general a investigadores y becarios del Laboratorio del INTI, y otros ingenieros invitados de instituciones relacionadas con la I+D (Universidades, CNEA, etc.). En la segunda semana, los temas se centraron en metodología de diseño.

### 3. JORNADAS ABIERTAS DE DIFUSIÓN EN BAHÍA BLANCA

Como parte de la misión, en los días 14 y 15 de octubre se llevaron a cabo unas jornadas de difusión de la Tecnología FPGA en la ciudad de Bahía Blanca, donde asistieron ingenieros de pymes, profesores y estudiantes de la zona. En este caso, se contó con la participación de los investigadores del INTI y de profesores de la UTN de Bahía Blanca y de la Universidad Nacional del Sur.

El temario de esta jornada se resume a continuación:

Jornadas sobre FPGA

**Viernes 14/10: Horario 18:30 a 22:00**

**Sábado 15/10: Horario 10:00 a 15:30**

**Lugar: Centro IDEB, Brown 460 (Viernes)**

**Lugar: UTN, 11 de Abril 461, Aula 602 (Sábado)**

Disertantes

**Dr. Eduardo Boemo: Universidad Autónoma de Madrid**

**Dr. Ricardo Cayssials: Universidad Nacional del Sur**

**Ing. Salvador Eduardo Tropea, INTI**

**Mg. Guillermo Güichal: UTN Horario:**

Viernes 14/10

**18:30-20:00** Introducción a las FPGAs (Boemo - Güichal)

**20:00-20:15** Break **20:15-21:45** Investigación, Tesis y Proyectos con Tecnología FPGAs (Boemo)

**21:45-22:00** Preguntas

Sábado 15/10

**10:00-11:00** Doctorado en Ingeniería Electrónica en la UAM (Boemo)

**11:00-12:00** Proyectos usando FPGAs en el DIEC (Cayssials)

**12:00-13:30** Almuerzo

**13:30-14:30** Herramientas de desarrollo Xilinx+Mentor (Güichal)

**14:30-15:30** Herramientas de desarrollo FPGA-Libre (Salvador Eduardo Tropea)

#### 4. JORNADA ABIERTA DE DIFUSIÓN EN BUENOS AIRES

Finalmente, el día 21 de octubre se llevó a cabo una Jornada Abierta de Difusión de la Tecnología, a la cual asistieron ingenieros de pymes, profesores e investigadores relacionados con el tema (Fig.1). Este evento se publicitó por correo electrónico y mediante una nota de prensa al diario La Nación (Fig.1).

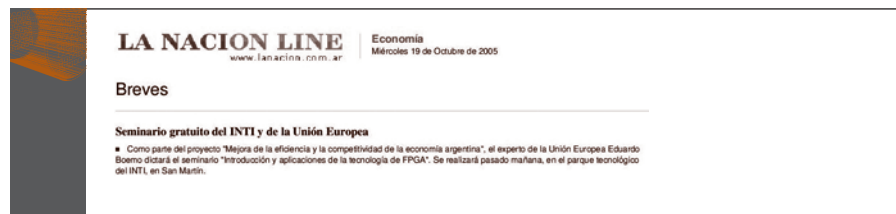


Figura 1: Jornada de difusión realizada en INTI.

Figura 2: Nota de prensa del diario La Nación.

En el siguiente listado siguiente se mencionan las empresas e instituciones que se inscribieron al evento.

- American Outland
- Andrés Moretti E Hijos S.A
- Ceilap
- Chr Sa
- Cia. Hasar
- Ciberbiorganic S.R.L
- Citefa
- Clave Electrónica S.A
- Cliba
- Cnea
- Conicet
- Edelec S.A
- Elko Componentes Electronicos Sa
- Espel S.A.I.C.A
- Exemys S.R.L
- Flutecno Srl
- Gho Domotica
- I.N.T.I. - Fisica Y Metrología
- Industrias Wamco S.A
- INTA
- Interlaken
- S.R.L
- INTI Maderas
- Microaxial
- Nilford S.A
- Produsegs Srl
- Rbc Sitel S.R.L
- Redline Electronics
- Ridges
- Rmi Electrónica Srl
- Sintoplast S.A.
- Sistemas Dacs S.A
- Smt Solutions S.R.L
- Telefónica de Argentina
- Telmex Argentina
- Tevcom Fapeco S.A
- Tronik
- Universidad Nacional De La Matanza
- Universidad Tecnológica Nacional - F.R.B.A
- Videoswitch Srl

## 5. RESUMEN DE LAS ACTIVIDADES DE ASISTENCIA TÉCNICA

Las actividades llevadas a cabo en el INTI se pueden separar en 4 categorías:

1. Reuniones de discusión con directivos e ingenieros del INTI
2. Interiorización de las actividades y habilidades del laboratorio.
3. Relevamiento de necesidades del laboratorio para llevar a cabo el plan propuesto.
4. Elaboración de planes futuros. Principales problemas identificados y soluciones propuestas.

## PUBLICACIONES TÉCNICAS SOBRE LA TEMÁTICA REALIZADAS EN LOS LABORATORIOS DE INTI

Estos trabajos pueden consultarse en la página web: <http://utic.inti.gov.ar/publicaciones/>

**Título:** Creación de bancos de prueba complejos usando Software Libre  
**Autores:** Tropea S., Borgna J. P.  
**Lugar:** Primer Workshop Latinoamericano en Tecnología FPGA, Universidad CAECE de Mar del Plata (Argentina)  
**Fecha:** 14 al 18 de Marzo de 2005

**Título:** Microcontrolador compatible con PIC16C84; bus Wishbone y video  
**Autores:** Salvador E. Tropea, Juan P. D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

**Título:** Puente IEEE1284 en modo EPP a bus Wishbone  
**Autores:** Trapanotto, A.; Brengi, D.; Tropea, S.  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

**Título:** FPGALibre: Herramientas de Software Libre para diseño con FPGAs  
**Autores:** Salvador E. Tropea, Diego J. Brengi, Juan P. D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 8 al 10 de Marzo de 2006

El trabajo FPGALibre fue ganador del: EUROFORM Best Paper Award SPL2006.

**Título:** FPGA Implementation of Base-N Logarithm (IEEE paper)  
**Autores:** Salvador E. Tropea  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 26 al 28 de Febrero de 2007

**Título:** Tarjeta de diseño abierto para desarrollo y educación (Designer Forum)  
**Autores:** Diego J. Brengi, Salvador E. Tropea, Juan P.D. Borgna  
**Lugar:** Mar del Plata Argentina  
**Fecha:** 26 al 28 de Febrero de 2007



**ESTADO DEL ARTE  
DE LA TECNOLOGIA FPGA**



**INTI**

**50**  
ANIVERSARIO  
1957-2007

Instituto  
Nacional  
de Tecnología  
Industrial



**Unión Europea**