

# Congreso Argentino de Sistemas Embebidos



2024

8 y 9 de agosto - San Miguel de Tucumán

## Libro de trabajos



CONICET



UNIVERSIDAD  
NACIONAL  
DE TUCUMÁN



# CASE 2024

## Libro de Trabajos

Modalidades Artículo, Foro Tecnológico y Reporte

Congreso Argentino  
de  
Sistemas Embebidos

8 y 9 de agosto de 2024

CONICET



Agencia I+D+i



ISBN 978-631-90145-2-5



Congreso Argentino de Sistemas Embebidos -CASE 2024 : libro de trabajos /  
Zacchigna, Federico G. / De Micco, Luciana / Cebedio, Celeste / Lutenberg, Ariel / Brengi, Diego Javier /  
Lipovetzky, José / Gak Szollosy, Joel / Antonelli, Maximiliano / - 1a ed - Ciudad Autónoma de Buenos Aires :  
ACSE -

Asociación Civil para la investigación, Promoción y Desarrollo de Sistemas Eléctricos  
Embebidos, 2024.

Libro digital, PDF

Archivo Digital: descarga y online

ISBN 978-631-90145-2-5

1. Circuitos Electrónicos. 2. Hardware. 3. Software. I. Zacchigna, Federico G.  
CDD 621.381

Fecha de catalogación: 15/08/2024

Libro de Trabajos  
Modalidades Artículo, Foro Tecnológico y Reporte  
**Congreso Argentino de Sistemas Embebidos - CASE 2024**

**Editores:**

Zacchigna, Federico G.  
De Micco, Luciana  
Cebedio, Celeste  
Lutenberg, Ariel  
Brengi, Diego  
Lipovetzky, José  
Gak Szollosy, Joel  
Antonelli, Maximiliano

FIUBA  
UNMDP/ICYTE/CONICET  
UNMDP/ICYTE  
FIUBA/CONICET  
INTI/UNLaM/FIUBA  
FIUBA/CBA/CONICET  
UCU  
UNMDP/ICYTE/CONICET

Copyright © 2024

Asociación civil para la investigación, promoción y desarrollo  
de los sistemas electrónicos embebidos.

Se otorga permiso para copiar y redistribuir este libro  
de trabajos, siempre que se mantengan los mensajes de  
copyright y la autoría de la obra y sus partes.



## **Prefacio**

El diseño de sistemas embebidos es un motor clave de la industria y del desarrollo científico y tecnológico, y es un campo que en los últimos años ha crecido notablemente en la región, tanto en la academia como en la industria.

El CASE (Congreso Argentino de Sistemas Embebidos) fomenta la presentación formal de trabajos usando el modelo de revisión de pares para garantizar la calidad en la presentación de los mismos. Este congreso forma parte del SASE (Simposio Argentino de Sistemas Embebidos), un evento anual que reúne a la comunidad académica y a la industria en torno a los sistemas embebidos, buscando fomentar esta temática.

El CASE 2024 se realizó en modalidad presencial el 8 y 9 de agosto, en la ciudad de San Miguel de Tucumán, organizado por la Facultad de Ciencias Exactas y Tecnología de la Universidad Nacional de Tucumán.

Los objetivos que persigue el congreso son:

- Ofrecer un lugar de encuentro para investigadores y becarios de Latinoamérica, fomentando la colaboración.
- Difundir en el medio académico los adelantos científicos y tecnológicos producidos a nivel mundial.
- Propiciar la presentación y discusión de trabajos de investigación desarrollados en Argentina y en la región.
- Estimular en los estudiantes universitarios avanzados el interés por la investigación en el área de los sistemas embebidos.
- Coordinar y actualizar los contenidos de sistemas embebidos de los programas de grado y posgrado de las universidades latinoamericanas.

Las áreas temáticas del CASE se organizan de la siguiente manera:

- Aplicaciones agro y alimentos
- Arquitectura de procesadores
- Bioingeniería
- DSPs
- FPGAs, HDLs y ASICs
- Hardware Abierto
- Implementación de SE
- Inteligencia Artificial
- Internet de las Cosas
- Linux Embebido
- Protocolos y Comunicaciones

- Robótica
- RTOS
- Software Embebido

Dentro de cada una de estas áreas se permiten las modalidades Artículo, Foro Tecnológico y Reporte, según el tipo de trabajo.

Los trabajos presentados al CASE fueron sometidos a un proceso de revisión por pares doble ciego, corrección y *rebuttal*. De este modo fueron seleccionados 12 trabajos en la modalidad Artículo, 16 en modalidad Foro Tecnológico y 9 en la modalidad Reporte, de un total de 42 trabajos presentados.

Esta publicación se encuentra también disponible en forma *online* en la página web: <https://case.ar/>

Esperamos que los trabajos recopilados en esta memoria sean de su interés y contamos con su participación en futuras ediciones del evento.

Atentamente,

**Comité Organizador CASE**

## **Auspiciantes**

- INDIE Semiconductor
- Marvell
- Facultad de Ciencias Exactas y Tecnología de la Universidad Nacional de Tucumán
- CONICET (Consejo Nacional de Investigaciones Científicas y Técnicas)
- Allegro MicroSystems
- Agencia I+D+i (Agencia Nacional de Promoción de la Investigación, el Desarrollo Tecnológico y la Innovación)

## **Entidades organizadoras**

- Facultad de Ciencias Exactas y Tecnología de la Universidad Nacional de Tucumán
- ACSE (Asociación Civil para la Investigación, Promoción y Desarrollo de los Sistemas Electrónicos Embebidos)

## **Instituciones a las que pertenecen los miembros del comité permanente**

- CONICET (Consejo Nacional de Investigaciones Científicas y Técnicas)
- FIUBA (Facultad de Ingeniería Universidad de Buenos Aires)
- INTI (Instituto Nacional de Tecnología Industrial)
- UNLaM (Universidad Nacional de La Matanza)
- UNMDP (Universidad Nacional de Mar del Plata)
- ICYTE (Instituto de Investigaciones Científicas y Tecnológicas en Electrónica)
- UCU (Universidad Católica del Uruguay)

## Comité organizador estable

- Dr. Maximiliano Antonelli (UNMDP/ICYTE/CONICET)
- Mg. Diego Brengi (INTI/UNLaM/FIUBA)
- Ing. Celeste Cebedio (UNMDP/ICYTE)
- Dra. Luciana De Micco (UNMDP/ICYTE/CONICET)
- Dr. Joel Gak Szollosy (UCU)
- Dr. José Lipovetzky (FIUBA/CBA/CONICET)
- Dr. Ariel Lutenberg (FIUBA/CONICET)
- Ing. Federico G. Zacchigna (FIUBA)

## Comité organizador local

- Mg. Ing. María de los Ángeles Gómez López (UNT)
- Mg. Esteban Volentini (UNT)

## Chairs temáticos

- |  |   |
|--|---|
| ● Aplicaciones agro y alimentos:           | Dr. Nicolás Calarco (UCU)               |
| ● Bioingeniería:                           | Ing. Juan Manuel Reta (UNER)            |
| ● FPGA, HDL y ASIC:                        | Ing. Salvador Tropea (INTI)             |
| ● Implementación de<br>Sistemas Embebidos: | Dr. Ariel Lutenberg (FIUBA/CONICET)     |
| ● Inteligencia Artificial:<br>ICYTE)       | Dr. Diego Sebastián Comas (UNMDP,       |
| ● IoT (Internet of Things):                | Dr. José Lipovetzky (FIUBA/CBA/CONICET) |
| ● Open Source Hardware:                    | Mg. Ing. Sergio Burgos (UTN-FRP)        |
| ● Protocolos y comunicaciones:             | Ing. Ignacio Zaradnik (UNLaM)           |
| ● Software Embebido:                       | Dr. Ricardo Cayssials (UNS)             |

## Revisores

Alessandrini, Gustavo  
Alvarez, Gonzalo  
Alvarez, Nicolas  
Antonelli, Maximiliano  
Arizaga-Silva, Juan Antonio  
Arnone, Leonardo  
Avalos Ribas, Ramiro  
Burgos, Enrique Sergio  
Carbonetto, Sebastian  
Carnaghi, Marco  
Cazarez Castro, Nohe Ramón  
Cebedio, Maria celeste  
Comas, Diego  
David de Lima, Dario  
De Micco, Luciana  
Etcheverry, Juan Alberto  
Ferreyra, Pablo Alejandro  
Filomena, Eduardo  
Gaia, Jeremías  
Galasso, Chistian  
Gemin, Walter Andres  
Ghignone, Ramiro  
Gluzman, Brian  
Gutiérrez, Marcelo  
Heredia, Martín  
Irrazabal, Emanuel  
Leiva, Lucas  
Lipovetzky, José  
Lopresti, Raúl  
Lozada Castillo, Norma Beatriz  
Lutenberg, Ariel  
Luviano Juarez, Alberto  
Maldonado Robles, Yazmin  
Marchi, Edgardo  
Millicovsky, Martín  
Pastafiglia, Daniel  
Rabioglio, Lucas  
Ramírez de Avila, Hedy César  
Regueiro-Gómez, Angel  
Ridolfi, Pablo  
Rossi, Silvano  
Russo, Rodrigo Ezequiel  
Urbano Pintos, Nicolás  
Uriz, Alejandro José  
Woo, Rosa  
Zerbini, Carlos Alberto

# Índice de trabajos

<b>Introducción</b>	<b>I</b>
<b>Índice de trabajos</b>	<b>VIII</b>
<b>Artículo</b>	<b>1</b>
<b>Bioingeniería</b> . . . . .	<b>1</b>
<b>Diseño mecatrónico de un sistema robótico para la rehabilitación de síndrome de hombro doloroso;</b> <i>G. Moreno-peñalosa, Rogelio de j. Portillo-velez, J.a. Vázquez-santacruz</i> . . . . .	<b>2</b>
<b>FPGAs, HDLs y ASICs</b> . . . . .	<b>3</b>
<b>Diseño e implementación hardware-software del algoritmo postcuántico para encapsulamiento de llaves ML-KEM.;</b> <i>Armando Ramos llanes, Arturo Diaz perez</i> . . . . .	<b>4</b>
<b>Acquisition of harmonic compensation signal with FPGA technology using Hilbert filter;</b> <i>Ivan antonio juarez Trujillo, Susana estefany de león Aldaco, José guadalupe velásquez Aguilar, Jesús aguayo Alquicira</i> . . . . .	<b>8</b>
<b>Implementación de secuencias en FPGA para un inversor multinivel puente H en cascada;</b> <i>José cristian sámano González, Adolfo rafael lópez Núñez, José miguel sosa Zúñiga, Gilberto muñoz Moreno, Susana estefany De león-aldaco, Jesus aguayo Alquicira</i> . . . . .	<b>12</b>
<b>Implementación de SE</b> . . . . .	<b>13</b>
<b>Embedded System for Quadruped Robot in Mammalian Configuration;</b> <i>Cruz fernando López olvera, Diego alonso Flores hernández</i> . . . . .	<b>14</b>
<b>Nuevo algoritmo q-APL aplicado al control activo de ruido en los asientos de un avión;</b> <i>Brandon Pineda, Juan Avalos, Giovanni Sánchez, Eduardo Vázquez, Juan Sánchez, Ángel Vázquez</i> . . . . .	<b>15</b>
<b>Embedded Energy Monitoring System for Solar Applications;</b> <i>Luis rafael Islas estrada, Diego alonso Flores hernández</i> . . . . .	<b>16</b>
<b>Embedded System for Athletes' Performance Evaluation Through Jump Tests;</b> <i>Jeremías Gaia, Lucas Trigo, Juan ignacio Sebastián, Eugenio Orosco, Marcos Toibero</i> . . . . .	<b>17</b>
<b>Inteligencia Artificial</b> . . . . .	<b>18</b>
<b>Exploración Robótica Colaborativa de Interiores;</b> <i>Facundo Benavides, Pablo Monzón, Ricardo Ercoli, Fausto Navadian, Joaquín Urrisa</i> . . . . .	<b>19</b>
<b>Autocodificador Generativo Cuantizado de Espectrogramas Ficticios;</b> <i>M. celeste Cebedio, Lucas Rabioglio, Leonardo Arnone, Jorge castiñeira Moreira, Matias Medina, Luciana De micco</i> . . . . .	<b>20</b>

<b>Protocolos y Comunicaciones</b> . . . . .	21
<b>Diseño, Construcción y Medición de Acoplador de Cuadratura;</b> <i>Brian Gluzman, Ramiro avalos Ribas, Jorge castiñeira Moreira, Alejandro José Uriz, Juan alberto Etcheverry, Maria celeste Cebedio</i> . . . . .	22
<b>Diseño e implementación de nodos IoT de bajo costo para monitoreo de tanques de aceite en una Cooperativa Aceitera;</b> <i>Eliás s. Fliger, Gastón Valdéz, Martín Salibe, Augusto Donantueno, Matías Contreras</i> . . . . .	23
<b>Foro Tecnológico</b> . . . . .	27
<b>Aplicaciones agro y alimentos</b> . . . . .	27
<b>Sistema Embebido para el seguimiento y control en línea de un fermentador aplicado a la conversión de azúcares en etanol;</b> <i>Daniño figueroa Paredes, Gonzalo Alvarez, Mauren fuentes Mora, Ramiro Sanchez</i> . . . . .	28
<b>Diseño de un sistema de germinación automático monitoreado de manera remota usando visión por computadora;</b> <i>Marco aurelio Nuño-maganda, Lessly gabriela Galvan-villanueva, Angel david Mendoza-valdez, Yahir Hernández-mier, Said Polanco-martagón</i> . . . . .	32
<b>Bioingeniería</b> . . . . .	36
<b>Desarrollo de un Prototipo de Electroestimulación para Realimentación Táctil no Invasiva en Prótesis de Miembro Superior;</b> <i>Jeremias adrian Garcia cabrera, Eduardo Filomena, Victor Toranzos</i> . . . . .	37
<b>A Customized Data Acquisition Software for a Three-Dimensional Cubic Electronic Detector Array for Radiotherapy;</b> <i>Dante e. Roa, Miguel Risco-castillo, Oliver Paucar, Enzo Auca, Brayan b. Perez, Renzo Romero, Claudia Pawyac, William de souza Santos, Mirko alva Sánchez, Alberto e. Gonzales, Renzo Ocampo, A. Bonatto, Andres m. Gonzales, Sandra Guzman, Modesto Montoya, Erick Paniagua, Jimmy Hernandez-bello</i> . . . . .	41
<b>FPGAs, HDLs y ASICs</b> . . . . .	45
<b>Highly Configurable Radar Digital Stages;</b> <i>Santiago elían Mallerman, Juan pablo Pascual, Jorge Cogo</i> . . . . .	46
<b>Floating-Assistant: An Educational Tool for Teaching Single and Double Floating Point Representations in Computer Programming Courses;</b> <i>Christian alejandro Saldañacalderón, Irving jael Martínez-aguilar, Jesus guadalupe Herrera-vanoye, Juan eduardo Tovar-diaz, Luis antonio González-castro, Yahir Hernández-mier, Said Polanco-martagón, Marco aurelio Nuño-maganda</i> . . . . .	50
<b>Comparación de Vitis-AI y FINN para implementar redes neuronales convolucionales en FPGA;</b> <i>Nicolás urbano Pintos, Héctor alberto Lacomí, Mario blas Lavorato</i> . . . . .	54
<b>FPGA-based System for Velocity of Detonation Measurements on Detonating Cords;</b> <i>Silvano Rossi, Roberto De la vega, Franco Déber</i> . . . . .	58
<b>Implementación de SE</b> . . . . .	62
<b>Nueva planta piloto para prototipado e investigación de circuitos impresos;</b> <i>Diego Brengi, Sergio Guberman, Gustavo Rodriguez, Marcelo Acevedo, Alex Lozano</i> . . . . .	63
<b>Sistema de medición de presión de flujo pulsante;</b> <i>Matías Herrera, Gerardo Imbrioscia, Agustín Lacomí, Pablo Caron</i> . . . . .	67
<b>Internet de las Cosas</b> . . . . .	71

<b>Impedancímetro en la banda MF, HF y VHF;</b> <i>Brian maximiliano Gluzman, Ramiro avalos Ribas, Alejandro José Uriz, Juan alberto Etcheverry, Leonardo david Vazquez</i> . . . . .	72
<b>Comparación de una red LoRaWAN con modelos de propagación en un entorno con vegetación de soja;</b> <i>Adrián Jaszczyszyn, Marcelo Guiguet, Hugo Ramón</i> . . . . .	76
<b>Reprogramación de firmware de Arduino a través de transceptor XBEE;</b> <i>Walter andres Gemin, Rodrigo ezequiel Russo, Juan manuel López, Melisa gisele Kuzman, Esteban aitor Zapirain</i> .	80
<b>Software Embebido</b> . . . . .	83
<b>Control y monitoreo de desempeño de sistemas seguidores solares bajo software embebido;</b> <i>Marco antonio Peñaloza lópez, Sergio isai Palomino resendiz, Diego alonso Flores hernández</i>	84
<b>Low Area Implementation of the Advanced Encryption Standard (AES) with Counter Mode (CTR) for System-On-Chip (SoC) - Field-Programable Gate Array (FPGA);</b> <i>Hernan Paz penagos, Marco a. ortiz Niño, Arthur stink paipilla Arenas</i> . . . . .	88
<b>Reporte</b> . . . . .	92
<b>Aplicaciones agro y alimentos</b> . . . . .	92
<b>Development and Assessment of an Automated Solar Dryer for Post-Harvest Treatment of Parchment Coffee;</b> <i>Maria camila Moreno, Yerson duvan Angulo</i> . . . . .	93
<b>Prototipo de sistema integral de monitoreo IoT y automatización en dosificación de soluciones nutritivas.;</b> <i>Agustina romina Oliva, Pablo Carrizo, Edgard nahuel Arias villafañe, Rocío belén. Pérez, Jose m. Bascary</i> . . . . .	97
<b>Hardware Abierto</b> . . . . .	101
<b>Diseño de placas para entrenamiento y puesta a punto de una línea de ensamble de circuitos impresos con tecnología de montaje superficial;</b> <i>Diego Brengi, Sergio Guberman, Gustavo Rodriguez, Marelo Acevedo</i> . . . . .	102
<b>Ensayo de un aerogenerador de baja potencia utilizando open hardware;</b> <i>Juan carlos Agotegaray, Ariel Rivero, Milagro Lopez, Diego Gonzalez, Gustavo jimenez Placer, Daniel Zambrano</i>	106
<b>Development of an embedded system for the analysis and testing of gasoline injectors;</b> <i>Juan José Raygoza panduro, Kono garcia dionicio Yukitaro, Ortega cisneros Susana, Edwin c. becerra Alavarez, Rivera dominguez Jorge</i> . . . . .	109
<b>Sistemas de Comunicación Intersatelital en pequeños satélites de Próxima Generación;</b> <i>Francisco martin Escobar, Damian hector Primo, Diego daniel Badino, Luciana Heredia, Nicolas Pieri, Dario Diaz</i> . . . . .	114
<b>Implementación de SE</b> . . . . .	118
<b>Diseño de prototipo de Sistema de Telemetría para sistema solar fotovoltaico;</b> <i>Sarroca esteban Antonio, Camargo federico Gabriel, Francisco guido Rossomando, Nieto facundo Gabriel, Douglas guillermo Nicolás, Arias villafañe edgard Nahuel, Sosa Gonzalo</i> . . . . .	119
<b>Hidrogenerador con monitoreo IoT;</b> <i>Marcos darío Aranda, Daniel Villagran, Josué medina Acevedo, Félix Gutierrez</i> . . . . .	123
<b>Inteligencia Artificial</b> . . . . .	127
<b>Clasificador de ganado con aprendizaje automático para dispositivos de bajo consumo;</b> <i>Marcos dario Aranda, Paola Beltramini, Eduardo Piray</i> . . . . .	128

Categoría

**ARTÍCULO**

Bioingeniería

Área Temática

# Diseño mecatrónico de un sistema robótico para la rehabilitación de síndrome de hombro doloroso

G. Moreno Peñalosa\*, J. A. Vásquez Santacruz<sup>†</sup>, R. de J. Portillo Vélez<sup>†</sup>

\*Fac. de Ingeniería de la Construcción y el Hábitat (FICH)

<sup>†</sup>Fac. de Ingeniería de la Construcción y el Hábitat (FICH) y Fac. de Ingeniería Eléctrica y Electrónica (FIEE)  
Universidad Veracruzana (UV)

Emails: ie.gustavo@hotmail.com, {alejanvasquez, rportillo}@uv.mx  
Boca del Río, México

## Resumen

Este trabajo presenta el diseño mecatrónico de un sistema robótico para la rehabilitación de SHD (RoSiHo), el cual se basa en un estudio de factibilidad estructurado con la metodología Design Thinking. El estudio sirve como base para estructurar el conocido modelo V como método formal y se utiliza el lenguaje SysML para el diseño del sistema. Las simulaciones dinámicas del sistema robótico validan su movimiento.

## Palabras Clave

Sistema robótico, Design Thinking, hombro doloroso.

Categoría

**ARTÍCULO**

FPGAs, HDLs y ASICs

Área Temática

# Diseño e implementación hardware-software del algoritmo postcuántico para encapsulamiento de llaves ML-KEM.

Armando Ramos LLanes  
CINVESTAV Guadalajara, México  
Email: armando.ramos@cinvestav.mx

Arturo Diaz Perez  
Email: adiaz@cinvestav.mx

**Resumen**—En el presente estudio, se destaca el diseño e implementación de dos módulos de hardware, uno basado en el algoritmo Number Theoretic Transform (NTT) y otro en el algoritmo Secure Hash Algorithm 3 (SHA-3), específicamente adaptados para Module-Lattice based Key-Encapsulation Mechanism (ML-KEM) derivado del KEM postcuántico CRYSTALS-Kyber. Los módulos diseñados fueron integrados a ML-KEM en un notebook Python sobre la placa PYNQ-Z2 de Xilinx. El co-diseño de software-hardware presentado aborda los desafíos de ejecutar operaciones criptográficas de manera eficiente y segura en sistemas embebidos, donde los recursos computacionales y de energía suelen ser limitados. Además, al integrar los módulos NTT y SHA-3 en un entorno Python sobre la placa PYNQ, se facilita el desarrollo de aplicaciones criptográficas y se ofrece una plataforma flexible para la experimentación y la implementación de soluciones de seguridad. En comparación con otros diseños en la literatura, una distinción clave del diseño propuesto es su integración con Python sobre la placa PYNQ. La integración propuesta permite aprovechar las capacidades de desarrollo rápido y prototipado que ofrece Python, junto con la flexibilidad y el rendimiento del hardware acelerado. Sin embargo, a pesar de la evidente utilidad y las ventajas potenciales de dicha integración, hasta la fecha no se ha documentado en la literatura una implementación específica de Python con ML-KEM sobre plataformas hardware-software.

**Palabras Clave**—NTT, SHA-3, ML-KEM, CRYSTALS-Kyber, PYNQ-Z2.

## I. INTRODUCCIÓN

En los últimos años, la criptografía post-cuántica ha ganado importancia debido al potencial de las computadoras cuánticas para romper los sistemas de criptografía de clave pública actuales. Las computadoras cuánticas utilizan fenómenos mecánicos cuánticos para resolver problemas matemáticos complejos que son intratables para las computadoras convencionales. El desarrollo de dichas computadoras cuánticas a gran escala podría comprometer la seguridad de muchos sistemas de comunicación actuales, lo que ha generado una urgente necesidad de investigar y desarrollar sistemas criptográficos que sean seguros frente a ataques cuánticos.

El National Institute of Standards and Technology (NIST) ha estado liderando los esfuerzos para estandarizar los criptosistemas post-cuánticos, y tras un exhaustivo proceso de selección, ha identificado a CRYSTALS-Kyber como el candidato líder para el establecimiento de llaves y cifrado de clave pública (PKE). El sistema CRYSTALS-Kyber se basa en el

problema del Módulo de Aprendizaje con Errores (MLWE), el cual ofrece robustez frente a ataques cuánticos.

Aunque se han realizado diversos trabajos en el diseño e implementación de CRYSTALS-Kyber en hardware [4]–[11], estos se han centrado principalmente en optimizaciones de latencia y rendimiento en plataformas específicas. No obstante, existe una falta de trabajos que exploren la integración de los algoritmos criptográficos en plataformas que permitan un desarrollo rápido y flexible, como es el caso de la placa PYNQ-Z2 utilizando Python.

En el presente estudio, mostramos el diseño e implementación de dos módulos de hardware, uno basado en el algoritmo NTT y otro en el algoritmo SHA-3, específicamente adaptados para el mecanismo de encapsulamiento de llaves basado en retículas (ML-KEM) derivado de CRYSTALS-Kyber. La principal contribución de nuestro trabajo es la integración de los módulos NTT y SHA-3 diseñados en un entorno de desarrollo Python sobre la placa PYNQ-Z2 de Xilinx. En esta integración no solo se facilita el desarrollo y la experimentación de aplicaciones criptográficas, sino que también se ofrece una plataforma flexible y menos compleja para la implementación de soluciones de seguridad en sistemas embebidos.

En comparación con otros diseños reportados en la literatura, nuestra propuesta se distingue por su enfoque en la integración de hardware acelerado con la flexibilidad de Python, lo que proporciona una solución única y aún no documentada en la literatura. Este enfoque de co-diseño hardware-software simplifica la implementación de soluciones de seguridad en dispositivos embebidos, permitiendo un desarrollo más rápido y menos complejo.

A continuación, detallamos la metodología utilizada para el diseño de los módulos NTT y SHA-3, su integración en la plataforma PYNQ-Z2, y los resultados obtenidos en términos de consumo de recursos.

## II. ML-KEM EN SOFTWARE

ML-KEM es un esquema criptográfico post-cuántico diseñado para asegurar la comunicación de datos en entornos cuánticos inseguros. Su función principal es generar claves de sesión seguras que puedan ser compartidas de manera confiable entre dos partes. Este esquema incluye una suite de algoritmos que abarca la generación de llaves, encapsulación

y desencapsulación, además de varios algoritmos subyacentes como NTT, SHA-3 y otros esenciales para su funcionamiento completo [17].

Con el objetivo de optimizar las funciones criptográficas de ML-KEM, se desarrolló un Jupyter Notebook en Python que implementa la suite de algoritmos ML-KEM, ejecutándose en el Processing System (PS) de la placa PYNQ-Z2. Esta implementación permite generar el par de llaves correcto al ejecutar el protocolo ML-KEM, facilitando el desarrollo y la experimentación en un entorno interactivo y flexible.

Dado que una implementación puramente en software de ML-KEM en Python no es suficientemente eficiente, se decidió trasladar algunas de las funciones más complejas a hardware que incluyen componentes críticos como un NTT rápido de dimensión 256 y una permutación eficiente de Keccak, que son solo algunos de los algoritmos dentro de la suite. Esta estrategia asegura un rendimiento competitivo para todos los conjuntos de parámetros de ML-KEM [18].

Por cuestiones de espacio en este resumen extendido se presentan los diseños en alto nivel de SHA-3 y NTT. Los detalles sobre los módulos de control y el datapath de cada uno se podrá revisar en [19].

### III. MÓDULO SHA-3 EN HARDWARE

Los algoritmos de ML-KEM utilizan funciones criptográficas como las funciones hash SHA3-256 y SHA3-512, y las funciones de salida extensible (XOF) SHAKE128 y SHAKE256, basadas en permutaciones Keccak descritas en [12]. SHA3-256 y SHA3-512 aceptan entradas de longitud variable y producen salidas de 256 y 512 bits respectivamente. SHAKE128 y SHAKE256 tienen una longitud de entrada fija pero una longitud de salida arbitraria, que puede ser pseudoaleatoria si no se conoce de antemano [13]. Las instancias de estas funciones criptográficas en ML-KEM se muestran en el cuadro I.

Cuadro I: Funciones criptográficas

	Instancia	Denotación
$H$	$SHA3-256(s)$	$\mathbb{B}^* \rightarrow \mathbb{B}^{32}$
$J$	$SHAKE256(s, 32)$	$\mathbb{B}^* \rightarrow \mathbb{B}^{32}$
$G$	$SHA3-512(c)$	$\mathbb{B}^* \rightarrow \mathbb{B}^{32} \times \mathbb{B}^{32}$
$XOF$	$SHAKE128(\rho  i  j)$	$\mathbb{B}^{32} \times \mathbb{B} \times \mathbb{B} \rightarrow \mathbb{B}^*$
$PRF_\eta$	$SHAKE256(s  b, 64 \cdot \eta)$	$\mathbb{B}^{32} \times \mathbb{B} \rightarrow \mathbb{B}^{64\eta}$

Para el diseño de las funciones criptográficas SHA-3 utilizadas en CRYSTAL Kyber se creó el módulo top mostrado en la figura 1.

Al recibir la señal de activación “en”, el módulo comienza su proceso de cálculo de la primitiva criptográfica en cuestión, para ello tiene precalculado y almacenado en una memoria ROM, de  $12 \times 61$ , los valores constantes que serán utilizados para el cálculo del hash de salida. En dependencia del valor de entrada “mode”, son cargados a las variables los datos correspondientes con dicha dirección de memoria.

El dato de entrada es ingresado al módulo por un bus de entrada de 64 bits, y cíclicamente se repite el proceso de ingreso de datos hasta que se absorbe por completo el dato

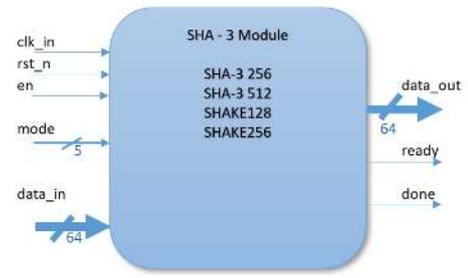


Figura 1: Esquema del Módulo top que realiza las Funciones Criptográficas SHA-3.

de entrada. Se seleccionó intencionalmente el bus de entrada de 64 bits ya que es el máximo común divisor de 1344, 1088 y 576, que son las longitudes de bloques (o rate ‘r’) que pueden ser configuradas para el proceso de permutaciones Keccak [12], [14]. Los datos ingresan al módulo en bloques de 64 bits hasta completar ‘r’ bits para iniciar el proceso de permutaciones Keccak e ir actualizando el ‘state’. En el último bloque de longitud ‘r’ se realiza un procedimiento de padding “multi-rate” propio del algoritmo SHA3. Al concluir el proceso de absorción del dato de entrada, se procede con la etapa para exprimir los datos, simplemente recortando el “state” a la longitud deseada en cada etapa del algoritmo ML-KEM, y por consiguiente entregarlos a la salida del módulo por un bus de 64 bits.

El módulo hash es controlado por una Máquina de Estado Finita (FSM) con 11 estados y para el diseño del datapath se utilizó metodología RTL (Register-Transfer Level) la cual proporciona un enfoque efectivo para describir y diseñar el comportamiento a un nivel de abstracción que se centra en transferencias de datos entre registros. En total se instanciaron 23 submódulos que describen el comportamiento del módulo SHA3 en general.

Al ser sintetizado e implementado el módulo SHA-3 en Xilinx Vivado sobre el ambiente PYNQ-Z2, arrojó los resultados mostrados en la primera fila del cuadro II.

Cuadro II: Resultados del módulo SHA-3

	LUT	FF	Slice	Fmax
Nuestro SHA-3	6436	3290	1694	193.16
[9]	4014/3825	1980/1980	—	161/167
[15]	4206	3458	—	—
[16]	—	—	2652	352

LUT(Look-Up Table), FF(Flip-Flop), Slice(Unidades lógicas), BRAM(Block RAM), DSP(Digital Signal Processor), Fmax(Frecuencia máxima)

Para la instancia SHA3-256 y el vector de prueba del NIST, nuestro módulo SHA-3 diseñado obtiene el valor hash en 130 ciclos de reloj. La trayectoria crítica es de  $5,177ns$  para una frecuencia máxima aproximada de 193.16 MHz. A pesar de que no se logra el mejor resultado en comparación con el estado del arte, no es objetivo del trabajo contar con un diseño óptimo y eficiente de SHA-3.

#### IV. MÓDULO NTT EN HARDWARE

La transformada teórica numérica (NTT) es una versión especializada y exacta de la transformada discreta de Fourier, utilizada en ML-KEM para mejorar la eficiencia de la multiplicación en el anillo  $R_q (\mathbb{Z}_q[X]/(X^{256} + 1))$ . La NTT y su inversa ( $NTT^{-1}$ ) son esenciales en ML-KEM, transformando elementos de  $R_q$  a  $T_q$  (imagen de  $R_q$  bajo la NTT) y viceversa. Los algoritmos para la NTT,  $NTT^{-1}$ , y la multiplicación vectorial en el dominio NTT se detallan en [17].

En la Figura 2 se muestra el módulo top diseñado para realizar las funciones  $NTT$ ,  $NTT^{-1}$  y multiplicación vectorial en el dominio NTT. En dependencia del puerto de configuración 'mode', el módulo diseñado va a ejecutar uno de los algoritmos plasmados en [17] ( $NTT$ ,  $NTT^{-1}$  o  $MultiplyNTTs$ ) los cuales fueron diseñados utilizando un enfoque top-down y metodología RTL.

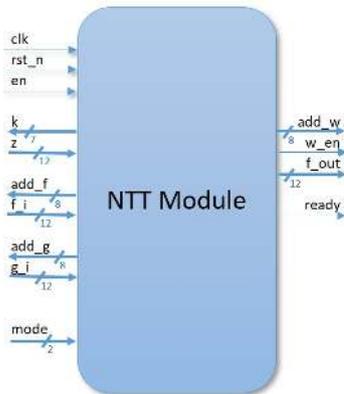


Figura 2: Esquema del Módulo top que realiza las Funciones NTT.

En el diseño NTT utilizamos una mariposa híbrida simple, la cual realizará uno de los tres algoritmos en función de la configuración de los selectores de multiplexores, controlados por la FSM.

Al implementar el diseño en Xilinx Vivado sobre la placa Pynq arrojó los resultados de consumo de recursos mostrados en el Cuadro III.

Cuadro III: Resultados del módulo NTT

	LUT	FF	Slice	DSP	BRAM
Nuestro NTT	488	187	175	1	
[9]	1737/1579	1167/1058	—	2/2	3/3
[15]	1106	1614	—	2	0.5

LUT(Look-Up Table), FF(Flip-Flop), Slice(Unidades lógicas), BRAM(Block RAM), DSP(Digital Signal Processor)

En comparación con otros trabajos en el estado del arte, nuestro diseño presenta un bajo consumo de recursos, para la realización de la  $NTT$  toma 10258 ciclos de reloj, para la  $NTT^{-1}$  toma 12052 ciclos y para la multiplicación vectorial en el dominio NTT toma 4225 ciclos, con una trayectoria crítica de 5.986 ns para una frecuencia máxima de 167.06 MHz aproximadamente. Al igual que el diseño del módulo SHA-3, al diseño NTT no se le realizaron optimizaciones para

mejorar los resultados arrojados en cuanto a tiempo consumido para entregar el resultado.

#### V. INTEGRACIÓN DE SHA-3 Y NTT A ML-KEM SOBRE PYNQ-Z2

PYNQ es un proyecto de código abierto de AMD que facilita el uso de las plataformas AMD al combinar Python con la flexibilidad de los SoC Zynq de Xilinx. Utiliza Jupyter Notebooks para una programación interactiva y visual, facilitando la experimentación y depuración.

La placa PYNQ-Z2 emplea el SoC Zynq Z7020, que incluye un procesador Cortex-A9 de doble núcleo a 650 MHz y una FPGA Artix-7. El Zynq Z7020 cuenta con 9 interfaces AXI, permitiendo la comunicación eficiente entre el procesador (PS) y la lógica programable (PL).

Existen cuatro clases de PYNQ que se utilizan para gestionar el movimiento de datos entre las interfaces PS (incluida la PS DRAM) y PL. En nuestro diseño solo utilizamos dos clases:

- `pynq.gpio.GPIO` - Entrada/Salida de propósito general
- `pynq.mmio.MMIO` - Entrada/Salida mapeadas en memoria

En la Figura 3 se muestra el diseño final.

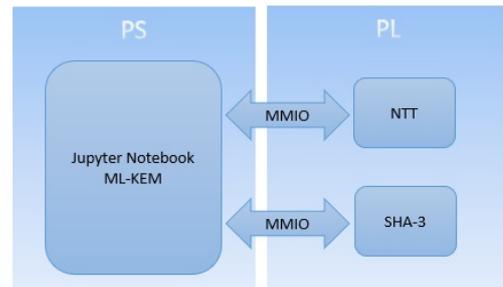


Figura 3: Arquitectura general del ML-KEM sobre la plataforma PYNQ-Z2.

Para validar nuestro diseño, creamos un overlay en Xilinx Vivado, sintetizamos e implementamos, y cargamos el bitstream en Jupyter Notebook. Luego, sustituimos las funciones NTT y SHA-3 en software por nuestros módulos diseñados. Validamos el funcionamiento ejecutando ML-KEM repetidamente para diferentes niveles de seguridad, comprobando que los pares de llaves generados en las versiones software y hardware-software fueran iguales. El Cuadro IV compara el consumo de recursos de nuestro diseño con otros trabajos reportados en la literatura.

Cuadro IV: Consumo de recursos del KEM Kyber.

	Board	LUT	FF	Slice	BRAM	DSP
Nuestro diseño	PYNQ-Z2	15563	11341	4633	14	1
[15]	MicroZed 7010	10252	13300	—	6.5	30
[9]	Artix-7	7412/6785	4644/3981	2126/1899	3/3	2/2

LUT(Look-Up Table), FF(Flip-Flop), Slice(Unidades lógicas), BRAM(Block RAM), DSP(Digital Signal Processor), Fmax(Frecuencia máxima)

Nuestro diseño HW/SW en PYNQ-Z2 muestra un consumo equilibrado de recursos. Comparativamente, el diseño de Da Costa et al. utiliza más FFs y DSP pero menos LUTs, sugiriendo menor eficiencia en recursos. El trabajo de Xing en Artix-7, con instancias separadas para servidor y cliente, tiene un consumo menor debido a su enfoque en hardware puro.

En la Tabla V se muestra el tiempo de respuesta de cada función en hardware para ML-KEM 512 a 100 MHz, medido justo antes de que el software copie el dato a la memoria de la interfaz y después de que se lea el dato. Este tiempo incluye el acceso a la memoria de la interfaz tanto desde el lado del software como desde el lado del hardware, así como el tiempo de procesamiento del módulo en hardware.

Cuadro V: Tiempo de respuesta de las funciones en hardware.

Función	Tiempo(ms)
$NTT$	1.1
$NTT^{-1}$	1.0
$MultiVect$	1.4
$H$	6.7
$J$	8.8
$G$	2.4
$XOF$	11.6
$PRF_{\eta_1}$	3.8
$PRF_{\eta_2}$	3.2

$NTT$ (Number Theoretic Transform),  $NTT^{-1}$ (Inverse Number Theoretic Transform),  $MultiVect$ (Multiplicación de Vectores),  $H$ (SHA3-256),  $J$ (SHAKE256),  $G$ (SHA3-512),  $XOF$ (eXtendable Output Function),  $PRF$ (Pseudo-Random Function)

## VI. CONCLUSIONES

En el presente trabajo, se inicia el desarrollo con la creación de un notebook de ML-KEM. Luego se avanza hacia la implementación de IP cores específicos para realizar las operaciones de NTT y SHA-3 en hardware. Los IP cores NTT y SHA-3 están diseñados para sustituir las funciones equivalentes en software. No existe en el estado del arte ningún trabajo referente a ML-KEM sobre la placa PYNQ, por lo que no se muestran resultados de trabajos similares sobre PYNQ a fin de realizar comparación. Posteriormente, se lleva a cabo una integración exitosa de los IP cores NTT y SHA-3 en un entorno Jupyter, proporcionando una solución completa para la implementación de ML-KEM en la plataforma PYNQ. Esta integración no solo simplifica el desarrollo y la implementación del sistema, también representa un avance en la implementación de sistemas criptográficos con el enfoque hardware-software, sentando las bases para investigaciones futuras en busca de optimizaciones adicionales.

Dada las experiencias adquiridas en el desarrollo del presente trabajo sobre la placa PYNQ-Z2, los trabajos futuros pudieran estar enfocados principalmente en la optimización de la interfaz hardware-software, pues dada la naturaleza de los algoritmos y los datos criptográficos para ser procesados, se tuvo una pérdida de desempeño en el acceso a la interfaz de memoria. Otro enfoque ya conocido y plasmado en el estado del arte, sería la optimización de las funciones NTT y SHA-3, dada que son identificadas como operaciones críticas dentro de la suite de algoritmos ML-KEM.

En PYNQ, se puede programar tanto los procesadores integrados como los overlays utilizando Python, un lenguaje conocido por su productividad y facilidad de uso. Aunque C o C++ son comunes, Python ofrece una alternativa menos compleja. El uso de Python como punto de acceso a aceleradores en hardware permite tener más flexibilidad y acortar los tiempos para prototipado. Una vez construido un prototipo funcional correcto se pueden hacer optimizaciones tanto a nivel de lenguaje de programación como en el desempeño de los diseños de hardware.

## REFERENCIAS

- [1] NIST, "Submission Requirements and Evaluation Criteria for the Post-Quantum Cryptography Standardization Process", ed, January 2017.
- [2] G. Alagic et al., "Status report on the third round of the NIST post-quantum cryptography standardization process", US Department of Commerce, NIST, 2022.
- [3] Langlois, Adeline, and D. Stehlé. "Worst-case to average-case reductions for module lattices", *Designs, Codes and Cryptography* 75.3 (2015): 565-599.
- [4] K. Basu, D. Soni, M. Nabeel, and R. Karri, "Nist post-quantum cryptography-a hardware evaluation study", *Cryptology ePrint Archive*, 2019.
- [5] T. Fritzzmann, G. Sigl, and J. Sepúlveda, "RISQ-V: Tightly coupled RISC-V accelerators for post-quantum cryptography", *IACR Transactions on Cryptographic Hardware and Embedded Systems*, pp. 239-280, 2020.
- [6] U. Banerjee, T. S. Ukyab, and A. P. Chandrakasan, "Sapphire: A Configurable Crypto-Processor for Post-Quantum Lattice-based Protocols (Extended Version)", *IACR Cryptol. ePrint Arch.*, vol. 2019, p. 1140, 2019.
- [7] E. Alkim, H. Evkan, N. Lahr, R. Niederhagen, and R. Petri, "ISA extensions for finite field arithmetic accelerating Kyber and NewHope on RISC-V", *IACR Transactions on Cryptographic Hardware and Embedded Systems*, vol. 2020, no. 3, 2020.
- [8] L. Beckwith, A. Abdulgadir, and R. Azarderakhsh, "A Flexible Shared Hardware Accelerator for NIST-Recommended Algorithms CRYSTALS-Kyber and CRYSTALS-Dilithium with SCA Protection", in *Cryptographers' Track at the RSA Conference, 2023*: Springer, pp. 469-490.
- [9] Y. Xing and S. Li, "A compact hardware implementation of CCA-secure key exchange mechanism CRYSTALS-KYBER on FPGA", *IACR Transactions on Cryptographic Hardware and Embedded Systems*, pp. 328-356, 2021.
- [10] V. B. Dang, K. Mohajerani, and K. Gaj, "High-speed hardware architectures and FPGA benchmarking of crystals-kyber, ntru, and saber", *IEEE Transactions on Computers*, vol. 72, no. 2, pp. 306-320, 2022.
- [11] G. Xin et al., "VPQC: A domain-specific vector processor for post-quantum cryptography based on RISC-V architecture", *IEEE transactions on circuits and systems I: regular papers*, vol. 67, no. 8, pp. 2672-2684, 2020.
- [12] M. J. Dworkin, "SHA-3 standard: Permutation-based hash and extendable-output functions", 2015
- [13] NIST, "Module-Lattice-based Key-Encapsulation Mechanism Standard (Draft)", 2023.
- [14] B. Guido, D. Joan, P. Michael, and V. Gilles, "Cryptographic sponge functions", ed: Citeseer, 2011.
- [15] V. L. R. D. Costa, A. Camponogara, J. López and M. V. Ribeiro, "The Feasibility of the CRYSTALS-Kyber Scheme for Smart Metering Systems", in *IEEE Access*, vol. 10, pp. 131303-131317, 2022, doi: 10.1109/ACCESS.2022.3229521.
- [16] L. Ioannou, H. E. Michail, and A. G. Voyiatzis. "High performance pipelined FPGA implementation of the SHA-3 hash algorithm", In *2015 4th Mediterranean Conference on Embedded Computing(MECO)*, pages 68-71. IEEE, 2015.
- [17] NIST. "Module-lattice-based key-encapsulation mechanism standard (draft)", 2023.
- [18] R. Avanzi, et al. "CRYSTALS-Kyber algorithm specifications and supporting documentation", NIST PQC Round 3.2021.
- [19] A. Ramos, "Diseño e implementación hardware-software del algoritmo postcuántico para encapsulamiento de llaves ML-KEM", Tesis de Maestría en Ingeniería Eléctrica, Cinvestav-Guadalajara, 2024.

# Acquisition of harmonic compensation signal with FPGA technology using Hilbert filter

I. A. Juarez-Trujillo, S. E. D. L. Aldaco, J.G. Velasquez-Aguilar and J.A. Alquicira

Electrical Engineering Department, TecNM / cenidet

Emails: ivan.jtp@cenidet.tecnm.mx, susana.da@cenidet.tecnm.mx, jgpeva@uaem.mx, jesus.aa@cenidet.tecnm.mx  
Cuernavaca Morelos, México

## Abstract

Nowadays, the maintenance of motors is an activity that helps the processes in the public and private sectors to be efficient, to avoid stops in the production lines, the monitoring of electrical machines is an activity that helps to know the proper functioning of mechanical and electrical parts, through the knowledge of electrical and mechanical noise parameters. In this study, faults in electric induction motors are monitored using the Hilbert transform technique. The fundamental signal is acquired through FPGA technology via current sensors capable of reading information and translating it through ADC. The obtained current is then converted from a time-domain function to a frequency-domain function using software, allowing for analysis and comparison with previously established parameters. This process helps determine the extent of faults in short-circuited coils in two 1 HP induction motors of the same brand.

## Keywords

Hilbert filter, Digital signal processing, FPGA, harmonics, Signal monitoring

Esta página se ha dejado en blanco intencionalmente

Esta página se ha dejado en blanco intencionalmente

Esta página se ha dejado en blanco intencionalmente

# Implementación de secuencias en FPGA para un inversor multinivel puente H en cascada

Cristian Sámano\*, Adolfo R. Lopez\*, José M. Sosa\*, Gilberto Muñoz M.\*,  
Susana Estefany De León-Aldaco†, Jesus Aguayo-Alquicira†

\*Division de Electrónica - TecNM/ITS de Irapuato, Irapuato

†Departamento de Electrónica- TecNM/CENIDET, Cuernavaca

Emails: {mip22110004, adolfo.ln, jose.sz, gilberto.mm}@ipn.mx, {susana.da, jesus.aa}@cenidet.tecnm.mx  
México

## Resumen

Este artículo se centra en la implementación de una secuencia para un inversor puente H multinivel en cascada de cinco y de siete niveles, utilizando un Arreglo de Compuertas Programables en Campo (FPGA). Se destaca la versatilidad y eficiencia de los inversores debido a su configuración modular, que permite generar voltajes de salida de alta fidelidad y minimizar las armónicas en la señal de salida. La técnica de modulación por conmutación de frecuencia fundamental se emplea para generar los voltajes de salida requeridos. Para la implementación en FPGA, se utiliza el lenguaje VHDL, que permite una ejecución precisa de secuencias de pulsos, abordando los retos de sincronización y exactitud. Se demuestra la capacidad de los FPGAs para manejar la generación de secuencias de control y sincronización de los pulsos para cada nivel de voltaje, facilitando la creación de señales multinivel. La evaluación de las formas de onda en diferentes configuraciones valida la efectividad del diseño y su implementación, destacando una mínima distorsión armónica total. Este artículo destaca la importancia del manejo adecuado de los ángulos de conmutación y la capacidad de procesamiento de los FPGAs para optimizar el diseño y la operación de los inversores.

## Palabras Clave

Inversores multinivel, FPGA, distorsión armónica total.

Categoría

**ARTÍCULO**

Implementación de SE

Área Temática

# Embedded System for Quadruped Robot in Mammalian Configuration

Cruz F. López Olvera, Diego A. Flores-Hernandez\*  
Instituto Politécnico Nacional - UPIITA  
Applied Dynamic Systems Laboratory  
Emails: clopez1810@alumno.ipn.mx, dfloreshe@ipn.mx  
Mexico City, México  
\*Corresponding author

## Abstract

The robots with legs have a better performance than the terrestrial mobile robots for some applications, the development of quadruped robots has increased in the last years mainly with the mammalian configuration due to the velocity of displacement and for the implementation of new control strategies that improve its stability. However, it is necessary to integrate embedded systems into the quadruped robot design to increase the overall performance. The proposal research presents the development of an integrated system composed of a quadruped robot in mammalian configuration and an embedded system with a concurrent methodology that ensures harmonic integration. The system was tested under real environments, on flat, sandy, and rocky terrains. The experimental results were analyzed with Kinovea software, obtaining a maximum velocity in the flat terrain with 0.43m/s, 0.2m/s in sandy terrain, and 0.345 m/s in rocky. Finally, an embedded system is a factor key to improving the quadruped robot's performance because it allows for modification of the behavior through the implementation of unconventional control strategies, to make the robot smaller, and it is possible to integrate tools of IoT that are necessary for the new applications.

## Keywords

Embedded systems, mammalian configuration, quadruped robot, walking trajectory.

# Nuevo algoritmo q-APL aplicado al control activo de ruido en los asientos de un avión

B. Pineda\*, J. G. Avalos\*, G. Sanchez\*, E. Vazquez\*, J. C. Sanchez\*, Á. A. Vázquez†

\*SEPI ESIME Culhuacan, Instituto Politécnico Nacional, CDMX

†Institute of Advanced Materials for Sustainable Manufacturing, Tecnológico de Monterrey, Monterrey  
bpinedac1900@alumno.ipn.mx, {javaloso, gsanchezriv, edvazquezf, jcsanche}@ipn.mx, avazquezp@tec.mx  
México

## Resumen

Recientemente, se han presentado diversos sistemas de control activo de ruido (CAR) diseñados para atenuar señales no deseadas dentro de la cabina de los aviones. La mayoría de estos trabajos utiliza el algoritmo de mínimos cuadrados promediados con filtrado-x (FxLMS), debido a su bajo costo computacional pero su velocidad de convergencia es lenta. Por este motivo, se han realizado variantes del algoritmo que presentan mejores propiedades de convergencia, como lo son los algoritmos de proyecciones afines y los métodos basados en el concepto del q-gradiente. En este trabajo se presenta un nuevo algoritmo de proyecciones afines basado en el q-gradiente, además, se propone el diseño de un sistema CAR para las cabeceras de los asientos de un avión. Para evaluar la efectividad de la propuesta se realizaron pruebas dentro de una cabina de un avión Boeing 727-200. Los resultados demuestran que el algoritmo propuesto alcanza mayor velocidad de convergencia con respecto a la versión convencional, de igual forma su implementación práctica presenta un buen rendimiento al atenuar las señales de ruido dentro de un avión.

## Palabras Clave

Control activo ruido, q-gradiente, algoritmo APL, cabina de avión.

# Embedded Energy Monitoring System for Solar Applications

Luis R. Islas-Estrada and Diego A. Flores-Hernández  
Applied Dynamic Systems Laboratory  
Instituto Politecnico Nacional - UPIITA  
Mexico City, Mexico  
Emails: lislase1400@alumno.ipn.mx, dfloreshe@ipn.mx

## Abstract

In recent years, the use of solar technology as an alternative to conventional methods of electricity generation has increased. However, they have a low conversion efficiency, one way to increase energy production is the use of Solar Tracking Systems (STS), which cause energy expenditure. Monitoring systems are required to calculate the energy balance between the energy produced and consumed. In this research, the design and implementation of an embedded system for energy monitoring in solar applications is proposed, from a concurrent approach to develop a system with low energy consumption, high connectivity, scalable, modular, and with an open architecture. In addition, the system enables real-time graphing and logging of values obtained from its four channels. Experimental tests were conducted to validate system operation and functionality, including five proposed energy-saving strategies tested with an STS and a photovoltaic module. These tests recorded energy consumption of actuators, electronic hardware, and generated power, resulting in a 16.47% increase in the energy budget. Notably, the developed embedded system exhibited low energy consumption of 0.326Wh.

## Keywords

Embedded system, solar tracking system, energy consumption, monitoring, data logging, open source.

# Embedded System for Athletes' Performance Evaluation Through Jump Tests

Jeremías Gaia, Lucas Trigo, Juan Ignacio Sebastián, Eugenio Orosco and Marcos Toibero  
Instituto de Automática UNSJ-CONICET  
San Juan, Argentina

## Abstract

The ability to quantify an athlete's progress aids in facilitating their trajectory towards elite competition. Simultaneously, wearable technology represents a non-invasive means for measuring sports variables, as it does not interfere with the normal course of the activity. Considering these principles, an embedded system is introduced for the performance assessment of an athlete. The system can provide the evaluator with variables associated with three different jump tests, leveraging the capabilities of a highly integrated sensor such as the SensorTile STEVAL-STLCS01V1. Furthermore, a dedicated GitHub repository provides access to tables containing results and demographic data from the evaluated population.

## Keywords

Embedded Systems, Wearable Technology, Sports, Jump Test, Performance Evaluation.

Categoría

**ARTÍCULO**

Inteligencia Artificial

Área Temática

# Exploracion robótica colaborativa de interiores

Ricardo Ercoli, Fausto Navadian, Joaquin Urrisa, Pablo Monzón, Facundo Benavides

Universidad de la Republica, Montevideo, Uruguay

Emails: {ricardo.ercoli, fausto.navadian, joaquin.urrisa, monzon, fbenavid}@fing.edu.uy

## Resumen

La exploración robótica colaborativa se basa en que múltiples robots colaboren con el objetivo de descubrir un entorno desconocido. Este trabajo presenta la implementación de una flota colaborativa de robots diseñados para realizar mapeo 2D en interiores de manera autónoma. Sus principales contribuciones son: i) una solución original al problema de distribución de múltiples tareas a múltiples robots implementada como una versión distribuida del mecanismo de subastas; y ii) la liberación del código a través de un repositorio público.

## Palabras Clave

Robótica autónoma móvil, ROS2, Exploración colaborativa, mapeo 2D.

# Autocodificador generativo cuantizado de espectrogramas ficticios

M. C. Cebedio, L. A. Rabioglio, L. J. Arnone, J. Castiñeira Moreira, M. Medina y L. De Micco  
ICYTE, Depto. de Electrónica y Computación, Facultad de Ingeniería - UNMDP  
{celestecebedio, lucas.rabioglio, leoarn, casti, mmedina, ldemicco}@fi.mdp.edu.ar  
Mar del Plata, Argentina

## Resumen

Este trabajo presenta un autocodificador para la generación eficiente de espectrogramas de sonidos subacuáticos cuantizado y optimizado para ser implementado en dispositivos con recursos limitados. Se evalúa su rendimiento en diversos escenarios, demostrando su capacidad para generar espectrogramas con baja dimensionalidad y para adaptarse a diferentes entornos acústicos. La optimización para implementación en hardware se enfoca en encontrar un equilibrio entre el costo computacional, la precisión del modelo, manteniendo el desempeño del modelo no cuantizado.

## Palabras Clave

Autocodificador Generativo, Cuantización, Espectrogramas, Hardware, Optimización, Pruning, Punto Fijo, Transfer Learning.

Categoría

**ARTÍCULO**

Protocolos y Comunicaciones

Área Temática

# Diseño, construcción y medición de Acoplador de Cuadratura

Brian Maximiliano Gluzman, Ramiro Avalos Ribas, Jorge Castiñeira Moreira,  
Alejandro José Uriz, Juan Alberto Etcheverry y María Celeste Cebedio

Laboratorio de Comunicaciones

ICYTE, Instituto de Investigaciones Científicas y Tecnológicas

Mar del Plata, Argentina

{briangluzman, avalosribas, casti, ajuriz, jaetcheverry, celestecebedio}@fi.mdp.edu.ar

## Resumen

En este trabajo se propone el diseño, construcción y medición de un acoplador de cuadratura a la frecuencia de 2 GHz en tecnología microstrip. El dispositivo posee la capacidad de dividir la señal de entrada en dos, cada una idealmente con un nivel 3 dB menor, y con una diferencia de fase de  $90^\circ$  entre ellas. La principal novedad es el diseño de cuatro modelos de acopladores con distintas propuestas de intersecciones entre las líneas de alimentación y los tramos del acoplador. En base a los resultados obtenidos, se selecciona el de mejor funcionamiento, se ajustan las dimensiones para que opere en la frecuencia de diseño, se lo construye y se realizan las mediciones utilizando un analizador vectorial de redes.

## Palabras Clave

Acoplador de cuadratura, Branchline, Microstrip, UHF, Simulación Electromagnética.

# Diseño e implementación de nodos IoT de bajo costo para monitoreo de tanques de aceite en una Cooperativa Aceitera

Gastón Valdéz

*Instituto Argentino de Radioastronomía*  
Berazategui, Argentina  
gvaldez@iar.unlp.edu.ar

Augusto Donantueno

*Instituto Argentino de Radioastronomía*  
Berazategui, Argentina  
adonantueno@iar.unlp.edu.ar

Matías Contreras

*Instituto Argentino de Radioastronomía*  
Berazategui, Argentina  
mcontreras@iar.unlp.edu.ar

Martin Salibe

*Instituto Argentino de Radioastronomía*  
Berazategui, Argentina  
msalibe@iar.unlp.edu.ar

Elias S. Fliker

*Instituto Argentino de Radioastronomía*  
Berazategui, Argentina  
esfliker@iar.unlp.edu.ar

**Resumen** — El Instituto Argentino de Radioastronomía (IAR), con financiamiento del COFECYT Proyectos Federales de Innovación PFI2021, ha desarrollado una red de sensores inalámbricos IoT de bajo costo para la Cooperativa Aceitera La Matanza (CALM), como parte de una prueba piloto para modernizar la planta mediante la actualización tecnológica. Esta red tiene como objetivo principal monitorear los niveles de los tanques de aceite de girasol refinado, utilizando dispositivos IoT para la lectura de transductores de presión con lazo de corriente de 4-20 mA. Los datos recopilados se concentran y visualizan en un servidor para su posterior registro y análisis.

La red implementa una topología de mesh que permite la interconexión de dispositivos a través de WiFi, extendiendo el alcance de la red y manteniendo la comunicación entre nodos, incluso en caso de fallo de uno de ellos. Cada nodo envía los datos a través de la malla hasta el nodo raíz, que los retransmite mediante el protocolo MQTT a un servidor para su visualización en Node-RED.

El artículo se enfoca en el diseño y desarrollo del firmware de los nodos para establecer la red mesh WiFi, así como en los ensayos realizados y los datos obtenidos. En total, se han desarrollado 10 nodos equipados con un conversor analógico digital (ADC), un conversor de 4-20 mA a tensión y un microcontrolador (uC) ESP32.

**Palabras clave** — *redes mesh, IoT, industria, transferencia tecnológica, automatización.*

## I. INTRODUCCIÓN

El sector oleaginoso argentino de soja y girasol es uno de los más competitivos a nivel mundial y representa una porción significativa de todas las exportaciones nacionales [1]. Sin embargo, mientras las empresas productoras tradicionales se mantienen competitivas, las cooperativas y empresas recuperadas enfrentan desafíos adicionales, como la falta de inversión en tecnología, lo que afecta su productividad [2].

El Instituto Argentino de Radioastronomía (IAR), con su experiencia en comunicaciones, electrónica y software, estableció un vínculo asociativo con la Cooperativa Aceitera La Matanza (CALM), impulsado por el Ministerio de Ciencia y Tecnología de la Nación y la Provincia de Buenos Aires. En este contexto, se presentó el proyecto de transferencia tecnológica financiado por el COFECYT, en el marco de los Proyectos Federales de Innovación PFI2021. El objetivo principal del proyecto es mejorar el sistema de instrumentación industrial actual e incorporar nuevas

tecnologías orientadas a la industria 4.0 [3], con el fin de aumentar la eficiencia del proceso y reducir los costos de producción.

La CALM aún enfrenta desafíos por resolver, como tecnología obsoleta, altos costos operativos y variabilidad en la calidad del producto final. Para abordar estas dificultades, el IAR propuso el diseño e implementación de una red de nodos IoT de bajo costo para monitorear los niveles de los tanques de aceite de girasol refinado. Estos nodos transmitirán los datos a través de una red mesh WiFi, que funcionará en paralelo con la instalación actual para reducir los costos de mantenimiento y minimizar los riesgos de fallas durante las pruebas.

Soluciones como la propuesta se han instalado en diferentes regiones de Latinoamérica y del mundo, con muy buenos resultados y experiencias [4, 5].

En las siguientes secciones, se detallará el diseño e implementación de los nodos IoT, descripción del hardware y firmware, así también como los ensayos realizados y trabajos futuros.

## II. DISEÑO DEL SISTEMA

Para el diseño del sistema de monitoreo de los niveles de aceite en los tanques, se establecieron los siguientes requisitos y especificaciones:

- Lectura de los transductores de presión, con salida de 4-20 mA.
- Monitorear al menos 9 tanques de aceite refinado, de 200 m<sup>3</sup> cada uno, y posibilidad de ampliación a otros 5 tanques de aceite crudo, Figura 1.
- Cobertura de un área aproximada de 1200 m<sup>2</sup>.
- Visualización remota de los datos adquiridos en una plataforma web, utilizando mensajes MQTT.
- Bajo costo de implementación y mantenimiento.
- Escalabilidad y flexibilidad para futuras ampliaciones.
- Operación en paralelo y aislada del sistema de control existente, sin afectar el funcionamiento de la planta.

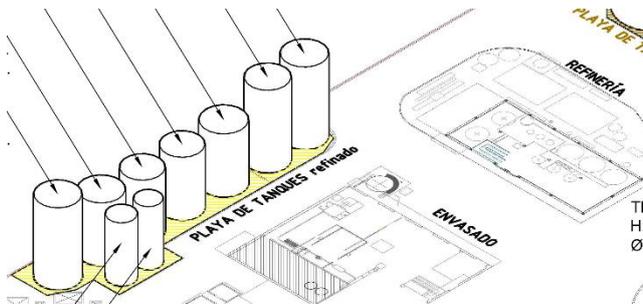


Figura 1: Plano general de la refinería y tanques de aceite refinado.

Como consecuencia, se propuso el despliegue de una red mesh WiFi IoT de bajo costo. Esta arquitectura consta de los siguientes componentes principales:

- **Nodos IoT:** Dispositivos encargados de la adquisición de datos de los transductores de presión y como repetidores de mensajes.
- **Red mesh WiFi:** Topología de red inalámbrica que permite la interconexión de los nodos IoT, extendiendo el alcance de la cobertura y manteniendo la comunicación en caso de fallas en uno o más nodos.
- **Infraestructura de red:** Puntos de acceso (AP), router y PC industrial, con capacidad de procesamiento para la comunicación entre el servidor y los nodos IoT.
- **Servidor:** Plataforma basada en Node-Red y MQTT que recibe los datos de los nodos IoT, incluyendo el procesamiento, almacenamiento y visualización.

### III. DISEÑO DE HARDWARE

La Figura 2 muestra el diagrama en bloques de un nodo sensor IoT (SNIoT). Cada nodo se compone de los siguientes módulos:

- **Módulo conversor 4-20 mA a tensión:** Convierte la señal de lazo de corriente de 4-20mA proveniente del transductor de presión al rango de tensión de 0-5 V.
- **Conversor analógico-digital (ADS1015/1115):** Digitaliza la señal de tensión proveniente del módulo conversor de corriente. Posee una configuración de 12 o 16 bits, según el modelo del ADC, rango de ganancia de 6.144 V y muestreo de 8 SPS.
- **uC ESP32:** Plataforma de procesamiento con WiFi y BLE integrados. Procesa los datos digitales del ADC y conforma los mensajes MQTT con el formato JSON. Controla internamente la lógica de red mesh y la comunicación a través de WiFi.
- **Alimentación:** Suministra la tensión de alimentación de 5 V a todos los componentes del nodo IoT.
- **Transductor 4-20 mA:** Elemento externo al NIoT, que da funcionalidad al SNIoT. En este caso se emplea un transductor de presión de 0-1 bar, aunque puede ser extensible a diferentes unidades de medida.
- **Soporte mecánico:** El nodo comprende además una caja de aluminio estanca, una antena WiFi, conectores, placa PCB y fijaciones.

La integración modular de estos componentes permite una rápida iteración entre el diseño y los requerimientos propios

de la Cooperativa, así como de la arquitectura y las imposiciones externas, tanto económicas como comerciales.

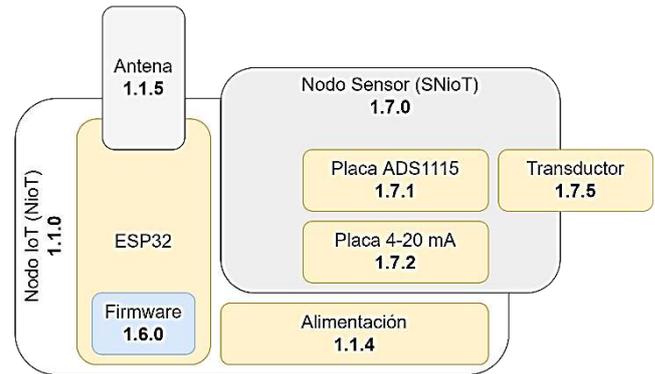


Figura 2: Diagrama en bloques de los módulos y componentes del SNIoT.

## IV. DISEÑO DE FIRMWARE

### A. Implementación de la red mesh Wi-Fi

La formación y autoorganización de la red mesh Wi-Fi se basa en una lógica de votación distribuida, provista por el framework ESP-MDF del ESP32 [6]. Cada nodo evalúa la intensidad de la señal del punto de acceso (AP), y el nodo con la mejor calidad de señal se establece como nodo raíz (root). El resto de los nodos se conectan al root, formando una topología jerárquica tipo árbol. Los dispositivos toman diferentes roles según su dependencia en la red: un dispositivo node se conecta a un root, mientras que un leaf sólo puede conectarse a un node. La profundidad de niveles en la jerarquía depende de la configuración definida para la red.

Si un nodo root falla, se inicia un nuevo proceso de votación entre los nodos restantes para seleccionar un nuevo root y reorganizar la red automáticamente. Si un nodo no puede conectarse a la red, queda en modo idle, esperando la comunicación.

### B. Máquina de estados

El firmware implementa una máquina de estados que gestiona a cada nodo dentro de la red, ver Figura 3. A medida que los nodos se unen a la red, se les asignan diferentes roles según su condición:

- **Idle:** Estado inicial del nodo o sin conexión a la red.
- **Buscando root:** Evalúa la intensidad de la señal del AP.
- **Root:** Nodo con mejor calidad de señal asume como raíz, coordina y enruta el tráfico de mensajes.
- **Node:** Cualquier nodo que se conecta al nodo raíz.
- **Leaf:** Último nodo en la cadena de la red, sólo conecta a un node.

La máquina de estados transiciona estados en función de los eventos generados por el framework ESP-MDF. Estos eventos incluyen:

- **MESH\_STARTED:** La red mesh se ha inicializado y está lista para unirse.
- **ROOT\_CONNECTED:** El nodo se ha conectado correctamente al nodo raíz.
- **ROOT\_FAILED:** El nodo raíz ha fallado y se debe iniciar una nueva elección de nodo raíz.

- **TABLE\_CHANGE:** La topología de la red mesh ha cambiado, como la unión de un nuevo nodo o la salida de un nodo existente.

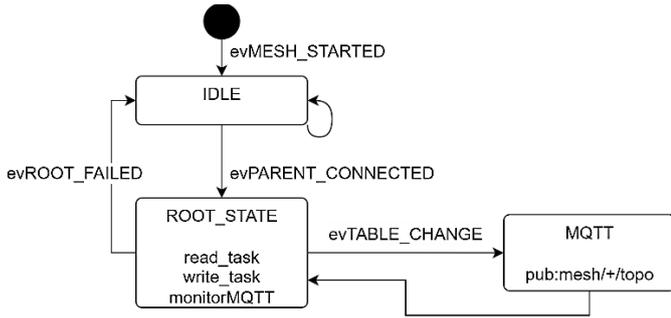


Figura 3: Máquina de estados del ESP-MDF.

**C. Inicialización y operación**

Cada nodo sigue un flujo de inicialización hasta entrar en operación, Figura 4. Se ejecutan una serie de tareas y colas de mensajes según:

- **Selección NioT o SNIoT:** El jumper del puerto GPIO23 anula el ADC, si está a VCC, o inicializa el ADC, si está conectado a GND.
- **Lectura ADC:** Lee los valores del ADC, enviándolos a través de una cola de mensajes al root.
- **Escritura de nodo:** Recibe los valores de la cola de mensajes, conforma el mensaje MQTT y los transmite al nodo root.
- **Lectura de nodo:** Atiende todas las comunicaciones recibidas por el nodo.
- **Depuración:** Monitorea y reporta el rol actual del nodo mediante LEDs indicadores.

Diagrama de secuencia simplificado:

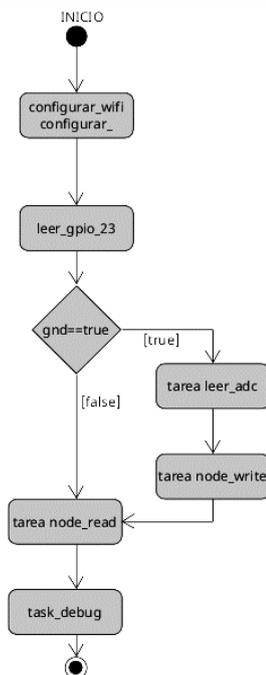


Figura 4: Flujo de inicio del firmware.

**D. Interfaz Node-Red con MQTT**

El nodo root envía los datos recolectados de la red a un broker MQTT (en este caso, Mosquitto). Un flujo de Node-Red, desarrollado específicamente para el proyecto, se suscribe a este tópico MQTT, recibe los datos y los procesa para visualizarlos en una interfaz web, permitiendo el monitoreo remoto de los niveles de los tanques y otras variables del proceso, Figura 5. Esta arquitectura cierra el lazo de comunicación desde el transductor de presión hasta la pantalla del usuario, desde donde se gestiona la salida del proceso de refinado.

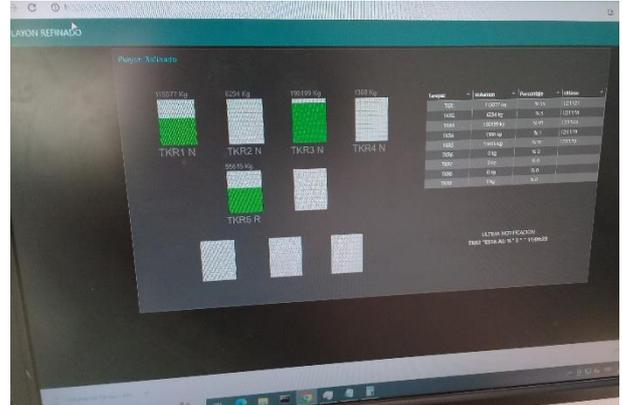


Figura 5: Interfaz de usuario basado en Node-RED, donde se aprecian los tanques de aceite y sus niveles.

**V. PRUEBAS Y RESULTADOS**

Durante el desarrollo del proyecto se ejecutaron una serie de ensayos, tanto en planta como en laboratorio, para evaluar el desempeño de la red y los NIoT. Estos ensayos demostraron que el sistema de monitoreo IoT del nivel de los tanques es una solución viable y confiable, presentando un buen desempeño en términos de precisión, escalabilidad, tolerancia a fallos y recuperación ante interrupciones.

Ensayo en Planta, Figura 6:

- Se realizaron diversas pruebas a lo largo de un día, empleando 5 nodos y un router en diferentes posiciones y ubicaciones. Se cubrieron unos 1.200 m2 y una distancia en línea recta de hasta 90 m.
- Se identificaron problemas relacionados con el cableado inadecuado de los nodos y la cobertura deficiente de la señal WiFi.

Ensayos en Laboratorio:

- Se realizaron múltiples ensayos para evaluar el funcionamiento de los nodos en diferentes condiciones operativas y ambientales. En total, los nodos acumularon 20 días de funcionamiento, con más de 1.5 millones de mensajes transmitidos.
- Permitieron encontrar la configuración óptima de distancias, distribución (de 40 a 1200 m2) y calidad de la señal WiFi para garantizar la adquisición de datos en tiempo real (ventana de 10 s entre mensajes y latencia promedio de hasta 2 s).
- Los dispositivos mostraron resistencia a altas temperaturas y humedad (> 65 °C y 95 % HR), pero se detectó la necesidad de incrementar la potencia de la señal WiFi en condiciones extremas.

- Se identificaron problemas de desconexión repentina de algunos nodos dentro de la red mesh, así como paquetes perdidos en la comunicación.

Se implementaron soluciones para mejorar la estabilidad de la red, aunque persisten desafíos con nodos ubicados en condiciones marginales. En la Figura 7, se detallan los eventos con interrupciones mayores a 100 s, el color de los puntos representa el rol del nodo (azul: root, rojo: node, amarillo: leaf) y con una escala de tiempo de 12 hs/div. Sobre el margen derecho, se observan las interrupciones provocadas por la desconexión forzada de los nodos de la red, al concluir cada ensayo.



Figura 6: Uno de los nodos SNIoT durante la prueba en planta.

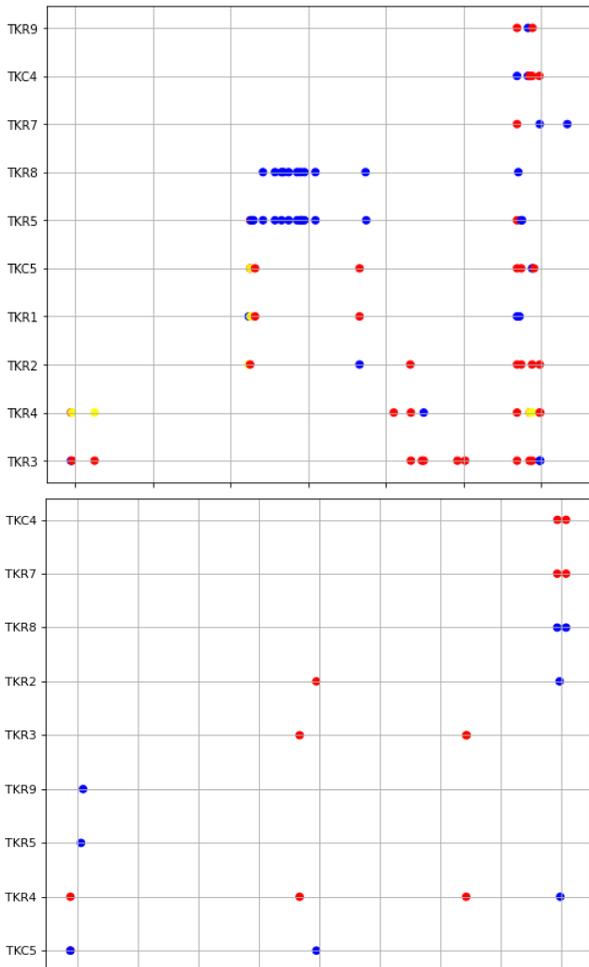


Figura 7: Comparativa de desempeño de la red entre ensayos. Gráfico superior: red inestable con múltiples desconexiones. Gráfico inferior: mejora de la red, con desconexiones marginales.

## VI. CONCLUSIONES Y TRABAJO FUTURO

El proyecto de implementación de una red de sensores IoT en la CALM ha permitido avanzar significativamente en la modernización y mejora de los procesos de monitoreo en el proceso de refinamiento del aceite.

Como resultado del diseño, desarrollo y ensayos, se pudo validar el funcionamiento general del sistema, así como la efectividad de la red de sensores en la adquisición de datos en tiempo real, así como la robustez de la red y la confiabilidad de la transmisión de datos, empleando componentes de bajo costo.

Es de vital importancia encontrar la correcta ubicación, distribución y configuración de la red, para evitar problemas de conectividad y garantizar la adquisición de datos en tiempo real.

De esta manera, se determinó que el sistema se encuentra en condiciones de instalarse en los 9 tanques de aceite refinado, con la posibilidad de sumar otras variables del proceso de manera transparente para usuario.

Como trabajo futuro, además de la instalación de la red en los tanques de aceite refinado, se propone incorporar la medida de caudal másico de entrada y salida del proceso, para monitorear el balance del producto. Además, el sistema tiene la capacidad para sumar la medición de nivel de los tanques de aceite crudo, cuya disponibilidad dependerá de las condiciones de operación de la planta. Todas estas mejoras suponen una continuidad en las mejoras de las capacidades del hardware, así como de optimización y ampliación del firmware, orientados a un mejor desempeño y rendimiento.

En resumen, el proyecto ha sentado las bases para una modernización significativa de los procesos de monitoreo en la Cooperativa Aceitera La Matanza, y se espera que con el trabajo futuro se logren alcanzar niveles aún más altos de eficiencia y calidad en la producción de aceite.

## REFERENCIAS

- [1] R. M. Amé, "Evaluación de la competitividad nacional del sector oleaginoso argentino de la soja y el girasol", Tesis doctoral, Universitat Politècnica de València, 2010.
- [2] Lavaca, "La combustión del aceite: Cooperativa Aceitera La Matanza", nota, enero 2023.
- [3] A. Erbes, G. Gutman, P. Lavarello y V. Robert, "Industria 4.0 oportunidades y desafíos para el desarrollo productivo de la provincia de Santa Fe", Documentos de Proyectos (LC/TS.2019/80), Santiago, Comisión Económica para América Latina y el Caribe (CEPAL), 2019.
- [4] D. Nuñez-Agurto, E. Benavides-Astudillo, G. Rodríguez y D. Salazar, "Propuesta de una Plataforma de Bajo Costo Basada en Internet de las Cosas para Agricultura Inteligente", Cumbres, vol. 6, no. 1, pp. 53-66, 2020.
- [5] T. Piamba, L. Zambrano, L. Montañó-Ruales y F. Rojas-Gonzales, "Implementación de un sistema de monitoreo IoT aplicado a una piscicultura de trucha," Informador Técnico, vol. 85, 2020, pp. 10-23850/22565035.2937.
- [6] Espressif Systems, #ESP32 Technical Reference Manual#, ESP32 TRM (Version 5.0), 2023.

Categoría

# FORO TECNOLÓGICO

Aplicaciones agro y alimentos

Área Temática

# Sistema Embebido para el seguimiento y control en línea de un fermentador aplicado a la conversión de azúcares en etanol

1<sup>st</sup> Danilo Figueroa Paredes  
INGAR/CONICET-UTN, Instituto de  
Desarrollo y Diseño  
Santa Fe, Argentina  
dfigueroa@santafe-conicet.gov.ar

2<sup>nd</sup> Gonzalo Alvarez  
INGAR/CONICET-UTN, Instituto de  
Desarrollo y Diseño  
Santa Fe, Argentina  
galvarez@santafe-conicet.gov.ar

3<sup>rd</sup> Mauren Fuentes Mora  
INGAR/CONICET-UTN, Instituto de  
Desarrollo y Diseño  
Santa Fe, Argentina  
mfuentes@santafe-conicet.gov.ar

4<sup>th</sup> Ramiro Sanchez  
INGAR/CONICET-UTN, Instituto de  
Desarrollo y Diseño  
Santa Fe, Argentina  
rsanchez@santafe-conicet.gov.ar

**Abstract**— El enfoque de este proyecto se centra en el desarrollo y la implementación de un sistema embebido destinado a mejorar el control y la eficiencia de un biorreactor. Se examinan las ventajas de este sistema, resaltando su capacidad para supervisar en tiempo real, garantizar precisión y estabilidad, ofrecer flexibilidad, posibilitar la monitorización remota y la telemetría, así como su potencial escalabilidad y rentabilidad. El estudio se concentra en la integración de este sistema en un biorreactor para la fermentación de azúcares utilizando levaduras, con el propósito de optimizar la precisión, productividad y calidad del proceso. Se proporciona un análisis detallado de los aspectos técnicos, incluyendo el uso de placas Arduino como elemento central del control, la programación de estas placas y su conexión con sensores y actuadores para el monitoreo y ajuste de variables críticas como temperatura y pH. Asimismo, se destaca la capacidad de control remoto del sistema, lo que permite a los usuarios supervisar y administrar los procesos desde cualquier ubicación con acceso a Internet. Este enfoque se plantea con el objetivo de mejorar la eficiencia y la reproducibilidad de los procesos biotecnológicos, así como proporcionar una mayor flexibilidad y control en su operación.

**Keywords**— *Lactosa, Etanol, Industria 4.0, Biorreactor*

## I. INTRODUCCIÓN

La introducción de tecnologías de digitalización, comunicación en tiempo real por Internet y el procesamiento masivo de datos digitalizados está dando forma a la Cuarta Revolución Industrial, con un impacto profundo en los procesos productivos a nivel global. En este contexto, los sistemas embebidos, que comprenden tanto componentes de hardware como de software diseñados para funciones específicas dentro de sistemas más amplios, juegan un papel fundamental [1]. Estos sistemas, que funcionan bajo restricciones de tiempo real, están presentes en una amplia gama de dispositivos, desde electrodomésticos hasta sistemas médicos. Esencialmente, los sistemas embebidos son unidades que integran procesadores de computadora, memoria y dispositivos de entrada/salida, operando dentro de sistemas más grandes y cumpliendo con parámetros de tiempo específicos. Su versatilidad se refleja en su aplicación en industrias como automoción, aeroespacial, medicina, electrónica de consumo, entre otras [2]. Su contribución es crucial para impulsar la automatización, mejorar la eficiencia y facilitar la conectividad en los diferentes sectores

industriales, impulsando así el avance de la Cuarta Revolución Industrial.

Los biorreactores sirven como ambientes cerrados para el tratamiento de células o microorganismos en condiciones óptimas de temperatura y humedad. En el pasado, los biorreactores operaban manual o físicamente, con limitaciones en el control y la manipulación. En la era actual de los sistemas integrados, el paradigma de control ha experimentado una transformación radical: la flexibilidad y la velocidad de las máquinas han alcanzado niveles anteriormente inalcanzables.

En este contexto, este estudio se enfoca en la implementación y evaluación de un sistema integrado compuesto por módulos de control y supervisión de un reactor biológico, con el objetivo de demostrar su eficacia. Se busca implantar un sistema embebido que optimice el proceso, permitiendo mejorar la precisión y la productividad, al mismo tiempo que se asegura la confiabilidad del equipo, lo que en conjunto potenciará la producción y garantizará una calidad constante. Uno de los principales aportes del estudio es la integración de las tecnologías utilizadas en el sistema embebido. Estos sensores facilitan la medición instantánea de indicadores biológicos vitales, como la temperatura, el pH, la concentración de oxígeno disuelto y la velocidad de agitación en un reactor biológico. El registro regular y puntual de estos parámetros permite ajustar con precisión el proceso en tiempo real, asegurando que el entorno se mantenga en condiciones óptimas. Cabe destacar que la simplicidad de estos componentes facilita la implementación y programación del sistema, reduciendo el tiempo y los recursos necesarios para la configuración y el ajuste del controlador, lo cual resulta relevante en contextos de austeridad económica.

## II. USO DE SISTEMAS DE BIORREACCIÓN

Los biorreactores nacen con el objetivo de impulsar y regular la reproducción de microorganismos o células en cultivo, así como la elaboración de biomoléculas o compuestos relevantes en biotecnología. Estos dispositivos son insustituibles en la ingeniería biológica y han transformado diversos sectores, desde la creación de medicamentos hasta la obtención de biocombustibles. Un recipiente hermético dentro del biorrecipiente alberga

microorganismos o células en un medio de cultivo específico, manteniendo un control preciso de la temperatura, el pH, la oxigenación y la agitación. Según su uso, los biorreactores pueden presentar diversos tamaños y diseños, desde pequeñas unidades de laboratorio hasta grandes instalaciones industriales.

La importancia de los biorreactores radica en su capacidad para crear un entorno controlado que maximiza la producción de biomoléculas de interés. Por ejemplo, en la industria farmacéutica, se emplean para producir proteínas terapéuticas, vacunas y medicamentos. En la producción de biocombustibles, se facilita la fermentación de biomasa para obtener etanol y otros combustibles renovables. A su vez, en la biotecnología ambiental, se utilizan para el tratamiento de aguas residuales y la recuperación de suelos contaminados. Además, son herramientas fundamentales para la investigación y el desarrollo en numerosas áreas de la biotecnología debido a su versatilidad. Al optimizar las condiciones de cultivo, se puede aumentar la productividad y calidad de los productos biotecnológicos, a la vez que se minimizan los costos e impactos ambientales asociados [3].

### III. SISTEMAS EMBEBIDOS PARA CONTROL

En este punto, el uso de sistemas embebidos en el control de biorreactores trae aparejado una serie de ventajas: i) Supervisión y control en tiempo real: Los dispositivos permiten esencialmente la observación directa y en tiempo real de factores críticos como la temperatura, el nivel de pH, el oxígeno disuelto y la velocidad de agitación en el interior de los biorreactores. Gracias a la supervisión y medición constantes de estos factores, los responsables son capaces de identificar anomalías y contrarrestarlas de inmediato, garantizando así las condiciones de producción y aumentando el rendimiento [4]. ii) Mayor precisión y estabilidad: Los sistemas embebidos han mejorado sus capacidades informáticas, lo que les permite controlar los sistemas con una aceptable precisión gracias a sus bajas fluctuaciones en las señales de entrada y salida, así como en su rendimiento computacional. La aplicación de un control preciso de la entrada mediante un algoritmo de control avanzado, por ejemplo, un controlador PID (Proporcional-Integral-Derivativo), minimiza en gran medida el riesgo asociado a la variación del proceso y del producto. El controlador PID utiliza tres parámetros fundamentales: P (Banda proporcional), que ajusta la respuesta en proporción al error presente; I (Integral), que suma los errores pasados para eliminar el error residual y asegurar una corrección continua; y D (Derivativo), que predice los errores futuros basándose en la tasa de cambio del error, ayudando a minimizar oscilaciones y mejorando la estabilidad del sistema. iii) Flexibilidad y adaptabilidad: Los sistemas implantados proporcionan una robustez insuperable en la gestión de biorreactores, interconectándose sin ninguna dificultad con diferentes sensores, actuadores y aplicaciones de periféricos, desarrollando un entorno de intercambio de información. Esta característica allana el camino para el cambio rápido de las estrategias de control que podrían utilizarse ante cambios en el proceso. iv) Monitorización remota y telemetría: Estas características de conectividad de los sistemas embebidos hacen posible supervisar las operaciones del biorreactor de forma remota, así como medir los datos recogidos sin necesidad de acercarse físicamente al biorreactor. Estos operadores pueden controlar equipos muy dispersos desde

cualquier lugar con sólo una conexión a Internet. Esto les permite tomar decisiones operativas cruciales de forma proactiva, así como solucionar problemas y programar el mantenimiento. v) Escalabilidad y rentabilidad: Los sistemas individuales pueden conectarse a menudo a una red existente, y su escalabilidad abarca desde instalaciones de investigación del tamaño de un laboratorio hasta plantas de fabricación a gran escala. De ahí que los sistemas integrados mejoren a menudo la arquitectura del hardware mediante el uso integral y competitivo de los costosos sistemas de control, al tiempo que reducen el extenso tamaño del hardware y permiten ahorrar costes y aumentar el nivel de las operaciones. Arduino es una de las herramientas estrella para sistemas embebidos. Por lo tanto, la combinación de la potencia del lenguaje de programación C++ con la facilidad de uso de Arduino IDE ha democratizado el desarrollo de proyectos electrónicos [5].

Respecto al control de los procesos de biorreactores a través de placas Arduino utilizando PCs, Node-RED, una plataforma de programación visual, se ha destacado en la automatización y la integración de dispositivos IoT. En su relación con placas Arduino conectadas a PCs, actúa como un puente entre hardware y software. Node-RED facilita la integración de dispositivos IoT mediante nodos específicos de Arduino y protocolos como MQTT, permitiendo una conexión bidireccional entre Arduino y la PC. Su interfaz intuitiva simplifica el desarrollo de aplicaciones complejas de IoT, incluso para no programadores. Además, su versatilidad se extiende a la integración de servicios en la nube y API de terceros, lo que facilita el procesamiento y almacenamiento de datos recopilados por Arduino en plataformas en la nube como AWS o Google Cloud [6].

### IV. DESCRIPCIÓN DEL CASO DE ESTUDIO

La biotecnología ofrece una variedad de alternativas para la producción de energías renovables. Entre ellas se destaca la elaboración de bioetanol, obtenido a través del proceso de fermentación. Particularmente, en la actualidad, la conversión de lactosuero en etanol se considera una opción sostenible con beneficios ambientales y económicos a largo plazo. Este proceso implica la fermentación de los azúcares presentes en el suero utilizando microorganismos, lo que resulta particularmente interesante para aprovechar los subproductos de grandes procesos industriales. Un estudio realizado por Owais y Zafar [7] concluyó que la levadura *Kluyveromyces marxianus* MTCC 1288 es óptima para la producción de etanol a partir de suero crudo, mostrando una curva cinética favorable en la producción de etanol y biomasa. Además, investigaciones realizadas por Diosma et al. [8] han identificado y aislado cepas de *Kluyveromyces marxianus* a partir de granos de kéfir, un alimento tradicional en Europa del este. Estos hallazgos resaltan la importancia de explorar la fermentación del suero de quesería en un biorreactor utilizando levaduras y bacterias de granos de kéfir para la producción de etanol y biomasa. Para llevar a cabo este proceso de manera efectiva, es esencial disponer de un equipo funcional que permita aplicar métodos de ingeniería de procesos para controlar y optimizar la fermentación, incluyendo la regulación de variables como la temperatura y el pH.

En el sistema de control del biorreactor, la placa Arduino desempeña un papel central al permitir la medición y regulación de parámetros cruciales como la temperatura y el

pH. Se ha seleccionado la placa Arduino UNO R3 para esta función, la cual utiliza el microcontrolador ATmega328P de 8 bits con una velocidad de reloj de 16 MHz y 32 kB de memoria flash. Esta placa cuenta con 14 pines digitales, 6 de ellos PWM, así como 6 pines analógicos. Además, dispone de un conector USB para la comunicación con la computadora, una entrada de alimentación de CC y un regulador de voltaje para garantizar una alimentación segura. Se programa a través del entorno de desarrollo Arduino IDE y es ampliamente utilizada en proyectos electrónicos debido a su versatilidad y facilidad de uso. Equipada con un sensor de temperatura DS18B20, la placa Arduino monitorea en intervalos menores a 800 ms los niveles de temperatura con un error de 0.5 °C. Adicionalmente la placa lee instantáneamente la señal analógica de un instrumento de medición de pH “Aquatron”. En la Figura 1 se observa el diagrama de comunicación en donde la placa Arduino transmite los datos de temperatura y pH a una PC a través de una conexión USB, permitiendo que la computadora procese los datos en tiempo real, realice análisis posteriores y tome medidas de control según sea necesario. La Fig. 2 muestra la placa Arduino encargada de gestionar los sensores y, a la derecha, muestra una aplicación móvil que facilita el control y ajuste del proceso desde cualquier lugar. Esta conectividad móvil proporciona una flexibilidad y control sin precedentes en diferentes entornos. La misma también se puede ver en link de Lab 4.0 de la página de proyectos de la institución donde se realizó el trabajo [9].

productos químicos según sea necesario. Esta integración entre Arduino, Node-RED y los dispositivos de control permite un sistema automatizado de monitoreo y control del biorreactor, optimizando las condiciones de operación y garantizando un rendimiento óptimo en la producción de biomoléculas. La flexibilidad de Node-RED facilita la adaptación a diferentes configuraciones y requisitos de control. El software del biorreactor permite un control activo, y los operadores pueden ajustar las configuraciones en respuesta a cambios experimentales. La Fig. 3 muestra los sensores, la resistencia, y bombas de dosificación del biorreactor.

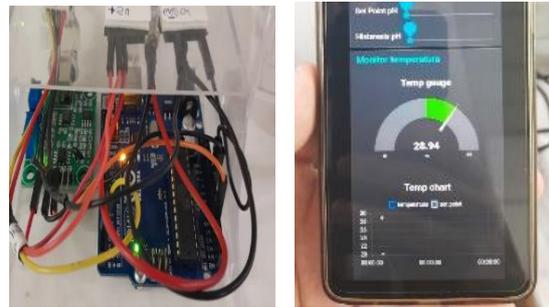


Fig. 2. (a) Arduino UNO R3 que maneja los sensores de temperatura y pH. (b) Aplicación de celular para control y seguimiento del proceso.

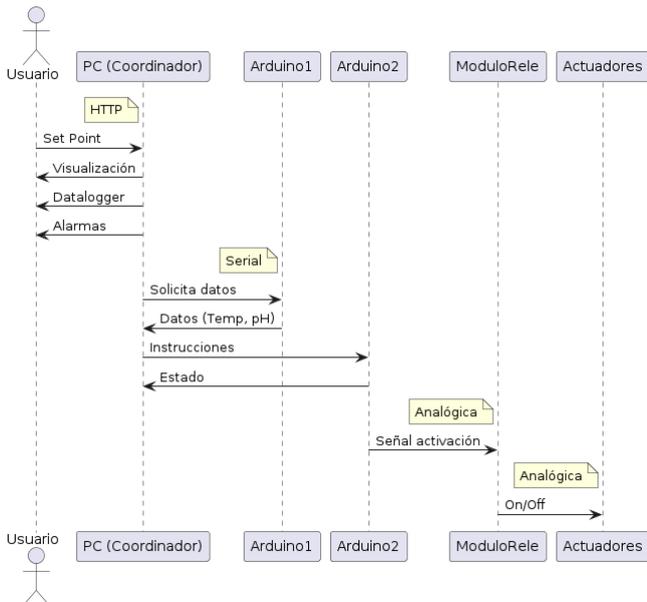


Fig. 1. Diagrama de comunicación.

Una vez que el Arduino recolecta datos de los sensores y los transfiere a un ordenador, el programa de control en el software Node-RED además permite visualizar y analizar los datos por distintos usuarios dentro de la red local o externa. Esta plataforma simplifica la visualización en tiempo real y la aplicación de análisis para comprender mejor el comportamiento del biorreactor en términos de temperatura y pH. Se destaca la facilidad de Node-RED para la creación de flujos visuales que procesan datos y generan visualizaciones útiles. Una vez que se toman decisiones sobre el control de la temperatura y el pH, Node-RED envía instrucciones a una segunda placa Arduino conectada a un modulo de relés para manejar los actuadores conectados al biorreactor, siendo dispositivos de calefacción, refrigeración o dosificación de

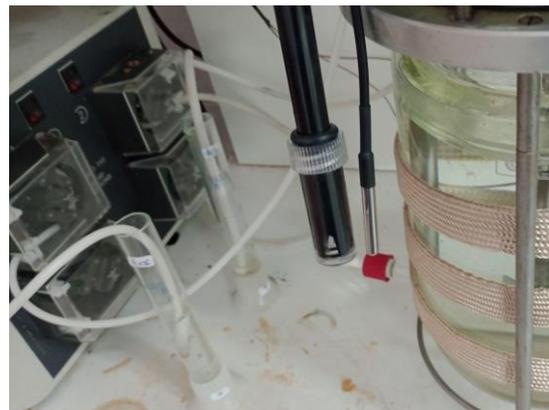


Fig. 3. Sensores y Actuadores del Biorreactor.

El sistema implementado emplea relés activados por el Arduino para regular tanto la temperatura como el pH del biorreactor.. La combinación de las capacidades del Arduino y el PC permite un control preciso y sensible de los parámetros del biorreactor, mejorando su eficiencia, fiabilidad y reproducibilidad. Además, la capacidad de conexión remota permite a los usuarios operar el sistema desde sus dispositivos móviles, facilitando la supervisión y el control en tiempo real desde cualquier ubicación con conexión a Internet. Esta movilidad mejora la usabilidad y accesibilidad del sistema, permitiendo la gestión de bioprocesos incluso fuera de las instalaciones. Los gestores pueden realizar ajustes y optimizaciones en planta de forma remota, lo que aumenta la eficiencia.

## V. ESTUDIO Y ANÁLISIS DE RESULTADOS

Con el objetivo de evaluar el funcionamiento del sistema desarrollado, se realizaron dos tipos de fermentaciones: La primera consistió en la fermentación de lactosa en leche a

partir de granos de kéfir. En una fase experimental inicial, se realizaron pruebas utilizando 10 g de kéfir y 400 mL de leche pasteurizada como medio de fermentación durante 18 horas. La fermentación se llevó a cabo a lazo abierto, registrando la variación de pH y temperatura. En la Fig. 4 se observa el control del proceso con temperatura a 35°C durante 18 horas para evaluar su efecto en el proceso, que corresponde a una segunda fase del experimento. La segunda fermentación se llevó a cabo utilizando la levadura *Saccharomyces cerevisiae* sobre agua (1 L) con sacarosa (100-g), esto se puede observar en la gráfica de la Fig. 5.

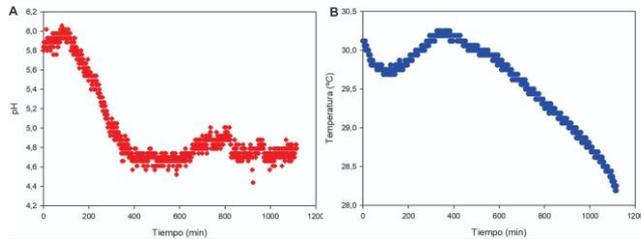


Fig. 4. Evolución de pH y temperatura para la fermentación de lactosa. A. Evolución de pH a lazo abierto. B. Control de Temperatura utilizando un control PID.

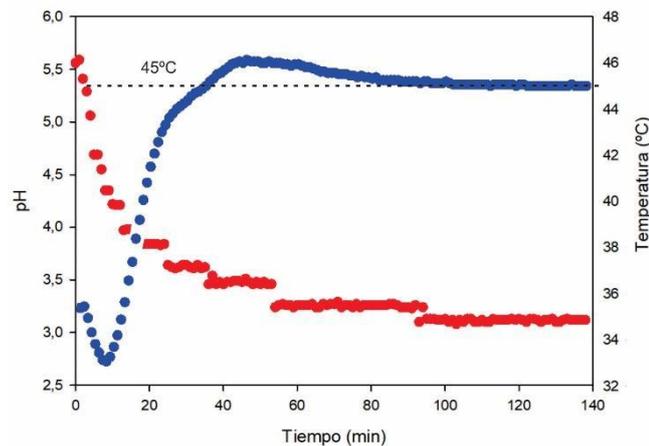


Fig. 5. Evolución de pH (en color azul) y temperatura (en color rojo) para la fermentación de sacarosa con *Saccharomyces cerevisiae*. Control de temperatura activado.

Para ambos casos los parámetros utilizados para el PID se ajustaron en función del nivel de líquido, banda proporcional 6 integral 1200 s derivativo 300 s para este sistema. Este enfoque permitió verificar la capacidad del sistema de control para mantener la temperatura del proceso para los casos analizados dentro de los límites deseados, lo que es esencial para garantizar condiciones óptimas de fermentación y calidad del producto final. Resulta necesario a futuro realizar un análisis de sensibilidad sobre la base de sistemas más complejos.

Los resultados muestran un éxito claro en el seguimiento y registro de variables, con una evolución constante y suave de la temperatura y el pH durante el período observado. Estos hallazgos brindan una valiosa oportunidad para un monitoreo detallado del proceso, permitiendo la obtención de modelos más precisos para describir el fenómeno con exactitud.

## VI. CONCLUSIÓN

El trabajo presenta el diseño y la aplicación de un sistema embebido para mejorar el control de un biorreactor usado en la fermentación de lactosa con granos de kéfir. La integración de placas Arduino y Node-RED ofrece ventajas destacables en términos de precisión y eficiencia del proceso, con un sistema simple y accesible. Las placas Arduino permiten una supervisión en tiempo real y ajuste preciso de parámetros clave como la temperatura y el pH, mejorando así la reproducibilidad de los bioprocesos. Además, la capacidad de control remoto brinda flexibilidad a los usuarios para supervisar y gestionar los procesos desde cualquier lugar con conexión a Internet, lo que reduce el tiempo de inactividad y aumenta la productividad. Los resultados muestran un seguimiento exitoso de las variables del proceso, con una evolución estable de la temperatura y el pH. La validación del sistema incluyó la implementación de un controlador PID que mantuvo la temperatura dentro de los límites deseados con mínima variación.

Como trabajo futuro, se planea aprovechar la interfaz construida con Node-RED para facilitar la comunicación con agentes inteligentes, con el fin de calibrar parámetros PID y mejorar el control del biorreactor y el seguimiento en tiempo real de variables inferidas.

## AGRADECIMIENTOS

Se agradece el financiamiento de la ANPCyT (PICT-2021-I-INVI-00498) y la Provincia de Santa Fe (proyecto PEIC-2022-019).

## REFERENCIAS

- [1] D. C. Cascini Peixoto and D. C. da Silva Júnior, "A Framework for Architectural Description of Embedded System," 2004, pp. 2–16. doi: 10.1007/978-3-540-30113-4\_2.
- [2] G. Alvarez and J. Sarli, "Optimization of Electricity Distribution in Latin America by Using Embedded Systems," *IEEE Lat. Am. Trans.*, vol. 18, no. 02, pp. 351–359, Feb. 2020, doi: 10.1109/TLA.2020.9085290.
- [3] R. Eibl and D. Eibl, "Design of bioreactors suitable for plant cell and tissue cultures," *Phytochem. Rev.*, vol. 7, no. 3, pp. 593–598, Oct. 2008, doi: 10.1007/s11101-007-9083-z.
- [4] C. E. Pereira and L. Carro, "Distributed real-time embedded systems: Recent advances, future trends and their impact on manufacturing plant control," *Annu. Rev. Control.*, vol. 31, no. 1, pp. 81–92, Jan. 2007, doi: 10.1016/j.arcontrol.2007.02.005.
- [5] S. S. Chinnasami Sivaji, M. Ramachandran, Vidhya Prasanth, Soniya Sriram, "Application of Arduino Devices in various IOT Application," *Renew. Nonrenewable Energy*, pp. 39–45, Jun. 2022, doi: 10.46632/rne/1/1/7.
- [6] A. S. Thuluva, D. Anicic, S. Rudolph, and M. Adikari, "Semantic Node-RED for rapid development of interoperable industrial IoT applications," *Semant. Web*, vol. 11, no. 6, pp. 949–975, Oct. 2020, doi: 10.3233/SW-200405.
- [7] S. Zafar and M. Owais, "Ethanol production from crude whey by *Kluyveromyces marxianus*," *Biochem. Eng. J.*, vol. 27, no. 3, pp. 295–298, Jan. 2006, doi: 10.1016/j.bej.2005.05.009.
- [8] G. Diosma, D. E. Romanin, M. F. Rey-Burusco, A. Londero, and G. L. Garrote, "Yeasts from kefir grains: isolation, identification, and probiotic characterization," *World J. Microbiol. Biotechnol.*, vol. 30, no. 1, pp. 43–53, Jan. 2014, doi: 10.1007/s11274-013-1419-9.
- [9] INGAR, "Proyectos desarrollados en el Instituto INGAR," *Proyectos INGAR*, 2024. <https://ingarue.santafe-conicet.gov.ar/>

# Diseño de un sistema de germinación automático monitoreado de manera remota usando visión por computadora

Marco Aurelio Nuño-Maganda\*, Lessly Gabriela Galván-Villanueva, Angel David Mendoza-Valdez, Yahir Hernández-Mier, Said Polanco-Martagón  
Intelligent Systems Department, Polytechnic University of Victoria  
Victoria, Tamaulipas, 87138, Mexico  
Email: \*mnuom@upv.edu.mx

**Resumen**—En este artículo se reporta el diseño, construcción y evaluación de un germinador automático monitoreado remotamente. Se seleccionaron componentes de bajo costo para su construcción, como lo es una cámara ESP32-CAM, así como sensores de temperatura y humedad, bombas de agua tipo acuario, ventilación de bajo costo e iluminación led para germinación de semillas. Se probó con cuatro cultivos (frijol, lenteja, cilantro y lechuga), se validó por un lado el control de la humedad basada en los datos adquiridos por los sensores. Por otro lado, es posible informar el tiempo de germinación de los brotes de manera remota mediante visión por computadora, empleando técnicas básicas de procesamiento de imágenes. El sistema informa de manera remota al usuario, el cual podría detectar problemas tempranos en los brotes basándose en la información enviada por el germinador.

**Palabras clave**—Germinación automática, procesamiento de imágenes, monitoreo remoto

## I. INTRODUCCIÓN

De acuerdo a un estudio realizado por la Organización Panamericana de la Salud (OPS) y la Organización Mundial de la Salud (OMS) en países de Latinoamérica, México ocupa el cuarto lugar en consumo de alimentos ultra procesados, los cuales son los principales causantes de sobrepeso, obesidad e hipertensión. Los alimentos y bebidas ultra procesados se consideran productos particularmente obesogénicos y en general poco saludables, su consumo frecuente conlleva un aumento de calorías, mismo que se relaciona con el desarrollo de diabetes tipo 2, la forma más común de la enfermedad. Datos de la Organización Mundial de la Salud (OMS), señalan que las y los mexicanos compran 212 kilogramos de este tipo de alimentos al año, por persona [1], [2].

Una forma de cubrir estas necesidades alimenticias y mejorar además de asegurar la calidad de los alimentos es el consumo de alimentos cultivados en huertos caseros [3]. El uso de tecnologías de la agricultura de precisión puede ayudar a mejorar los márgenes, a través de un aumento del valor de rendimiento (cantidad o calidad), de una reducción en la cantidad de insumos, o de ambos simultáneamente [4]. Para lograr este objetivo, son necesarias herramientas para detectar enfermedades y plagas en cultivos. Para esto, la inteligencia

artificial, los sistemas expertos y el procesamiento de imágenes han sido ampliamente explorados [5].

Los germinadores son dispositivos que favorecen el proceso de germinación al mantener las semillas en las condiciones adecuadas de humedad. En el proceso de germinación se involucran factores internos y externos. Específicamente, los factores externos son controlables, entre los que se encuentran disponibilidad de agua, temperatura y tipos de luz [6]. Un ejemplo del estudio del proceso de germinación aplicado a un cultivo en particular (lechuga) se encuentra en [7], donde se evalúa la germinación de diferentes variedades de lechuga en temperaturas elevadas.

En este artículo, se reporta el diseñar un prototipo de germinador automático, que permita al usuario monitorear el germinado de las semillas para su trasplante y cosecha. El objetivo del monitoreo remoto es extraer información de imágenes de los brotes (específicamente del tiempo que tardaron en brotar) e informarlo al usuario, evitándole tener que estar constantemente pendiente constante la evolución de las plantas. Para cumplir con dicho objetivo, fue necesario diseñar circuitos eléctricos y/o electrónicos, además del software necesario incluyendo una cámara para determinar el nivel de madurez de las semillas germinadas.

## II. REVISIÓN DEL ESTADO DEL ARTE

Existen varios sistemas que han resuelto el problema de monitorear el germinado de semillas tanto a pequeña como a gran escala. A pequeña escala, en [8], proponen utilizar un dispositivo Raspberry Pi para adquisición de datos de los sensores, dejando a un lado el monitoreo de la germinación mediante visión por computadora. A gran escala, en [9], proponen un sistema de cuatro cámaras para monitorear hasta 400 semillas. Recientemente, en [10], se emplean técnicas complejas como el Aprendizaje Profundo (DL por sus siglas en inglés) para segmentar el tamaño de las hojas, dejando fuera el control de las condiciones de la germinación. En [11], además de desarrollar el algoritmo de segmentación, proponen un contenedor específico para dicho propósito, además de llevar a cabo el procesamiento en una computadora de reciente generación con tarjeta gráfica NVidia. Finalmente, en [12]

reportan el uso de modelos de DL tanto para segmentación como para clasificación útiles para determinar el estado de germinación de las semillas. Para llevar a cabo el proceso, requieren de un kit NVIDIA Jetson Nano.

### III. MATERIALES Y MÉTODOS

#### III-A. Diseño del germinador

Se propone un diseño a pequeña escala que permita realizar pruebas extensivas, para posteriormente a gran escala. En base a materiales de bajo costo, se estableció que las medidas para este diseño sean de 27 cm de largo, 39 cm de ancho y 25 cm de alto. Alberga 30 espacios para semillas, estando el espacio diseñado para utilizar un dos mitades de casillero de huevo hecho de cartón (material que además es biodegradable), cuyas medidas son estándar en el mercado mexicano. En la figura 1, se muestra el diseño modelado en SolidWorks, mientras que en la figura 2 se muestra la vista del interior obtenida por la cámara que obtendrá imágenes para el monitoreo de los brotes. Finalmente en la figura 3, se muestra el prototipo listo para llevar a cabo la fase de prueba.

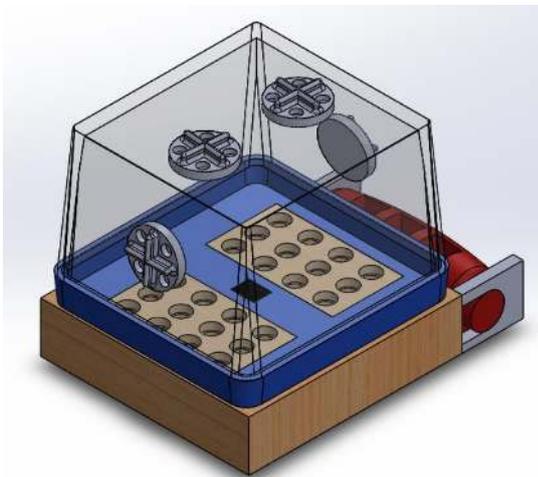


Figura 1. Diseño del Germinador utilizando SolidWorks™.

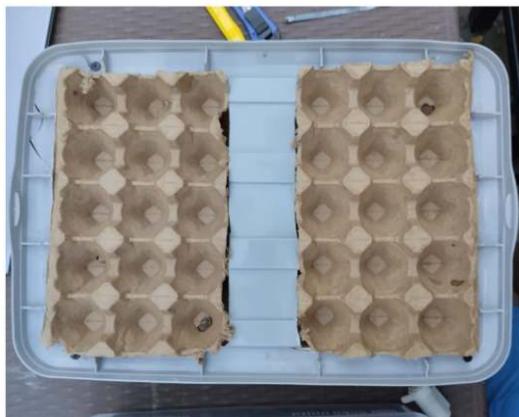


Figura 2. Vista interior de la cámara de germinación.



Figura 3. Prototipo finalizado.

Se integraron características de ventilación y circulación de aire en el diseño para garantizar un intercambio adecuado de aire dentro del prototipo. Esto contribuye a mantener condiciones ambientales estables y uniformes en el interior del Germinador Automático, promoviendo así un crecimiento saludable de las plantas. Se ha integrado un recipiente diseñado para almacenar el agua. Este tanque proporciona un suministro estable y accesible de agua para el sistema de riego, garantizando una disponibilidad continua de agua para las plantas.

En la parte superior del germinador, se instalaron estratégicamente dos sistemas de iluminación LED diseñados específicamente para plantas. Estas lámparas LED proporcionan un espectro completo de luz similar a la luz natural, lo que impulsa el crecimiento de las plantas, además de acelerar el proceso de fotosíntesis. Con tres modos de luz disponibles (rojo, azul, blanco cálido y combinaciones de estos) y cinco niveles de ajuste de brillo (20 %, 40 %, 60 %, 80 % y 100 %), se pueden adaptar para satisfacer las necesidades específicas de las diferentes etapas de crecimiento de las plantas.

#### III-B. Componentes hardware y software

En cuanto a los componentes electrónicos utilizados, se propone que sean económicos, por lo que se descartan plataformas de cómputo reportadas en el estado de la literatura como son una Computadora de Escritorio, un Raspberry Pi o un kit Jetson Nano. La lista de materiales es la siguiente:

- Módulo de ESP32-CAM
- Módulo de Cámara Arducam OV2640
- Sensor de temperatura y humedad DHT22.
- Mini Bomba de Agua RS-385
- Relevador 5V de 1 canal
- Kit de 8 leds de espectro completo.

En cuanto a la parte software, los módulos implementados al interior de ESP32-CAM son los siguientes:

- Módulo de control de condiciones del entorno. Este módulo monitorea continuamente el nivel de humedad, y cuando éste es bajo, envía los comandos para el encendido de la bomba. Cuando la humedad alcanza un nivel aceptable, se mandan los comandos necesarios para detener el suministro de agua.
- Módulo de procesamiento de imagen. Este módulo segmenta en tiempo real el brote, el cual es informado al

usuario. Además, se incluye información acerca de total de semillas que han brotado. Los algoritmos implementados en este módulo tienen que ser muy ligeros, de tal forma que pueda ser llevados a cabo por el ESP32-CAM. De manera particular, el procesamiento involucra operaciones de umbralización local, operaciones morfológicas y detección de Blobs, lo cual permite detectar cuando un brote está en proceso avanzado de germinación. Se eligió la cámara Arducam debido al costo y al bajo consumo de potencia, lo que permite darle al sistema una autonomía de operación larga.

- Módulo de comunicación de resultados. Este módulo comunica a una aplicación externa el estado de la humedad del sistema y del estado de los brotes.

#### IV. RESULTADOS

##### IV-A. Puesta en operación del germinador automático

En la figura 4, se muestra la vista interior del germinador, donde la tonalidad morada se debe al encendido de los leds utilizados para dotar de luz a los brotes. En la figura 5, se muestra el primer brote obtenido después de 8 días de monitoreo. Posterior a este periodo, se dejaron crecer los brotes otros 8 días para su trasplante. En la versión actual, el usuario establece la humedad deseada, se sugiere que sea del 60%. Cuando la humedad está por debajo de este umbral, se inicia un proceso de goteo de la bomba de agua, el cual continúa hasta alcanzar o superar dicho umbral en la próxima lectura. En el caso de la temperatura, dado que actualmente no es posible controlarla, solamente se lleva el registro de dicha variable.

En la figura 6, se muestra el resultado de la implementación de módulo de visión para detectar en una primera instancia las semillas que presentan brotes, y posteriormente detectar el número de hojas de los brotes obtenidos mediante el germinador. Como resultado de esta implementación, el sistema almacena de manera interna el histórico del número de plantas que han brotado desde su puesta en operación. Esta evolución se puede generar de manera gráfica, y un ejemplo de esto se muestra en la figura 7. No se realizó una comparativa de las semillas germinadas sin el sistema, debido a que priorizó la implementación de un sistema donde el usuario no esté humedeciendo el sustrato ni verificando el estado de germinación de las semillas.

Para realizar las pruebas, seleccionamos de plantas de rápido crecimiento, con la finalidad de obtener resultados significativos para la evaluación del desempeño del Germinador Automático. Específicamente, los cultivos seleccionados fueron frijol, lenteja, cilantro y lechuga.

##### IV-B. Monitoreo del entorno y control de condiciones ambientales

El uso del sistema de riego automatizado tuvo un impacto significativo en el crecimiento y desarrollo de las plantas dentro del germinador. Las plantas mostraron un crecimiento más vigoroso y saludable en comparación con aquellas no expuestas al sistema automatizado de riego. Durante el período

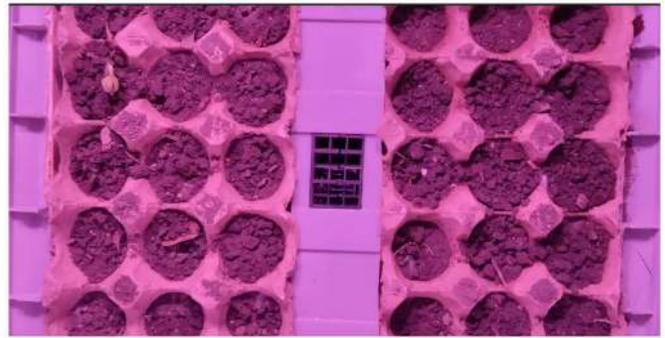


Figura 4. Vista interior del germinador en operación con los leds encendidos.



Figura 5. Primer brote de frijol en el germinador propuesto.



Figura 6. Segmentación de las hojas de un brote de frijol por el módulo de visión.

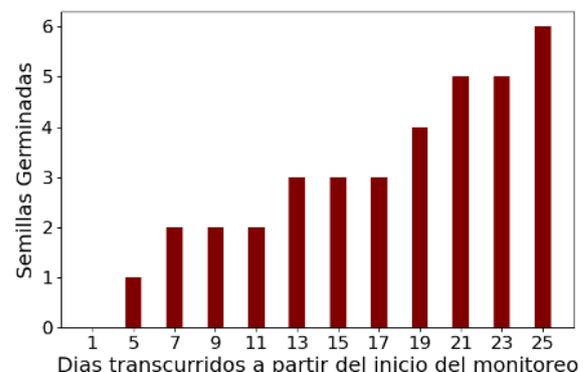


Figura 7. Monitoreo de semillas germinadas a lo largo de un ciclo de prueba

de observación, se pudo constatar que el germinador automático demostró una notable precisión en el control ambiental. El sistema logró mantener de manera efectiva condiciones estables de temperatura, humedad y luz, elementos críticos para el desarrollo saludable de las plantas. La implementación de un sistema de riego automatizado, junto con la activación del ventilador cuando se detectaba un exceso de humedad, contribuyó significativamente a mantener la humedad del sustrato en niveles óptimos.

Como resultado del monitoreo, es posible generar gráficas que muestran el comportamiento de la temperatura y humedad al interior del germinador. En la figura 8, se muestra la evolución de la temperatura a lo largo del día, y la respuesta del germinador para controlar los niveles de humedad aceptables a lo largo del día mediante el bombeo del agua. Cuando la humedad cae por debajo del umbral mínimo (60%), la bomba inicia un ciclo de goteo de 2 minutos y se apaga, y su efecto es notorio en la próxima lectura, donde esta humedad vuelve a estar por encima del nivel mínimo. De manera similar, en la figura 9, se muestran la temperatura y humedad promedio diaria capturadas durante una semana, que permite evaluar la respuesta del control de humedad al interior del germinador.

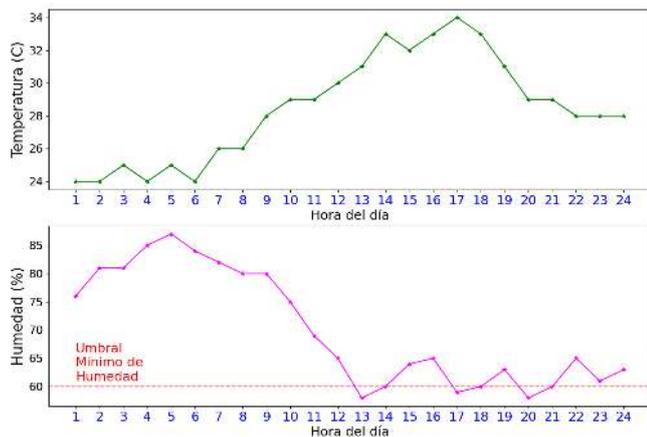


Figura 8. Prueba del monitoreo temperatura y humedad del germinador automático a lo largo de un día específico del ciclo de prueba

## V. CONCLUSIONES Y TRABAJO FUTURO

El germinador automático propuesto ofrece un control preciso y constante de las condiciones ambientales, lo que contribuye a un crecimiento saludable de las plantas. La capacidad de monitoreo visual proporcionada por la cámara ESP32-CAM y los algoritmos de análisis de imagen en Python permite la observación del proceso de germinación y crecimiento de las plantas, facilitando la detección temprana de problemas y la toma de decisiones informadas.

El sistema propuesto puede tener aplicaciones variadas que van desde evaluar las mismas condiciones de temperatura/humedad/iluminación con diferentes variedades de semillas, o varias las condiciones con sobre la misma variedad de semilla y con esto lograr una caracterización de las condiciones idóneas que permitan obtener la mayor cantidad de

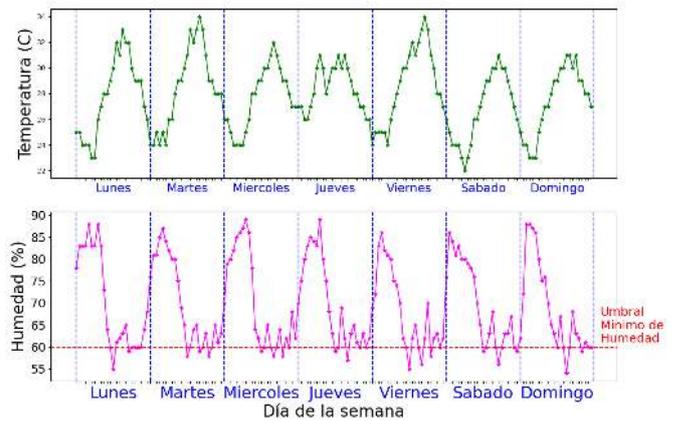


Figura 9. Prueba del monitoreo temperatura y humedad del germinador automático a lo largo de una semana específica del ciclo de prueba

brotes en el menor tiempo posible. Con respecto al módulo de visión, se desea determinar de manera precisa el número de hojas del brote, con la finalidad de indicar al usuario del momento adecuado para hacer el trasplante o se requiera atención especial.

## REFERENCIAS

- [1] O. P. de la Salud and O. P. de la Salud, "Alimentos y bebidas ultraprocesados en américa latina: tendencias, efecto sobre la obesidad e implicaciones para las políticas públicas," 2015. Publications.
- [2] O. P. de la Salud and O. P. de la Salud, "Alimentos y bebidas ultraprocesados en américa latina: ventas, fuentes, perfiles de nutrientes e implicaciones," 2019. Publications.
- [3] J. I. Macdiarmid, "Seasonality and dietary requirements: will eating seasonal food contribute to health and environmental sustainability?," *Proceedings of the Nutrition Society*, vol. 73, no. 3, pp. 368–375, 2014.
- [4] E. García and F. Flego, "Agricultura de precisión," *Ciencia y tecnología*, pp. 99+, 2024/4/4/ 2008. 99.
- [5] J. Gómez-Camperos, H. Jaramillo, and G. Guerrero-Gómez, "Técnicas de procesamiento digital de imágenes para detección de plagas y enfermedades en cultivos: una revisión," *Ingeniería y Competitividad*, vol. 24, oct. 2021.
- [6] J. M. P. Villamil and F. P. García, *Germinación de semillas*. Ministerio de Agricultura, Pesca y Alimentación, 1998.
- [7] H. d. S. Lemos Neto, M. d. A. Guimarães, B. d. N. Silva, and S. Medeiros Filho, "Germination and emergence of lettuce at elevated temperatures," *Revista Colombiana de Ciencias Hortícolas*, vol. 12, p. 677–684, Sep. 2018.
- [8] R. R. Urquijo and M. J. Marinelli, "Sistema de monitoreo de una cámara de germinación hidropónica con iot basado en raspberry pi," in *IV Simposio Argentino de GRANdes DATos (AGRANDA 2018)-JAIIO 47 (CABA, 2018)*, 2018.
- [9] M. Wagner, D. Demilly, S. Ducournau, C. Dürr, and J. Léchappé, "Computer vision for monitoring seed germination from dry state to young seedlings," *Seed Test*, vol. 142, pp. 49–51, 2011.
- [10] M. Trivedi, A. Gupta, et al., "Automatic monitoring of the growth of plants using deep learning-based leaf segmentation," *International Journal of Applied Science and Engineering*, vol. 18, no. 2, pp. 1–9, 2021.
- [11] Q. Peng, L. Tu, Y. Wu, Z. Yu, G. Tang, and W. Song, "Automatic monitoring system for seed germination test based on deep learning," *Journal of Electrical and Computer Engineering*, vol. 2022, p. 4678316, Oct 2022.
- [12] R. R. Donapati, R. Cheruku, and P. Kodali, "Real-time seed detection and germination analysis in precision agriculture: A fusion model with u-net and cnn on jetson nano," *IEEE Transactions on AgriFood Electronics*, vol. 1, no. 2, pp. 145–155, 2023.

Categoría

# FORO TECNOLÓGICO

Bioingeniería

Área Temática

# Desarrollo de un prototipo de electroestimulación para realimentación táctil no invasiva en prótesis de miembro superior

Jeremías A. García Cabrera  
 Grupo de Ingeniería Biomédica  
 Facultad de Cs. Exactas y Naturales y  
 Agrimensura - UNNE  
 Corrientes, Argentina  
 ORCID: 0009-0002-8698-3548

Eduardo Filomena  
 Grupo de Ingeniería en Rehabilitación  
 - CIRIS  
 Facultad de Ingeniería - UNER  
 Paraná, Argentina  
 eduardo.filomena@uner.edu.ar

Víctor J. Toranzos  
 Dpto. de Ingeniería  
 Facultad de Cs. Exactas y Naturales y  
 Agrimensura - UNNE  
 Corrientes, Argentina  
 vtoranzos@exa.unne.edu.ar

**Resumen** — Podemos definir una prótesis como un dispositivo de aplicación externa con la función de reemplazar total o parcialmente un miembro ausente o deficiente. En el área de las prótesis de miembro superior, se han realizado numerosos avances basados principalmente en principios mecánicos y electrónicos. Existe una amplia disponibilidad comercial de estos desarrollos con variedad de opciones para adaptarse a las necesidades específicas de cada usuario. Si bien las soluciones para este tipo de prótesis tienen un nivel de desarrollo bastante amplio, la falta de un segmento del miembro superior no solo implica la obvia pérdida de un actuador para la manipulación de objetos, sino que además significa la pérdida del sentido del tacto y toda la realimentación sensorial asociada. A la fecha, el desarrollo de prótesis que incorporen capacidades de realimentación sensorial al usuario es llamativamente escasa. El presente trabajo expone un prototipo de electroestimulador por corriente, diseñado para la generación no invasiva de sensación táctil, a fin de dotar de dicha funcionalidad a una prótesis convencional de miembro superior.

**Palabras clave** — *prótesis miembro superior, electroestimulación, realimentación táctil, tecnología háptica.*

## I. INTRODUCCIÓN

El avance tecnológico de las prótesis es un campo en constante expansión y consolidado a nivel comercial, con una amplia gama de dispositivos de diversos orígenes de fabricación y características funcionales, a disposición de los usuarios como se detalla en [1] y [2]. No obstante, la incorporación de capacidades que amplíen el uso de una prótesis como un manipulador de objetos, no acompaña el mismo nivel de desarrollo, ni mucho menos resulta ser una característica común en los dispositivos disponibles en el mercado. Si bien no deja de ser un objetivo en el que se avanza sobre diversas líneas de investigación, como se expone en [3], la percepción sensorial y en particular, la sensación de tacto en sí, aún permanece lejos de ser una característica común en las prótesis comerciales [4]. Los sistemas hápticos engloban las tecnologías que abordan la generación, por diversas técnicas, de sensación táctil en un usuario, sin embargo su desarrollo no se relaciona fuertemente a las prótesis y ha encontrado su campo más fértil en aplicaciones relacionadas a sistemas de realidad virtual,

comandos remotos, aplicaciones lúdicas e incluso en terapias afectivas, como se detalla en [5].

Dentro de las diversas tecnologías que exploran los sistemas hápticos, para el presente desarrollo, se prestó principal interés en aquellos plausibles de ser adaptados a una prótesis de miembro superior comúnmente disponible en el mercado, ya sean de tipo pasivas o activas de principio mecánico o eléctrico. En este marco, resulta vital que el sistema a abordar no implique una intervención invasiva hacia el usuario y, por el contrario, logre el objetivo de realizar una realimentación táctil efectiva a nivel superficial.

La electroestimulación a nivel subcutáneo supone una tecnología que cumple con las características necesarias para encontrar una solución práctica para el problema planteado, con múltiples aplicaciones, especialmente terapéuticas, ha sido objeto de extensos estudios. Varias investigaciones, como las detalladas en [6] y [7], han profundizado en la respuesta de los mecanorreceptores de la piel ante este tipo de estimulación, las características de la señal a utilizar y la forma de aplicarla para generar diversas sensaciones.

Basado en lo expuesto, se abordó el desarrollo de un electroestimulador que permita la generación de un tipo de señal adecuada para una sensación táctil elemental, como lo es el contacto puntual o presión sostenida. Sobre este tipo de aplicaciones se han desarrollado varios trabajos, mayormente centrados principalmente en la estimulación a nivel de la yema de los dedos, para el uso en sistemas de lectura digital en Braille, como en [8], [9] y [10].

Tomando en cuenta las características de la señal propuesta en [6], [9] y [10], el hardware presentado en [11] y las características de la interfaz electrodo-piel, detalladas en [12], se llevó adelante el diseño y fabricación de un electroestimulador por corriente, desde su unidad de control y su fuente de alimentación, a fin de que puedan ser totalmente embebidos. Con el prototipo funcional se realizó un ensayo con cargas de prueba entre los extremos de 50 k $\Omega$  y 100 k $\Omega$ , acorde a los valores de la interfaz electrodo-piel esperables para las frecuencias entre 278 Hz y 1,1 kHz que corresponden a los extremos de la señal generada.

## II. DESARROLLO DEL PROTOTIPO

Considerando la totalidad del sistema, el mismo puede representarse mediante los bloques funcionales que se detallan en la Fig. 1:

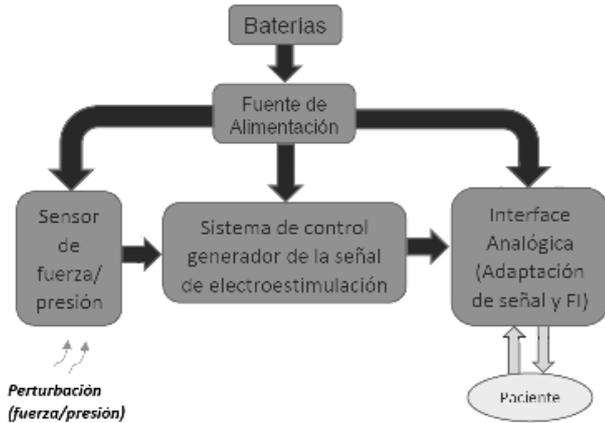


Figura 1: Diagrama en bloques del sistema.

### A. Sistema de Control

Esta etapa cuenta con una interfaz simple para la configuración de los parámetros de electroestimulación (pantallas LCD de 16x2 y tres pulsadores). Como unidad de control se utilizó una placa de prototipado CY8CKIT-049-42xx de la empresa Cypress, cuyo núcleo es el microcontrolador de la familia PSoC-4 CY8C4245AXI-483, cuyas características técnicas se detallan en [13].

La señal de electroestimulación, tiene una forma de onda rectangular-bipolar de valor medio nulo como se presenta en la Fig. 2:

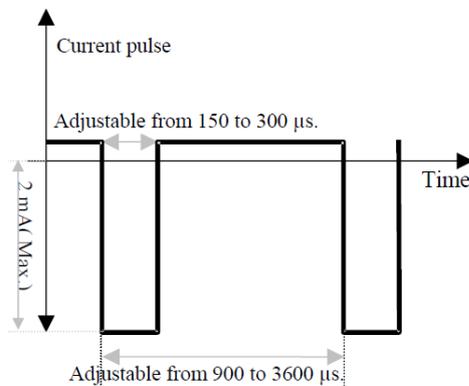


Figura 2: Forma de onda de la señal de electroestimulación.

La misma puede configurarse según los parámetros de la Tabla 1, dentro de los rangos de frecuencia entre los 278 Hz a 1111 Hz y ciclos de trabajo de 8 %, 12 % y 16 %, con niveles de corriente limitados por hardware en el bloque de *Interfaz Analógica*.

### B. Interfaz Analógica

Este segundo bloque, que se presenta en la Fig. 3, puede subdividirse en dos etapas, en primera instancia la de *Adaptación de señal*, que consiste en un circuito con AO que adapta la señal proveniente de un IDAC (Convertor Digital Analógico de Corriente) implementado dentro PSoC4. La segunda etapa corresponde a la *Fuente de Corriente (FI)* de salida, que se vincula directamente con el usuario (sujeto que

recibe la electroestimulación). Además de adaptar la señal proveniente desde el microcontrolador, el circuitos con AO limita por hardware la corriente de salida de manera independiente, la positiva (entrante al usuario) con la resistencia conformada por R10+RV4 y la negativa (saliente del usuario) con R9+RV3.

TABLA I. PARÁMETROS DE LA SEÑAL DE ELECTROESTIMULACIÓN.

Pulse width [μs]	Frequency [Hz]		
	F1	F2	F3
	for a ratio Ap/T=0.16	for a ratio Ap/T=0.12	for a ratio Ap/T=0.08
150	1111	714	555
160	1042	685	521
170	980	658	490
180	926	633	463
190	877	610	439
200	833	588	417
210	794	568	397
220	758	549	379
230	725	532	362
240	695	515	347
250	666	500	333
260	641	485	320
270	617	472	309
280	595	459	298
290	575	446	287
300	555	435	278

En la segunda etapa del bloque *B* se encuentra la fuente de corriente propiamente dicha, compuesta por seis transistores BJT complementarios, que deben ser de alta tensión de colector-emisor, principalmente Q1, Q2, Q5 y Q6, dado que Q3 y Q4 trabajan como diodos en espejos de corriente y no son sometidos a las altas tensiones de la fuente de alimentación.

### C. Fuente de Alimentación

Para que la fuente de corriente funcione correctamente, considerando los valores de la impedancia de interfaz electrodo-piel en un promedio de 75 kΩ y corrientes pico de alrededor de 2 mA, resultan necesarias tensiones por encima de los -150 V para asegurar la corriente negativa (saliente) y de unos +30 V para una corriente positiva de  $I^{(+)} = 380 \mu A$  (entrante), esta última calculada para asegurar una corriente media nula en el caso más extremo, con una  $I^{(-)} = 2 \text{ mA}$  y el ciclo de trabajo al 16 %.

Para la implementación de esta fuente se tomó como base el CI SG3525 trabajando en Full-Bridge con transistores MOSFET del tipo IRF3205 y, como elevador, se utilizó un transformador de núcleo de hierro con una relación de transformación de 44 aproximadamente y un circuito simple con dos rectificadores de media onda en contra fase, implementados con diodos 1N4007 y capacitores electrolíticos de 22 μF x 450 V.

Es importante resaltar que los parámetros de la señal de electroestimulación, presentados en la Fig. 2 y la Tabla 1, fueron definidos para experimentaciones a nivel de la yema de los dedos, donde la densidad de mecanorreceptores es de las más altas en todo el cuerpo, como se detalla en [15], por lo que se buscó que la fuente de alimentación tuviera un margen de tensión que le permita ajustar corrientes mayores de ser necesario.

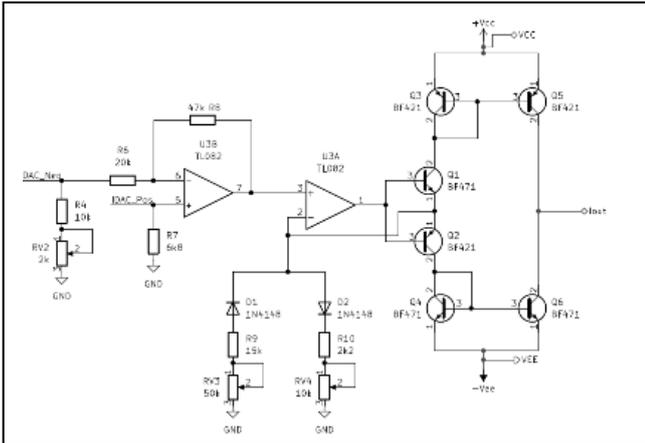


Figura 3: Circuito esquemático de la Interfaz Analógica.

#### D. Sensor de fuerza/presión

Este bloque fue implementado con un sensor de fuerza del tipo FSR400 como el de la Fig. 4, conectado en serie con R5 de valor 10 k $\Omega$  y el punto medio del divisor es conectado a un comparador (implementado con un AO interno del PSoC4) en configuración Schmitt-Trigger, a fin de que la presión ejercida sobre el FSR pueda ser utilizada como disparador de la electroestimulación.



Figura 4: Imagen del FRS400

### III. RESULTADOS

La implementación en hardware del sistema detallado se llevó a cabo en dos circuitos independientes; por un lado una placa diseñada y fabricada para el montaje de la *Fuente de Alimentación* y una segunda placa para el montaje del circuito presentado en la Fig. 3 junto con el PSoC4 y periféricos para configuración (LCD y pulsadores). Cabe resaltar que la conexión desde la salida del electroestimulador, hacia las cargas de prueba (eventualmente el usuario), se realizó mediante un cable comercial para electroestimulación con plug de 3,5 mm.

#### A. Fuente de Alimentación

El circuito basado en el CI SG3525 se implementó en una placa doble faz de 8 cm x 12 cm, compuesta íntegramente por componentes THT, con una bornera de tres contactos de entrada de alimentación, para conectar tierra y  $\pm 12$  V, una bornera de cuatro contactos para las salidas de  $\pm 12$  V, +5 V y dos de dos contactos respectivamente para las salidas positiva y negativa de alta tensión ( $\pm 380$  V a lazo abierto). En la Fig. 5 se presenta una imagen de la placa montada.

De la Fig. 5, pueden apreciarse en la esquina inferior izquierda, la ubicación del SG3525 con dos potenciómetros cercanos aplicados para; configurar el “tiempo muerto” para evitar el solapamiento de disparo de los transistores y el segundo para modificar la tensión media de un divisor resistivo desde el cual el AO interno del SG3525 toma la referencia para ajustar su ciclo de trabajo.



Figura 5: Placa de Fuente de Alimentación

#### B. Sistema de Control e Interfaz Analógica

La materialización de las dos etapas en un mismo circuito se realizó en una placa de 8 cm x 9,5 cm, doble faz y también montada con componentes THT. Las borneras para entrada de alimentación esta dispuestas de manera solidaria a las borneras de la Fuente de Alimentación y, tanto la pantalla LCD como el PSoC4, se conectan mediante conectores hembra tipo “shields”, lo que permite una mejor manipulación de circuito para pruebas y detección de fallas. En la Fig. 6 se presenta una imagen de la placa montada:

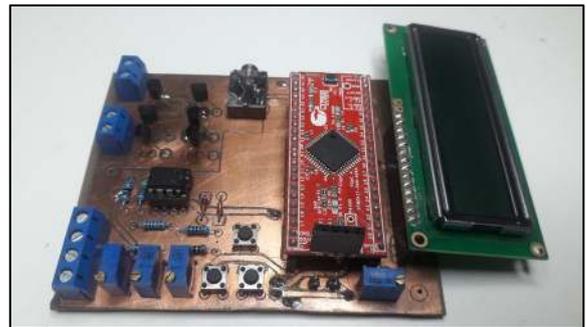


Figura 6: Placa del Sistema de Control e Interfaz Analógica

En la citada Fig. 6 se destacan cuatro potenciómetros, el ubicado en la esquina inferior derecha de la imagen, corresponde al control de contraste de la pantalla LCD, mientras que los tres ubicados en la esquina inferior izquierda se utilizan para limitar por hardware las corrientes máximas de salida en ambos sentidos. El tercero cumple la función de equilibrar la salida del AO, identificado como U3B en el circuito de la Fig. 3, dado que funciona como un convertor de tensión a corriente y debe presentar la misma ganancia para corrientes tanto entrantes como salientes. Los AO del circuito de la Fig. 3 fueron implementados a partir de un CI TL082.

Por su parte la fuente de corriente se implementó con transistores BJT complementario BF420 y BF421, ambos de 300 V de tensión de colector-emisor y encapsulado TO-92.

### C. Señal de salida

La señal de salida obtenida, en principio sobre las cargas de pruebas relevadas, presentó una forma de onda según lo esperado, en términos de los parámetros temporales de dicha señal (Ciclo de Trabajo y frecuencia), programados según los valores definidos en la Tabla I. A modo representativo en la Fig. 7 se presenta una captura de pantalla de un osciloscopio digital (Modelo UTD2025CL) de la señal medida sobre una carga de  $R1 \cong 50 \text{ k}\Omega$ , para una frecuencia de 1111 Hz y ciclo de trabajo del 16 %.

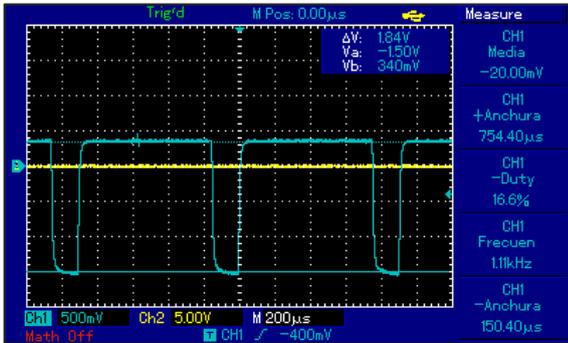


Figura 7: Señal de salida del electroestimulador.

La importante característica del valor medio nulo, lo cual asegura que no habrá flujo neto de carga en la interfaz electrodo-piel, lo cual evitará lesiones en los puntos de contacto de los electrodos, se ve reflejado en la lectura de la Fig. 7, en la esquina superior derecha, que si bien no es exactamente 0 V, su valor se encuentra dentro de los parámetros necesarios en esta etapa, siendo ajustable tanto por hardware mediante los potenciómetros RV3 y RV4, como por software mediante los valores asignados al IDAC.

### D. Relevamiento con cargas de prueba

El funcionamiento del prototipo fue ensayado con cargas de prueba de dos valores extremos, teniendo en cuenta los esperables de la impedancia de la interfaz electrodo-piel para el rango de frecuencia de trabajo del prototipo. Los valores utilizados fueron:  $R1 = 50 \text{ k}\Omega$  y  $R2 = 100 \text{ k}\Omega$ .

Para cada una de las cargas ensayadas, se realizó un relevamiento para tres valores de  $T^{(-)}$ ; 150  $\mu\text{s}$ ; 200  $\mu\text{s}$  y 300  $\mu\text{s}$ , estando definidas para cada uno, tres valores de frecuencia que establecen el ciclo de trabajo deseado de los tres disponibles, como se detallan en la Tabla I. Por carga, para cada  $T^{(-)}$  y cada una de las tres frecuencias disponibles, los picos de corriente de la señal de salida para valores ascendentes del IDAC, desde 25 a 250 (considerando este número la conversión a decimal del valor binario asignado al IDAC, siendo éste de 8 bits). En la Fig. 8 se presentan los resultados del relevamiento descripto.

## IV. CONCLUSIONES

En este trabajo se describe el diseño de un prototipo de electroestimulador por corriente, que es configurable y completamente integrado. Su aplicación está destinada a la realimentación táctil no invasiva y su objetivo es el uso en prótesis de miembro superior. El sistema propuesto y ensayado, proporciona una señal que responde a los parámetros eléctricos y temporales esperados, sobre cargas pasivas de prueba entre los 50  $\text{k}\Omega$  y los 100  $\text{k}\Omega$ . A partir de los resultados obtenidos se comprobó el correcto funcionamiento, tanto de la interfaz gráfica de configuración como de la fuente de corriente, para la carga de 50  $\text{k}\Omega$ , evidenciándose una alinealidad en los valores de  $I^{(-)}$  para 100  $\text{k}\Omega$ , producto de la limitación de tensión máxima negativa

necesaria para asegurar la corriente establecida por la fuente, para un valor de carga de esa magnitud. Como trabajo futuro se ampliará el relevamiento para cargas de prueba y valores de  $T^{(-)}$  intermedios, a fin de lograr una correcta calibración del menú de configuración en mA y no en términos del valor decimal asociado al IDAC. Una vez ajustado adecuadamente estos parámetros, se avanzará en una prueba piloto con un usuario sano (no amputado) para la determinación de los umbrales de electroestimulación necesarios para la generación de una sensación táctil detectable a nivel del antebrazo medio (amputación transradial) y brazo medio (amputación transhumeral).

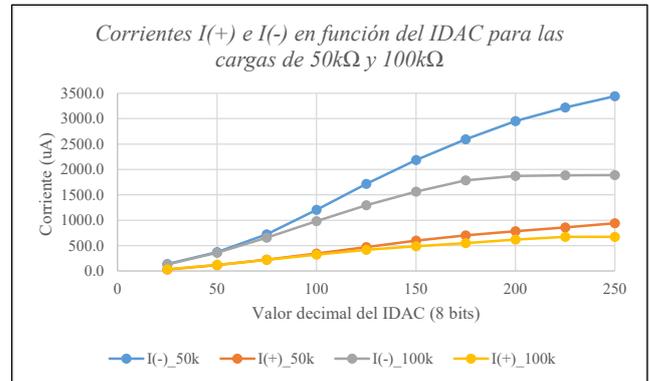


Figura 8: Valores de corrientes (saliente y entrante) para distintos estados del IDAC, medidos sobre cargas de prueba de 50  $\text{k}\Omega$  y 100  $\text{k}\Omega$ .

## REFERENCIAS

- [1] A. Marinelli *et al.*, "Active upper limb prostheses: a review on current state and upcoming breakthroughs", *Prog. Biomed. Eng.*, vol. 5, N° 1, 2023, doi: 10.1088/2516-1091/acac57.
- [2] EMO, "Protésica de Miembro Superior - Catalogo", p. 44, 2024, [En línea]. Disponible en: www.emo.es.
- [3] R. Brack y E. H. Amalu, "A review of technology, materials and R&D challenges of upper limb prosthesis for improved user suitability", *J. Orthop.*, vol. 23, N° December 2020, pp. 88–96, 2021, doi: 10.1016/j.jor.2020.12.009.
- [4] L. Jabban, S. Dupan, D. Zhang, B. Ainsworth, K. Nazarpour, y B. W. Metcalfe, "Sensory Feedback for Upper-Limb Prostheses: Opportunities and Barriers", *IEEE Trans. Neural Syst. Rehabil. Eng.*, vol. 30, pp. 738–747, 2022, doi: 10.1109/TNSRE.2022.3159186.
- [5] D. E. Valencia, "Sistemas h́apticos : Una revisi³n on Haptic systems : A review", vol. 10, N° 1, pp. 47–54, 2018.
- [6] H. Kajimoto, N. Kawakami, T. Maeda, y S. Tachi, "Kajimoto - Tactile Feeling Display using Functional Electrical Stimulation", *Icat'99*, p. 8, 1999.
- [7] D. Pamungkas y K. Ward, "Tactile Sensing System Using Electro-tactile Feedback", pp. 295–299, 2015.
- [8] A. M. Echenique, J. P. Graffigna, y V. Mut, "Electrocutaneous stimulation system for Braille reading", *2010 Annu. Int. Conf. IEEE Eng. Med. Biol. Soc. EMBC'10*, pp. 5827–5830, 2010, doi: 10.1109/IEMBS.2010.5627501.
- [9] A. M. Echenique y J. P. Graffigna, "Electrical stimulation of mechanoreceptors", *J. Phys. Conf. Ser.*, vol. 332, N° 1, pp. 1–9, 2011, doi: 10.1088/1742-6596/332/1/012044.
- [10] A. M. Echenique, J. P. Graffigna, y V. Mut, "Selección de Parámetros Óptimos para la Electroestimulación Cutánea en Personas Ciegas", núm. 2, pp. 607–610, 2011.
- [11] A. Kaczmarek, "Optimal electro-tactile stimulation waveforms for human information display /", N° August, 1991.
- [12] J. Rosell, J. Colominas, y J. G. Webster, "Skin Impedance from 1Hz to 1MHz", *IEEE Trans. Biomed. Eng.*, vol. 35, N° 8, pp. 649–652, 1988.
- [13] C. S. Corporation, "CY8CKIT-049-4xxx PSoc @ 4 Prototyping Kit Guide", 2018.
- [14] C. S. Corporation, "CY8C4245AXI-483 (PSoc 4)", 2017.
- [15] G. Corniani *et al.*, "Tactile innervation densities across the whole body Active Touch Laboratory, Department of Psychology, University of Sheffield, INSIGNEO Institute for in silico Medicine", 2020.

# A Customized Data Acquisition Software for a Three-Dimensional Cubic Electronic Detector Array for Radiotherapy

Dante E. Roa<sup>1,2</sup>, Miguel Risco-Castillo<sup>3</sup>, Oliver Paucar<sup>3</sup>, Enzo Aucca<sup>4</sup>, Brayan B. Perez<sup>3</sup>, Renzo Romero<sup>3</sup>, Claudia Pauyac<sup>4</sup>, William de Souza Santos<sup>5</sup>, Mirko Alva-Sánchez<sup>6</sup>, Alberto Gonzales<sup>5,10</sup>, Renzo Ocampo<sup>3</sup>, A. Bonatto<sup>6</sup>, Andrés M. Gonzales<sup>8,9</sup>, C. Sandra Guzman<sup>7</sup>, Modesto Montoya<sup>3</sup>, Erick Paniagua<sup>11</sup>, and Jimmy Hernandez-Bello<sup>1</sup>

- (1) HRS Oncology International, Las Vegas, NV
- (2) Leonard Cancer Institute, Mission Viejo, CA
- (3) Universidad Nacional de Ingeniería, Lima, Perú
- (4) Pontificia Universidad Católica del Perú, Lima, Perú
- (5) Federal University of Uberlandia, Uberlandia MG, Brazil
- (6) University of Porto Alegre, Porto Alegre, Brazil
- (7) Universidad Nacional Federico Villareal, Lima, Perú
- (8) Clínica Aliada Centro Oncológico, Lima, Perú
- (9) Universidad Tecnológica del Perú, Lima, Perú
- (10) Universidad Nacional de San Agustín de Arequipa, Arequipa, Perú
- (11) Universidad Nacional de San Antonio Abad del Cusco, Cusco, Perú

**Abstract**—A customized data acquisition software has been designed which allows to acquire data from a radiotherapy 3D cubic electronic detector array consisting of 23 x 23 active detector elements distributed in 5 matrixes. The software provides reliable data acquisition for different irradiation rates and beam energies available in radiotherapy linear accelerators (LINACs). The sensor array is connected to a specialized multichannel current input analog to digital converter managed by an FPGA which communicates with a PC via USB interface and a STM32 microprocessor to synchronize the data acquisition.

**Keywords**—radiotherapy, 3D detector, active matrix

## I. INTRODUCTION

Advances in radiotherapy technology have transformed high-precision high-dose radiotherapy treatments into routine patient treatment modalities worldwide. Accessibility to these advanced treatments justify the need for more accurate 3D quality assurance (QA) and radiation dose verification prior to initiating the actual treatment on a patient.

Unavailability of a 3D electronic detection systems for this purpose, prompted us to develop a 3D cubic electronic detector array based on active matrixes. The active-matrix concept [1] [2] allows for fast data readout of many detector elements while sharing data channels (multiplexing).

This study describes a prototype 3D cubic electronic detector array and its specialized data acquisition system, including customized software tailored to the needs encountered in radiotherapy.

The software consists of three separate domains: Control software to manages the FPGA and STM32 signals; data acquisition software and the data analysis software.

## II. THREE-DIMENSIONAL CUBIC ELECTRONIC DETECTOR ARRAY PROTOTYPE

### A. The 3D Detector Array

The 3D cubic detector array consists of a 30 x 30 x 15 cm<sup>3</sup> PMMA phantom (Figure 1) with five active matrixes (AMs).

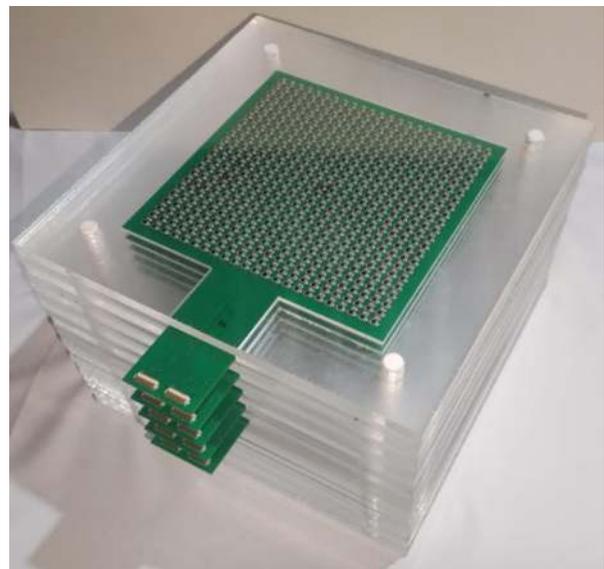


Figure 1- 3D detector array with the five active matrixes.

During operation, a radiotherapy beam percent depth doses curves (PDDs), profiles, and output factors can be acquired simultaneously with few monitor units (radiotherapy LINAC dose settings), and without beam scans, as performed in a water phantom. This is a significant time savings for the user.

Each AM has 529 detector elements (with a total of 2645 elements in the 3D detector array) distributed in 23 columns and 23 rows with 0.8 cm separation between elements and with a 20 x 20 cm<sup>2</sup> detection area (Figure 2).

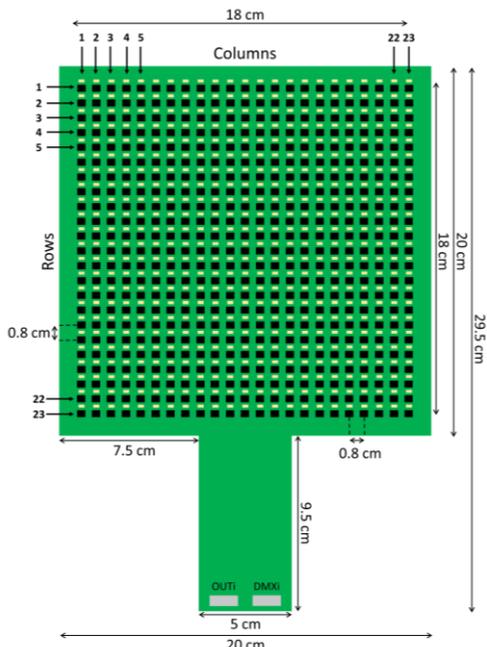


Figure 2 - Spatial disposition of the active elements in the matrix.

**B. Detector Element and Active Matrix**

A detector element, in an active matrix, consists of a photodiode, capacitor, and a MOSFET (Figure 3). When a radiation beam hits the photodiode, charges are released and then accumulate in the capacitor [3].

During data collection, the charge accumulated in the capacitor is read by a current input analog to digital converter where is digitalized and the raw value stored in a high-speed volatile memory. The charges accumulated are “hard reset” by control electronics before a next capture process.

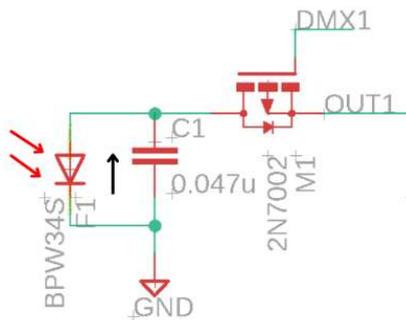


Figure 3- Active detector element.

**C. Acquisition hardware**

The acquisition hardware consists a DDC264EVM [4] (Figure 4), an evaluation module with four DDC264 [5], 64 channels current input, 20-bit analog-to-digital converter (ADC), controlled by a Xilinx Spartan FPGA which provides the glue logic, command signals needed and stores the data temporary in 16 MB of memory. For transfer the captured data to the PC, the board has a Cypress USB interface.



Figure 4 - DDC264EVM Main data acquisition board.

The active matrixes are connected to analog multiplexers controlled and synchronized by an STM32 board, Figure 5 shows an schematic representation of the connectivity between the active matrix and the PC.

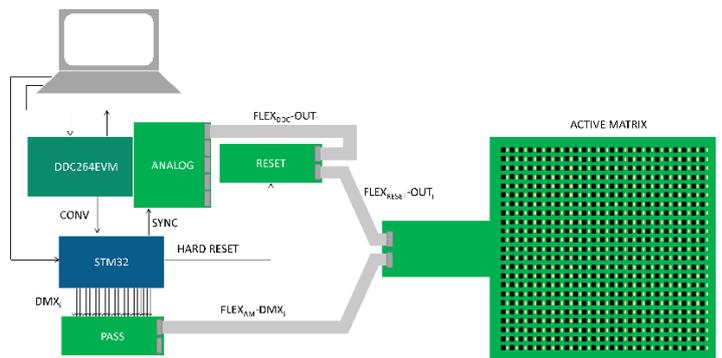


Figure 5 – Pictorial diagram of the connectivity between an active matrix and the PC.

Figure 6 shows how the active matrixes are currently connected to the acquisition system.



Figure 6 - Connectivity of the acquisition system.

### III. THE SOFTWARE

The software consists of three components:

#### A. Control Software

Incorporates firmware and software that generates and controls command signals for capturing and move the data to a memory buffer. The FPGA configuration (Verilog) accepts several parameters that control timing and data acquisition made by DDC devices, critical for a proper data capture. These parameters can be read and set dynamically through the USB interface.

#### B. Acquisition Software

Allows for different data acquisition parameters to be entered by the user. As such, the software was written in C++ and consists of a custom-made library that serves as an interface for the hardware and a capture software that takes, organizes and stores the data on the PC.

The capture software (Figure 7) was programmed in C# and consists of a console application that accepts configuration parameters from the command line used to configure the FPGA and DDC in the main acquisition board.

```

DataCapture: Adquisition software for the DDC264EVM
Miguel Risco-Castillo (c) 2024 Version: 2.5

--ccf n Sets CONV_CONFIG to n, default: 0
--cfl n Sets CFGLOW to n, default: 0
--cfh n Sets CFGHIGH to n, default: 7
--cvl n Sets CONV_LOW_INT to n, default: 1600
--cvh n Sets CONV_HIGH_INT to n, default: 1600
--chc n Sets CHANNEL_COUNT to n, default: 256
--nvi n Sets NDVALID_IGNORE to n, default: 0
--nvr n Sets NDVALID_READ to n, default: 256
--ro Read only configuration registers
--wcf Write configuration registers
--y Do not request "press s" confirmation

Example: DataCapture --chc 128 --nvr 512
    
```

Figure 7- Screenshot example of the capture software.

#### C. Graphic User Interface and Analysis Software

The final component consists of a graphic user interface (GUI) and data analysis software, written in Matlab. This software takes the captured raw data and applies element correction factors, stemming from AM detector element hardware differences, to produce the final data analysis.

Figure 8 shows a capture of the first stage of the data analysis, where the raw data is calibrated by using a previously acquired transfer functions for each detector element of the matrixes.

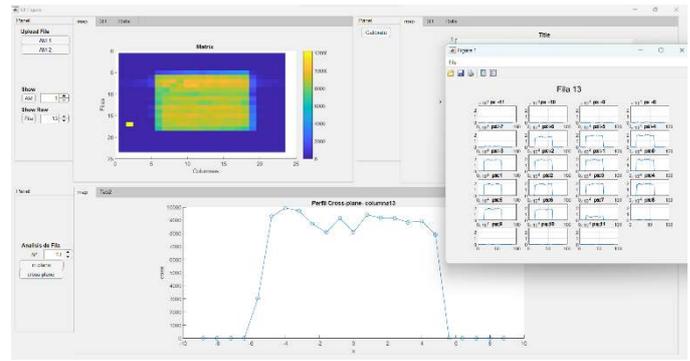


Figure 8- GUI and Analysis Software

Figure 9 shows the next stage of the analysis software with the data already processed and shows it in a 3-dimensional way.

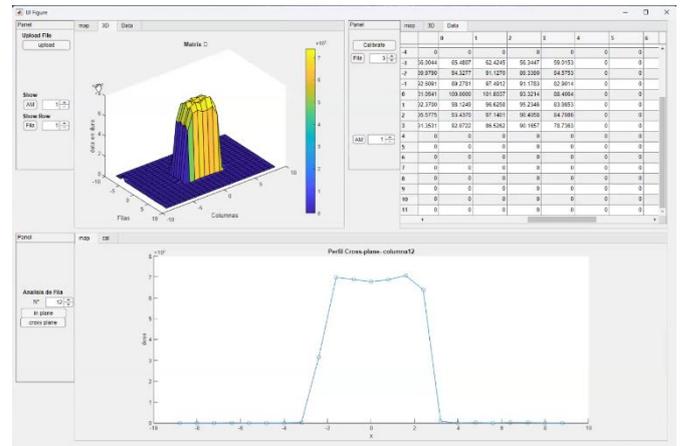


Figure 9 – 3-dimensional representation of the acquired data.

The data can be interpolated for a smoother representation. Figure 10 shows a reduced field of exposition of the first matrix.

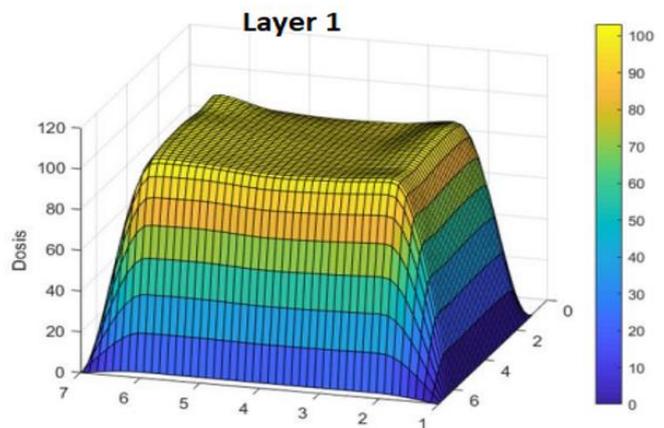


Figure 10 - Example of interpolated data from the first matrix.

Although the analysis software has not yet been completed, the current development has made it possible to verify the feasibility of data acquisition from a 3-dimensional detector [6].

#### IV. CONCLUSION

A fully software chain for data acquisition and analysis for a prototype of 3-dimensional electronic detector array for radiotherapy was implemented.

The control and acquisition software components successfully complete the configuration and data formatting/storing.

It was possible to build own libraries and tools to customize the appropriate timing and data capture and where was not possible with the previously available libraries and software provided by the DDC264EVM manufacturer.

The designed software allows to verify the feasibility of acquiring LINAC commissioning data with a three-dimensional electronic detector array.

Further research and implementation are needed to complete the GUI and analysis software. Figure 11 shows the typical setup where the 3D detector is placed under the LINAC.



Figure 11 - LINAC and the acquisition system setup.

#### V. REFERENCES

- [1] Yu Chen, Jean M. Moran, Donald A. Roberts, Youcef El-Mohri, Larry E. Antonuk, and Benedick A. Fraass, "Performance of a direct-detection active matrix flat panel dosimeter (AMFPD) for IMRT Measurements", *Medical Physics* 34, 4911 (2007); doi: 10.1118/1.2805993
- [2] Jean M. Moran, Donald A. Roberts, Teamour S. Nurushev, Larry E. Antonuk, Youcef El-Mohri, Benedick A. Fraass, "An Active Matrix Flat Panel Dosimeter (AMFPD) for in-phantom dosimetric measurements", *Medical Physics* 32, 2 (2005) doi: 10.1118/1.1855012
- [3] R. Chalco; D. Roa; Z. Arque; O. Paucar; S. Guzman; A. Gonzales; A. Gonzales; M. Montoya; J. Hernandez-Bello, "A three-dimensional electronic detector array for radiotherapy based on active matrices", *Proceedings of the XVI Mexican Symposium on Medical Physics* 2348, 1, (2021), doi: 10.1063/5.0051241
- [4] Texas Instrument, "DDC264EVM User's Guide", 2011. [Online]. Available: <http://www.ti.com/lit/ug/sbau186/sbau186.pdf>
- [5] Texas Instrument, "DDC264 64-Channel, Current-Input Analog-to-Digital Converter" Datasheet, 2016. [Online]. Available: <https://www.ti.com/lit/ds/symlink/ddc264.pdf>
- [6] O. Paucar; Z. M. Arque Meza; B. Perez Escobar; E. Paniagua Pancorbo; M. Risco-Castillo; R. Chalco Chalco; C. S. Guzman Calcina; A. Gonzales Galvez; M. Montoya; A. E. Gonzales Ccoscco; J. Hernandez; D.E. Roa, "Feasibility of Acquiring Radiotherapy Linac Commissioning Data with a Three-Dimensional Cubic Electronic Detector Array", *International Journal of Radiation Oncology, Biology, Physics* 117, 25 (2023), doi: 10.1016/j.ijrobp.2023.06.2213

Categoría

# FORO TECNOLÓGICO

FPGAs, HDLs y ASICs

Área Temática

# Highly Configurable Radar Digital Stages

Santiago Elián Mallerman  
CNEA

*Instituto Balseiro*  
Universidad Nacional de Cuyo  
S. C. Bariloche, Argentina  
santiago.mallerman@ib.edu.ar

Juan Pablo Pascual  
CONICET, CNEA

*Instituto Balseiro*  
Universidad Nacional de Cuyo  
S. C. Bariloche, Argentina  
juanpablo.pascual@ib.edu.ar

Jorge Cogo

*Universidad Nacional de Río Negro.*  
CITECCA  
S. C. Bariloche, Argentina  
jcogo@unrn.edu.ar

**Abstract**—This research explores the advancement of digital processing stages of a pulsed radar system by employing Field Programmable Gate Array (FPGA) technology. The study focuses on the generation and processing of diverse baseband signals, including square pulses, chirps, and Barker codes. A comprehensive control logic framework facilitates flexible adjustments of parameters such as pulse width, guard interval, pulse repetition period and the corresponding modulation parameters, in order to satisfy different requirements of maximum range, Doppler resolution and sensitivity. In addition, the the module framework used allows for easily modifying the carrier frequency and transmission power. Existing Digital Signal Processing (DSP) modules for carrier frequency correction, initial phase and IQ imbalance compensation are deployed to enhance signal accuracy and performance. The receiver logic architecture supports signal processing and target detection, employing correlators with adaptable sampling rates for pulse compression and oversampling scenarios. Detailed simulations and experimental validations underscore the versatility and effectiveness of the FPGA-based radar platform in adapting to varied operational requirements and scenarios.

**Keywords**—reconfigurable radar, FPGA, pulse compression, oversampling, Doppler estimation

## I. INTRODUCTION

Radar systems play an essential role across various applications, including surveillance, navigation, and remote sensing, due to their ability to detect and track targets in complex environments. Traditional radar systems are often constrained by fixed configurations, limiting their flexibility to different operational scenarios, hindering the exploration of alternative estimation algorithms and delaying progress in radar technology innovation.

Various studies of digital stages for radar systems have emerged to achieve flexibility. These include estimation processing [1], [2], radar dynamic reconfiguration [3], pulse compression waveform generation and matched filtering [4], [5]. FURUNO [6], represents a commercial precedent with compact radar systems that have digitally designed stages, supplying flexibility to meet various user requirements.

The primary motivation behind this work is to address this limitation by developing a reconfigurable radar platform capable of accommodating different radar configurations and providing a versatile testbed for algorithmic experimentation,

This work was supported by Universidad Nacional de Cuyo (UNCuyo) C019 2118/22 and by Universidad Nacional de Río Negro PI-40-B980.

thereby enhancing radar performance and capabilities. This flexibility and adaptability can also be used in the development of a radar with phased array technology.

In addition to enabling algorithmic experimentation, the reconfigurable radar platform serves as a valuable tool for education and training in radar engineering and signal processing. Its intuitive interface and real-time feedback mechanisms provide students and researchers with hands-on experience in radar system design, implementation, and optimization.

Section II presents an overview of hardware capabilities, development environment and modules features. Section III describes the control logic, enabling flexible adjustments of essential parameters for radar operation. Section IV covers the generation and transmission stages of the radar system, while Section V focuses on the reception stage and subsequent digital processing. Finally, Section VI discusses the conclusions.

## II. GENERAL SETUP OF THE DEVELOPED SYSTEM

The development platform for the radar system is based on FlexRIO<sup>®</sup> technology by National Instruments, through the NI 5791 and PXIe-7966 modules of Radio Frequency (RF) and Field Programmable Gate Array (FPGA), respectively.

The RF module serves as the RF frontend solution. During the transmission stage, it handles the conversion of channel signals using the digital-to-analog converter (DAC), applying low-pass filtering to each channel, performs quadrature mixing, and subsequent amplification. Conversely, during reception stage, the module is responsible for filtering, amplification, demodulation, and finally, digitalization of signals using the analog-to-digital converter (ADC).

Key features and capabilities include a clock rate of 130 MHz, 14-bit data acquisition capabilities for in-phase (I) and quadrature (Q) channels, upconversion and downconversion of RF signals ranging from 200 MHz to 4.4 GHz, instantaneous bandwidth up to 100 MHz, flexible configuration and seamless integration with the FPGA module [7]. The development of the digital stages within the FPGA module was driven by LabVIEW<sup>®</sup> due to its native support. At the left side of the image presented in Fig. 1 the chassis PXIe-1085 with both modules is presented.

The implemented system has two clock domains, as shown in the schematic of Fig. 2, which are determined by the available hardware and the application's requirements.



Fig. 1. Setup with RF measurement equipment and the developed prototype.

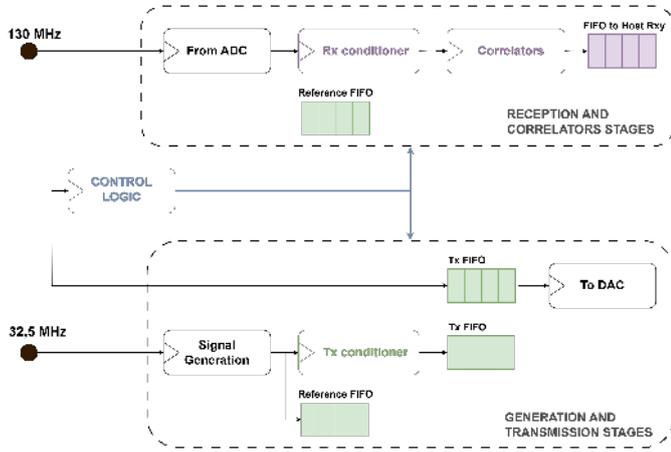


Fig. 2. Functional diagram of the digital circuit implemented in the FPGA.

The first clock domain operates at 32.5 MHz within the transmission stage, where the Signal Generation block, responsible for pulse generation is located.

The generated signal is stored in a FIFO to be used as a reference signal in the reception stage. Subsequently, the signal is conditioned to fix potential phase differences, carrier frequency offsets or gain imbalances between the in-phase and quadrature channels in the transmission port. This signal is then stored in a structure, denoted as Tx FIFO, which facilitates clock domain crossing without data loss.

The second clock domain operates at 130 MHz and manages, in parallel, the digital signals feeding the DAC of the transmission stage, the signals from the ADC of the reception stage, and supports the Control Logic block.

The signals from the ADC are filtered and compensated for imbalances in the quadrature demodulator. Subsequently, the resulting signal is correlated with the reference signal obtained from the reference FIFO using a series of correlators. The choice of how many correlators depends on the pulse shape and if oversampling in range is needed. This two parameters will define the sampling frequency of the data used to perform Doppler estimates in a final stage implemented in MATLAB®.

Finally, the configurable control logic, sends trigger signals throughout the entire system, defining reception, transmission and pulse generation windows, as well as guard times to preserve the reception circuitry.

While a pulsed radar system is developed, the flexibility of the technology used allows for easy modification to use as a continuous wave (CW) radar.

Fig. 3 presents the user-friendly interface, which is composed of three primary panels: Radar Parameters, Tx Signal Conditioner & Stats and Rx Signal Conditioner & Stats. As its name indicates, the Radar Parameters panel division is designed to easily adjust the radar parameters implemented within the Control Logic framework. The other panel division features parameters related to signal generation and sampling frequency, are shown and discussed in subsequent sections. Tx and Rx Signal Conditioner & Stats divisions display gain, IQ imbalances, frequency and phase compensation inputs in the transmission and reception chains, respectively. Finally, transmission and reception interesting data stats and LED indicators are shown.

### III. CONTROL LOGIC

The Control Logic framework forms the backbone of the radar system, enabling flexible adjustments of essential parameters for radar operation such as pulse width,  $\tau$ , guard period and the Pulse Repetition Period (PRP) defining the maximum observable range specification and giving to the radar system the capability to adapt to diverse target environments and operational scenarios.

Fig. 4 shows the implementation of this block, which takes three input parameters: PRP, pulse width and guard width in terms of 130 MHz clock ticks, and provides the trigger signals that synchronize the entire system operation in both clock domains. To achieve this, ascending and descending counters are employed. These pulses extend beyond  $130/32.5 = 4$  (in this case 5) ticks of the 130 MHz clock to ensure they are captured in the 32.5 MHz clock domain.

### IV. GENERATION AND TRANSMISSION STAGES

The Signal Generation block produces the baseband pulses; the number of samples to be generated corresponds to the pulse duration, which is generally a small fraction of the PRP, and so pulse generation can be done in the slower clock domain.

This module enables users to choose from various waveform types, including simple square pulses or compressed pulses as chirps or Barker sequences of two different lengths. The pulse compression technique is used to increase the range resolution without degrading the signal-to-noise ratio (SNR), or vice versa [8].

The pulse without modulation only requires setting the signed 16-bit constant amplitudes for the I and Q components.

For chirp waveform generation, the current sample number, start and end frequencies are used based on *sign* and *Beta* controllers, algebraic and trigonometric operations are performed according to

$$s(t) = \cos(\pi\beta t^2/\tau), \quad 0 \leq t \leq \tau, \quad (1)$$

where  $\beta$  is the value of the *Beta* controller [8]. This process utilizes the High Throughput function palette, which is optimized for high-performance single-cycle timed loop operations [9]. Due to process initiation, the 16 samples after the first entry are discarded, requiring the generation to be extended by this quantity.

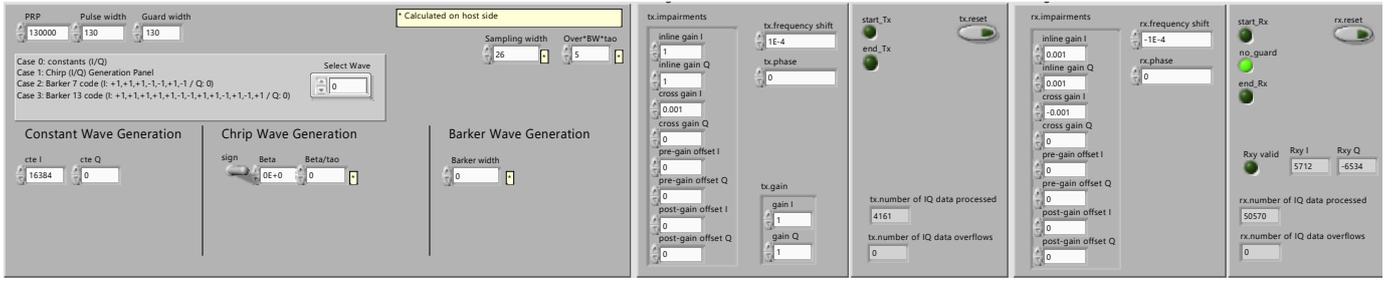


Fig. 3. User interface panels design for easy adjustments of radar parameters.

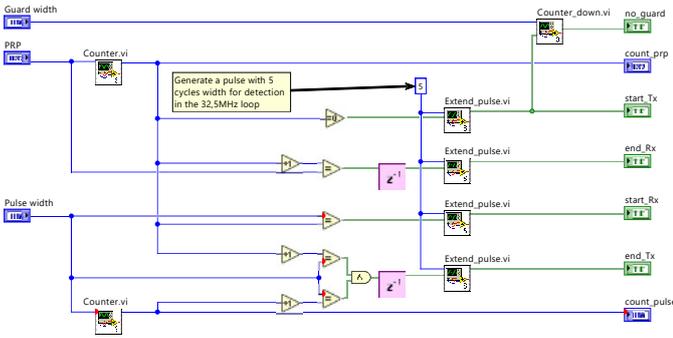


Fig. 4. Control Logic block with input parameters and synchronize signals.

The provided Barker codes are: the sequence of length 7 is  $[+1, +1, +1, -1, -1, +1, -1]$ , and the sequence of length 13 is  $[+1, +1, +1, +1, +1, -1, -1, +1, +1, -1, +1, -1, +1]$ . Depending on the chosen sequence length,  $L$ , a shift register of seven or thirteen registers is cyclically used to obtain the next value. In addition, the current value is used according to a counter limited to the Barker width defined as  $\tau/L$ .

In Fig. 5 the results of the modulated signals generation are presented. The parameters were chosen to fit within measurement equipment screen. Figs. 5(a) and 5(b) correspond to the waveform and the spectrum, respectively, of a chirp generated with carrier frequency of 260 MHz, PRP = 0.1 ms,  $\beta = 10$  MHz and  $\tau = 8 \mu s$ , i.e. with  $\beta\tau = 80$ . Additionally, Figs. 5(c) and 5(d) display the waveform and the spectrum, respectively, of the Barker code of length 7, generated with the same carrier frequency and PRP and  $\tau \approx 0.108 \mu s$ , corresponding to 14 samples in the 130 MHz clock domain. These results correspond to what was theoretically expected.

### V. RECEPTION AND CORRELATORS STAGES

The first process after the ADC is the signal conditioning stage, for which standard LabVIEW® libraries are used. These libraries performs the desired tasks to be executed, taking into account the pipeline delay of each module and the handshaking signals, as these operations take more than one clock cycle to complete. Subsequently, the resulting signal feeds the correlation instance to obtain the statistic for the detection stage. Fig. 6 illustrates the implementation for matching the reference signal with the received signal.

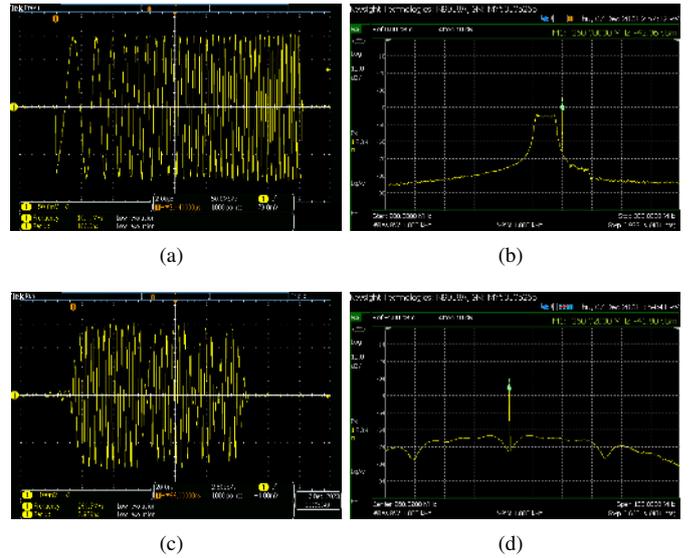


Fig. 5. Modulated signal generation. (a) Chirp waveform, (b) Chirp spectrum. (c) Barker code waveform, (d) Barker code spectrum.

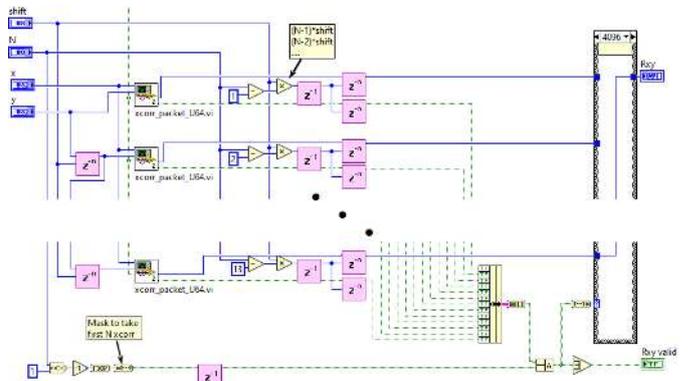


Fig. 6. Correlation instance. Received signal is progressively delayed and feed into each subsequent correlator. Output is returned based on the signal valid of each correlator and the mask.

The oversampling technique, along with a whitening transformation, allows for an increase in the number of independent samples without increasing the bandwidth,  $\beta$ , as pulse compression does [10].

Depending on the oversampling factor and the transmitted

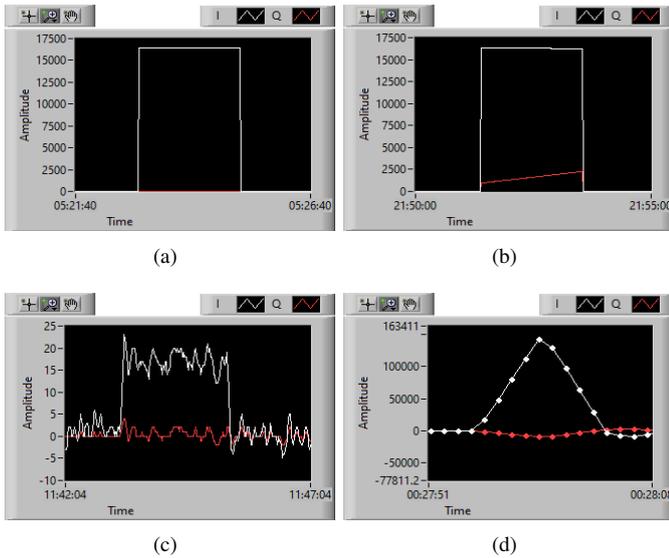


Fig. 7. Simulation results corresponding to  $1 \mu\text{s}$  simple pulse with oversampling factor of 5. (a) Generated pulse. (b) Complex envelope of the transmitted signal. (c) Complex envelope of the received signal. (d) Correlation output.

pulse time-bandwidth product [8],  $\beta\tau$ , the parameter  $N$  is defined. This parameter establishes a mask that selects the valid results among 1 and 13 correlators, highlighting the system's flexibility in adapting to different sampling rates and oversampling scenarios. The received signal is shifted based on the parameter  $shift$ , defined as  $\tau/N$ , which is progressively delayed and feed into each subsequent correlator. Each correlator is implemented according to the expression

$$r[m] = \sum_{n=0}^N y^*[n]s[n+m], \quad (2)$$

where the lag  $m$  takes the values of the successive feed delays, i.e.  $0, \tau/N, \dots, (N-1)\tau/N$ , and the output is delayed in reverse order resulting in a sample every  $shift$  ticks. Finally, the data from the indicated correlator is selected through the multiplexer output based on the signal valid of each correlator and the mask. A pipeline strategy is implemented in order to break down the longest path and ensure that the timing requirements imposed by the 130 MHz clock are met.

Fig. 3 displays the configuration for a  $1 \mu\text{s}$  simple pulse, i.e. with  $\beta\tau = 1$ , corresponding to 130 samples in the 130 MHz clock domain,  $1 \mu\text{s}$  guard period, and assuming an oversampling factor of 5 over the range resolution, which results in a  $shift$  parameter value of  $130/5 = 26$ , that corresponds to 5 correlators with progressively lags of 0, 26, 52, 78 and 104.

In Fig. 7 are presented the results of simulations carried out for a fixed target located at 1.5 km away from the radar, in an attenuated channel model with  $\text{SNR} = 12 \text{ dB}$ . These results correspond to what was theoretically expected. Artificially IQ imbalances and 13 kHz oscillator frequency error are introduced in the transmission stage, which are compensated for in the reception stage.

TABLE I  
FPGA RESOURCES USAGE

Device Utilization	Used	Total	Percent
<b>Total Slices</b>	11846	14720	80.5
<b>Slice Register</b>	20889	58880	35.5
<b>Slice LUTs</b>	35802	58880	60.8
<b>Block RAMs</b>	13	244	5.3
<b>DSP48s</b>	100	640	15.6

In the Table I are depicted the resources used in the PXI FPGA Module for FlexRIO<sup>®</sup> for the design compiled with Xilinx ISE 14.7. The FPGA model is Virtex-5 xc5vSX95T with an outside memory of 512 MB DRAM. Note that there are some margin to implement additional functionalities, and it is evident that the correlator consumes the most resources.

## VI. CONCLUSION

The article highlights the successful development and validation of a flexible FPGA-based radar platform capable of generating, transmitting, and processing diverse baseband signals. The comprehensive control logic framework enables dynamic adjustments of critical parameters, allowing the radar system to adapt to varied operational requirements. The integration of advanced DSP modules enhances signal accuracy and performance, further underscoring the versatility and effectiveness of the FPGA-based radar system. FPGA resources usage suggest that, as a future step, other pulse shapes may be synthesized and the correlators might be optimized to enhance the performance of this module. In conclusion, this research serves as the initial step towards the implementation and practical application of phased array radar technology and potential future enhancements applications in real-world scenarios.

## REFERENCES

- [1] T. Brimeyer, C. L. Martin, E. Loew, G. Farquharson, S. Khatri, and S. Paul, "A generic radar processor design using software defined radio," in *33rd Conf. Radar Meteorology Amer. Meteor. Soc.: Cairns, AU.*, vol. 29, Jan. 2007, pp. 796–806.
- [2] H. Nicolaisen, T. Holmboe, K. V. Hoel, and S. Kristoffersen, "High resolution range-Doppler radar demonstrator based on a commercially available FPGA card," in *Int. Conf. Radar*, 2008, pp. 676–681.
- [3] Y. Zhang, Z. Wang, and J. Wang, "Integrated radar signal processing using FPGA dynamic reconfiguration," in *CIE Int. Conf. Radar*, 2016.
- [4] A. Orduyilmaz, G. Kara, M. Serin, A. Yildirim, A. C. Gürbüz, and M. Efe, "Real-time Pulse Compression Radar Waveform Generation and Digital Matched Filtering," in *IEEE Radar Conf.*, 2015, pp. 426–431.
- [5] F. Yinjuan, L. Yong, H. Qiongdan, and Z. Kunhui, "Design and analysis of LFM/Barker RF Stealth Signal Waveform," in *IEEE 11th Conf. Ind. Electron. Appl.*, 2016, pp. 591–595.
- [6] T. Kashiwa, Y. Asada, and T. Kobayashi, "Weather radar: Design-to-deployment using the NI platform," FURUNO, Technical note, 2014.
- [7] N. Instruments, *User Manual and Specifications NI 5791R RF Transceiver Adapter Module*, May 2013.
- [8] M. A. Richards, *Fundamentals of Radar Signal Processing*. New York: McGraw-Hill, 2005.
- [9] N. Instruments, "The NI LabVIEW high-performance FPGA developer's guide," National Instruments, Tech. Rep., Feb. 2014.
- [10] S. M. Torres and D. S. Zrnić, "Whitening in range to improve weather radar spectral moment estimates. part I: Formulation and simulation," *J. Atmos. Ocean. Technol.*, vol. 20, pp. 1422–1448, Nov. 2003.

# Floating-Assistant: An Educational Tool for Teaching Single and Double Floating Point Representations in Computer Programming Courses

Christian Alejandro Saldaña-Calderón, Irving Jael Martínez-Aguilar, Jesus Guadalupe Herrera-Vanoye, Juan Eduardo Tovar-Diaz, Luis Antonio González-Castro, Yahir Hernández-Mier , Said Polanco-Martagón , Marco Aurelio Nuño-Maganda\*  
Intelligent Systems Department, Polytechnic University of Victoria  
Victoria, Tamaulipas, 87138, Mexico  
Email: \*mnunom@upv.edu.mx

**Abstract**—In this article, we propose a didactic support system focused on students understanding the representation of numbers in floating point format. The application is designed for engineering students related to electronics and information technology since there are several online platforms that require an internet connection, which is challenging to use in a scenario with a lack of connectivity. We propose an application that allows the student not only to go from hexadecimal to floating point and vice versa but also to break down the procedure in steps, allowing the student to understand the operation of the floating point format.

**Index Terms**—Floating point teaching, floating point representation, educational app, desktop app

## I. INTRODUCTION

Floating point representation is fundamental for representing real numbers within a finite memory space. Almost every language has a floating-point datatype; computers from PCs to supercomputers have floating-point accelerators; most compilers will be called upon to compile floating-point algorithms from time to time; and virtually every operating system must respond to floating-point exceptions such as overflow [1].

Teaching computer architecture in engineering is a fundamental challenge these days. It is essential to understand numerical representations, specifically those that allow working with floating point numbers, as this gives students a broad overview of low-level hardware operation and an understanding of representation issues. Computational tools are required to support the student in understanding floating point representation. Today, most digital computers use binary floating-point representation to represent decimal numbers, with single precision using 32 bits and double precision using 64 bits [2]. In essence, floating point is a binary or decimal format that comprises three main components: the sign, the mantissa, and the exponent. These elements work together to represent numbers with different magnitudes and precision's, thus adapting to the specific needs of each application.

Numerical computing relies heavily on floating point computation. Currently, most computers offer the IEEE 754 floating point representation standard to support floating point computation. This standard resulted in the eighties

from the cooperation between academic computer scientists and hardware manufacturers. The IEEE floating point representation makes use of an exponential notation to represent real numbers, in which any real number is decomposed into: (1) sign, (2) mantissa or significant and (3) an exponent [3].

In essence, the standard aimed at (1) making floating point arithmetic as accurate as possible, within the constraints of finite precision arithmetic; (2) producing consistent and sensible outcomes in exceptional situations (e.g., overflow, underflow, infinite, ...); (3) standardizing floating point operations across computer systems; and (4) providing the programmer with control over exception handling (e.g. division by zero). Nowadays, most computers offer this standard for floating point computation. [4]

## II. STATE OF THE ART

We review didactic tools for teaching floating-point number representation both online and desktop. Related to desktop app, in [5], the authors presents a visualization tool that helps instructors teach the reasons for the inaccuracies caused by floating-point arithmetic (FPA), their impact and significance in programs, and the techniques to improve the accuracy. In [6], the authors propose an iterative, single precision, floating point multiplier for educational use, complementing the practical activity in Computer Architecture related course.

With respect to online tools, we found several links, but there are few articles describing the design and testing of such tools. In [7], the authors presents tutorial tools for students to practice binary basics, two's complement representation and arithmetic, and IEEE 754 floating-point representation.

We find tools oriented to the design of arithmetic-logic units where floating point concepts are required. In [8], the authors proposed the design of a computer that includes an arithmetic-logical unit (ALU) capable of implementing operations over a floating-point number format. The proposed computer allows that students understand in a more optimal way the theoretical concepts taught about floating-point arithmetic.

### III. BACKGROUND

In computing, all data is represented in binary form, made up of sequences of ones and zeros. While integers can be represented directly in binary using a fixed number of bits, real numbers present a challenge due to their potentially infinite precision and range. To address this challenge, computer architects designed floating point representations. Floating-point numbers are represented using a format akin to scientific notation, enabling the representation of both extremely large and infinitesimally small numbers. This format comprises three primary components:

- Sign bit: Determines the sign of the number, indicating whether it is positive or negative.
- Exponent: Defines the scale of the number, effectively shifting the decimal point leftward or rightward.
- Mantissa: Houses the precision or accuracy of the number, providing the digits constituting the significant figures.

The IEEE 754 standard, established by the Institute of Electrical and Electronics Engineers (IEEE), is the most widely used standard for floating-point representation. When using the standard, a real number is encoded as a sequence of bits split into three fields: sign of the mantissa, exponent, and mantissa. The sign of the mantissa is set to zero or one, to represent positive or negative numbers, respectively. The exponent is encoded in integer-biased representation. Only the fractional part of the mantissa is represented, thus the term fraction is also used to refer to this field. The standard provides different formats to encode real numbers; the two most widely used, single precision and double precision [9].

Single precision in the IEEE Standard 754 involves 32 b, 1 b for the sign, 23 b for the mantissa, and 8 b for the exponent, using the implicit binary base. Double precision in the standard makes use of 64 b, 52 for the mantissa, and 11 for the exponent. The mantissa is assumed to be normalized and only includes the bits in the fractional part (the bit at the left of the decimal point is implicit and, normally, 1 [10]. Binary floating-point values are sometimes misunderstood. It is important to remember that not every floating-point value can be represented by a finite-sized floating-point number. The size of the exponent in the number dictates the range of values that the number can hold, and the size of the mantissa relates to the spacing of each value that can be represented exactly. Thus the 64-bit floating-point format allows for values with a larger range of values and that can be more accurately represented.

### IV. PROPOSED SYSTEM

We propose the development of an application in C++ with QT for the representation of floating point, where the calculations carried out to go from a decimal or hexadecimal number to a binary number represented by the sign (first value), the exponent (next 8 or 11 depending on the precision), and mantissa (the rest of the values). The entered data will go through a process in which it will be validated whether it is a hexadecimal number or a decimal number. If it is hexadecimal, it will be converted to decimal using scientific notation, and if

it is decimal, it will proceed directly to the other conversion processes.

Once the entered data is established as decimal, the conversion of the binary number of the integer part will proceed so that the bias of the exponent can be obtained, and subsequently, the mantissa of the fractional part will be obtained.

The entered number will be displayed in binary and then its normalization in the upper fields, while the processed binary number (i.e., its representation in floating point) can be viewed in the lower part, followed by its expression in hexadecimal.

The user interface is made up of several data entry fields, however you can only enter the desired values through the first field in the upper left, since the other fields will only be auto-filled.

- Following the data entry field is the selection field where you can decide whether to use single or double precision.
- The calculate button will send the input data for processing.
- The original number field will show the entered value, if it was hexadecimal it will convert it to decimal notation.
- The fixed point number field will show the decimal value converted to binary, where the decimal point will be added, depending on whether it is in single or double precision it will change.
- The exponent calculation field will show the exponent of the number entered and its bias calculation (also in binary).
- The mantissa calculation field will show the already calculated mantissa of the fractional part.
- The process description field will show the steps performed.

The lower fields will show the binary number of the sign (the first field from left to right), the exponent (the next 8 or 11 depending on the precision), and the mantissa (the rest of the fields), and the fields in hexadecimal, where each field is calculated from every 4 fields in binary.

### V. IMPLEMENTATION AND RESULTS

Figure 1 shows the result of running the application using a floating point number as input. The user can select single and double precision, the latter chosen for this test. On the right side is shown a panel with the breakdown of the operations, among which are the fixed point conversion process, the normalization process including obtaining the exponent, the exponent process to get the biased exponent, as well as its representation in binary, and finally the adjustment of the bits including the sign, exponent and mantissa fields to generate the hexadecimal equivalent shown at the bottom of the interface.

Figure 2 shows the result of running the application using a hexadecimal codification of a double-precision floating number. On the right side is shown a panel with the breakdown of the operations, among which are field decoding of the floating point number and computation of each field value (sign, exponent, and mantissa). Based on the fields obtained, the app computes the floating number and informs the user of the results in the interface.

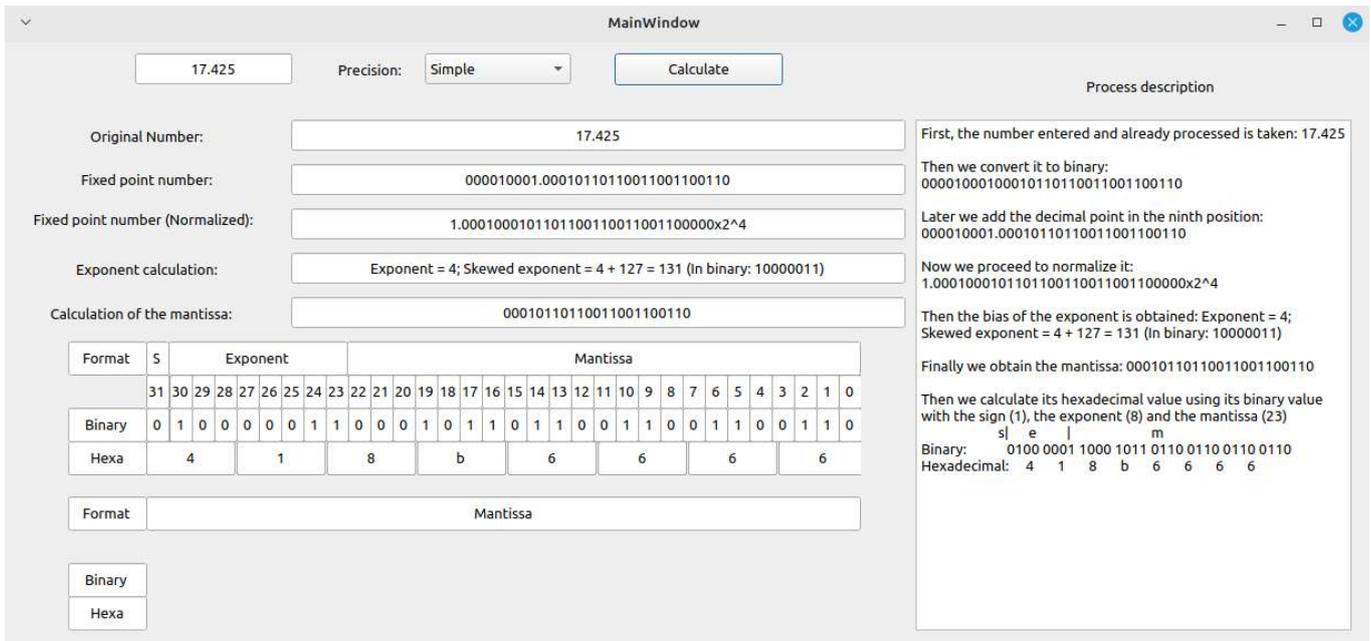


Fig. 1: Test the value 17.425 in double precision

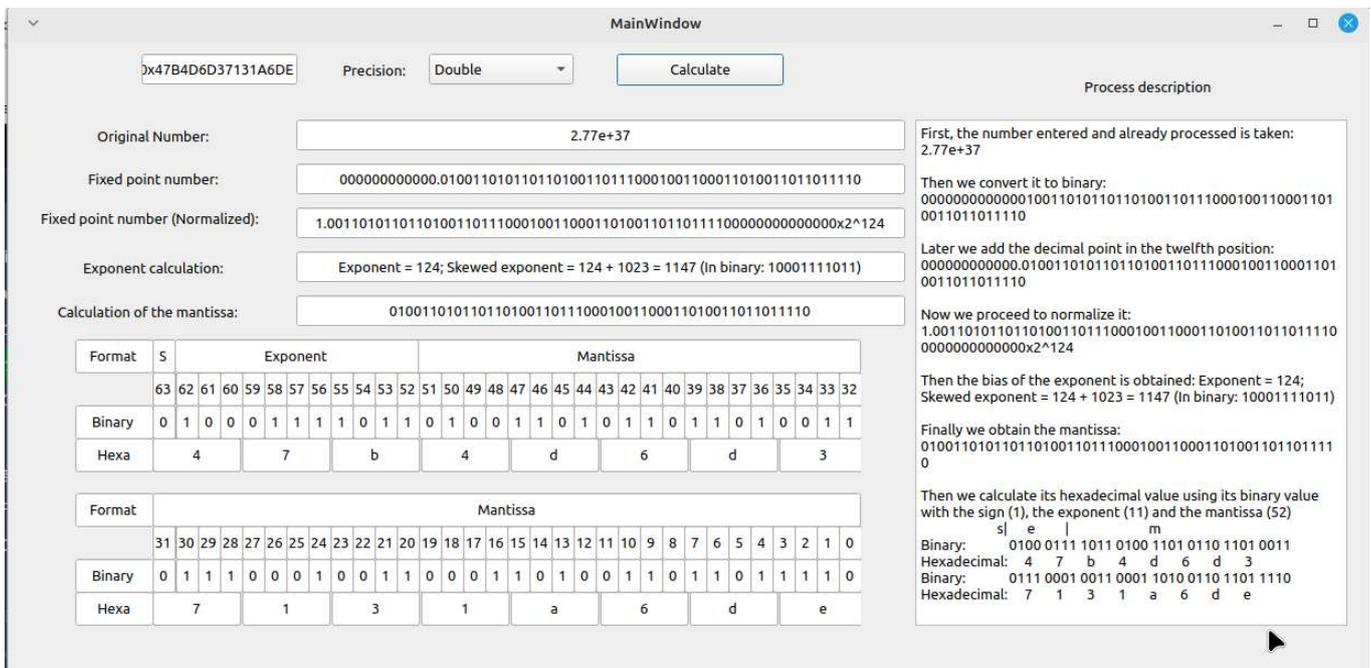


Fig. 2: Test the value 0x47B4D6D37131A6DE (2.77e+37) in double precision

To run the application, the student requires a computer with any operating system installed since the developers generated the binaries for Windows, Linux, and Mac. The application requires the student to have prior knowledge of certain concepts. The student is assumed to understand the conversion process from decimal to binary, from binary to hexadecimal, and vice versa. Concerning this point, the instructor decides if students in tests can use a calculator for this purpose or to request that the student perform the operations manually. It is also necessary for the student to understand basic concepts of scientific notation, useful at an early stage of converting real

numbers in floating point format.

We design a three-phase application validation process. In the first phase, we assigned each student a set of exercises they must solve without the application, and we applied a pre-use survey and an exam. In the second phase, the student solves another set of exercises, where the use of the developed application is allowed as a suggested complementary resource (to corroborate the answers of the first phase or to clarify doubts regarding those of the second phase), and post-use evaluation is applied. In the third phase, the student solves an exam, and we compared his obtained score with the scores

in phase 1.

Students of the Languages and Automata course of the Information Technology Engineering program at the Information Technologies Engineering of the Polytechnic University of Victoria tested the proposed application. The users answered pre- and post-use surveys, and we got interesting conclusions from the answers. The tool provides students with additional feedback on the exercises provided in class and allows them to perform better on the exam. Another significant advantage is that since it is a desktop tool, it does not require an internet connection, which allows the student to do floating point representation exercises without requiring a wireless internet connection.

We requested the following test group of 15 students to encode 20 numbers in floating point and 20 starting from a hexadecimal representation. We used a C++ program executed on a PC to verify their results, which were 100% correct.

## VI. CONCLUSION AND FUTURE WORK

In conclusion, the exploration and manipulation of floating-point numbers within the digital realm is foundational to a multitude of computational applications, from scientific research to economic analyses. The development and widespread adoption of the IEEE 754 standard has significantly standardized and improved the reliability of floating-point arithmetic, allowing for a more consistent and predictable performance across different computing systems.

The proposed system allows us to understand the mechanics behind floating point a little better by visualizing the steps that must be taken in converting decimal or hexadecimal formats to a binary floating point representation.

A group of students tested the application developed in this article, and according to the surveys applied before and after its use, the students found the application valuable and exciting. In addition, the application students evaluated the app extensively to find bugs and validate its correct functioning. Among the future improvements to the proposed application is its migration to a mobile application, which will allow the student to review the concepts of floating-point representation without requiring a computer.

## VII. CODE AVAILABILITY STATEMENT

The educational single and double floating point desktop app proposed in this paper is publicly available at <https://github.com/mnunom-upv/An-Educational-Single-and-Double-Floating-Point-Desktop-App>, under an MIT licence.

## REFERENCES

- [1] D. Goldberg, "What every computer scientist should know about floating-point arithmetic," *ACM Comput. Surv.*, vol. 23, p. 5–48, mar 1991.
- [2] D. A. Faux and J. Godolphin, "The floating point: Tales of the unexpected," *American Journal of Physics*, vol. 89, pp. 806–814, 08 2021.
- [3] J.-J. Fernández, I. Garcia, and E. M. Garzón, "Floating point arithmetic teaching for computational science," *Future Generation Computer Systems*, vol. 19, no. 8, pp. 1321–1334, 2003. Selected papers from the Workshop on Education in Computational Sciences held at the International Conference on Computational Science.
- [4] E. M. Garzón, I. García, and J. J. Fernández, "An approach to teaching computer arithmetic," in *High Performance Computing for Computational Science — VECPAR 2002* (J. M. L. M. Palma, A. A. Sousa, J. Dongarra, and V. Hernández, eds.), (Berlin, Heidelberg), pp. 269–283, Springer Berlin Heidelberg, 2003.
- [5] Y. Gu, N. Onder, C.-K. Shene, and C. Wang, "Fpavizual: A tool for visualizing the effects of floating-point finite-precision arithmetic," in *2014 ASEE Annual Conference & Exposition*, pp. 24–627, 2014.
- [6] F. Opritoiu, S. Carapencea, and M. Vladutiu, "Fpga-based single precision iterative floating point multiplier for educational use," in *2014 IEEE 20th International Symposium for Design and Technology in Electronic Packaging (SIITME)*, pp. 305–308, 2014.
- [7] B. Peng, "Online tutorial tools to practice data representation," in *Proceedings of the 53rd ACM Technical Symposium on Computer Science Education-Volume 1*, pp. 990–995, 2022.
- [8] A. Gersnoviez, M. Brox, C. Castillo-Márquez, M. A. Montijano-Vizcaíno, M. A. Ortíz-López, and F. J. Quiles-Latorre, "Design of a teaching computer with floating point unit for computer architecture," in *2020 XIV Technologies Applied to Electronics Teaching Conference (TAE)*, pp. 1–8, 2020.
- [9] R. Ubal, J.-C. Cano, S. Petit, and J. Sahuquillo, "Racfp: a training tool to work with floating-point representation, algorithms, and circuits in undergraduate courses," *IEEE Transactions on Education*, vol. 49, no. 3, pp. 321–331, 2006.
- [10] J.-J. Fernandez, I. Garcia, and E. Garzon, "Educational issues on number representation and arithmetic in computers: an undergraduate laboratory," *IEEE Transactions on Education*, vol. 46, no. 4, pp. 477–485, 2003.

# Comparación de Vitis-AI y FINN para implementar redes neuronales convolucionales en FPGA

1<sup>er</sup> Nicolás Urbano Pintos  
DRL - CITEDEF  
GRUPO TAMA - UTN FRH  
Prov. Bs. As., Argentina  
urbano.nicolas@gmail.com

2<sup>do</sup> Héctor Alberto Lacomí  
DRL - CITEDEF  
GRUPO ASE - UTN FRH  
Prov. Bs. As., Argentina  
hlacomí@citedef.gov.ar

3<sup>er</sup> Mario Blas Lavorato  
GRUPO TAMA  
UTN FRH  
Haedo, Argentina  
mlavorato@frh.utm.edu.ar

**Resumen**—Las redes neuronales convolucionales (CNN - Convolutional Neural Networks) son esenciales para la clasificación y detección de imágenes, y su implementación en sistemas embebidos es cada vez más deseable, ya que estos dispositivos ofrecen un tamaño compacto y bajo consumo de energía. Los FPGA han surgido como una opción atractiva debido a su baja latencia y alta eficiencia energética.

Vitis AI y FINN son dos entornos de desarrollo que automatizan la implementación de CNN en FPGA. Vitis AI utiliza una unidad de procesamiento de aprendizaje profundo (DPU- Deep-learning Processing Unit) y aceleradores de memoria, mientras que FINN se basa en una arquitectura tipo streaming y ajusta la paralelización. Ambos entornos utilizan la cuantización de parámetros para reducir la memoria necesaria.

Si bien ya existen trabajos que comparan estos entornos, en este trabajo se amplía la comparación implementando tres modelos de CNN y un modelo de redes neuronales totalmente conectado para la clasificación de imágenes en la placa de desarrollo FPGA Kria KV260 de Xilinx utilizando ambos entornos. Se detalla el proceso completo, desde el entrenamiento hasta la evaluación en FPGA, incluyendo la cuantización y la implementación en hardware.

Los resultados muestran que FINN ofrece menor latencia, mayor rendimiento y mejor eficiencia energética que Vitis AI. Sin embargo, Vitis AI presenta ventajas en términos de facilidad de entrenamiento del modelo y ofrece un proceso de implementación en FPGA más simple.

**Index Terms**—FPGA, CNN, FINN, Vitis-AI, Cuantización

## I. INTRODUCCIÓN

Las CNN son fundamentales en aplicaciones como la clasificación y detección de imágenes [1]. Estas redes neuronales utilizan una gran cantidad de capas y filtros para obtener precisiones de clasificación alta. Esto trae aparejado una utilización de memoria considerable y gran cantidad de operaciones de punto flotante. En aplicaciones donde se requiere inferir estos modelos en dispositivos portátiles, los sistemas embebidos surgen como una opción. Sin embargo, la cantidad de memoria y capacidad de cálculo necesaria para inferir en tiempo real, dificultan esta tarea. Una de las técnicas más utilizada para reducir la memoria, es la cuantización de los parámetros del modelo. Entre los enfoques actuales se destacan el uso de enteros de 8 bits [2] y las cuantizaciones binarias [3].

Los dispositivos FPGA, son una alternativa fundamental para la inferencia de estos modelos de aprendizaje profundo, debido a su baja latencia y gran eficiencia energética.

Vitis AI [4] y FINN [5] son dos entornos de desarrollo concebidos con el objetivo de automatizar la implementación de modelos de aprendizaje profundo en FPGA, ambos son de la firma Xilinx. Vitis AI, implementa un IP optimizado para la inferencia de redes neuronales de convolución, basado en un DPU y aceleradores de memoria. El DPU está formado por un planificador de trabajo, un módulo matricial de cómputo híbrido, y un módulo de memoria tipo pool [6]. En este DPU se ejecuta un microcódigo a través de un archivo con extensión xmodel generado por el compilador del Vitis AI. En cambio, FINN utiliza una arquitectura tipo streaming, e implementa las CNN a partir de 3 componentes, una Unidad de umbral vectorial de matriz, una unidad de ventana deslizante y una unidad de agrupamiento [7]. A través de factores de plegado o folding se determina la cantidad de elementos de procesamiento y carriles que realizan en paralelo las operaciones.

Machura et al. [8] implementa dos modelos de detección basados en CNN, LittleNet y YoloFINN, utilizando FINN y Vitis AI. Evalúan la precisión de detección de objetos, el rendimiento y el uso de energía en una placa de desarrollo Avnet Ultra96-V2.

Hamanaka et. al [9] realizan una comparación de FINN y Vitis AI con un modelo ResNet-8 implementado en una FPGA SOM K26 de Xilinx. Los resultados muestran FINN supera al acelerador basado en Vitis AI, en latencia, rendimiento y eficiencia energética.

El objetivo de este trabajo es ampliar la comparación de FINN y VITIS AI existente en la bibliografía. Para ello, se realiza un estudio detallado de estos entornos mediante la implementación de cuatro modelos de clasificación de imágenes. Tres de los modelos consisten en capas convolucionales y capas totalmente conectadas, variando en la cantidad de capas y tamaños de filtros. El cuarto modelo solo contiene capas totalmente conectadas.

Este estudio describe los pasos necesarios para implementar cada modelo en ambos entornos, abarcando desde la arquitectura, el entrenamiento, la cuantización y la implementación en una placa de desarrollo de FPGA Kria KV260. Además, se lleva a cabo un análisis haciendo hincapié en las métricas obtenidas en función de la complejidad del modelo. También se detalla el flujo de desarrollo de cada entorno, destacando las fortalezas y debilidades específicas de FINN y VITIS AI.

## II. METODOLOGÍA

Para este trabajo se implementaron 3 modelos convolucionales, CNV, VGG11 y mCNN, y un modelo con capas totalmente conectadas LFC. Los modelos CNV y LFC fueron desarrollados por Umuroglu et. al [5], VGG11 una versión reducida de VGG16 [10] y mCNN (mini CNN) es un modelo con 9 capas implementado por los autores. Si bien las redes totalmente conectadas no tienen filtros de convolución, son una parte fundamental en la etapa de clasificación de imágenes con CNN, por este motivo se incluyó a la comparación el modelo LFC.

A continuación se especifica los conjuntos de datos utilizados, la arquitectura de cada modelo, los hiperparámetros de entrenamiento, los procedimientos en FINN y VITIS-AI, los detalles para la preparación de la placa Kria KV-260, y las métricas empleadas en la comparación.

### II-A. Conjuntos de datos

Se utilizaron los conjuntos de datos CIFAR10, MNIST y SVHN. CIFAR10 contiene 60 mil imágenes de 32x32 píxeles, color de objetos y animales en 10 clases. MNIST contiene 60 mil números manuscritos del cero al nueve en escala de grises con un tamaño de 28x28 píxeles. Y SVHN, contiene más de 120 mil imágenes de números de direcciones de casas recortadas, del cero al nueve en color con un tamaño de 32x32 píxeles.

### II-B. Arquitecturas

En las figuras 1a, 1b, 1c y 1d se observan los tipos y cantidad de capas, y el tamaño de filtros de cada una. Siendo “Conv” capas de convolución y activación en color azul, “MaxPool” capas de pooling en color rojo y “TC” capas totalmente conectadas en color verde.

### II-C. Entrenamiento

Los modelos desarrollados para FINN fueron implementados a partir de las capas de Brevitas realizando una cuantización binaria consciente del entrenamiento, con los hiperparámetros que se detallan en la tabla I. Los modelos

	Brevitas/FINN			
	CNV	mCNN	VGG11	LFC
Filtros pre-entrenados	No	No	No	No
Tipo de capas	QuantLayers	QuantLayers	QuantLayers	QuantLayers
Épocas	1000	1000	1000	1000
Tasa de Aprendizaje	0.02	0.02	0.02	0.02
Tamaño de lote	100	100	100	100
Pérdidas	CrossEntropy	CrossEntropy	CrossEntropy	CrossEntropy
Activaciones	Identidad	Identidad	Identidad	Identidad
Optimizador	ADAM	ADAM	ADAM	ADAM
Bits	1	1	1	1

Tabla I: Hiperparámetros utilizados en Brevitas/FINN

desarrollados para Vitis AI fueron implementados en PyTorch, y entrenados con los hiperparámetros que se detallan en la tabla II. Se utilizaron pesos pre-entrados en VGG11 en los 3 modelos basados en CNN, por lo tanto, no fue necesario entrenarlo más de 50 épocas.

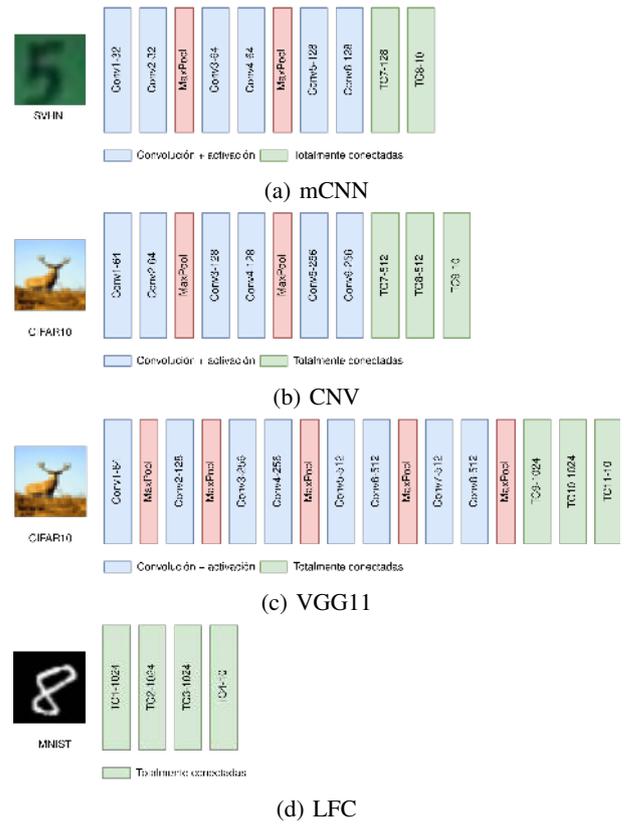


Figura 1: Arquitecturas

	pytorch/vitis-ai			
	CNV	mCNN	VGG11	LFC
Filtros pre-entrenados	Si (VGG11)	Si (VGG11)	Si (VGG11)	No
Tipo de capas	nn.Layers	nn.Layers	nn.Layers	nn.Layers
Épocas	50	50	50	50
Tasa de Aprendizaje	0.2	0.2	0.2	0.2
Tamaño de lote	100	100	100	100
Función de pérdidas	CrossEntropy	CrossEntropy	CrossEntropy	CrossEntropy
Función de activación	ReLu	ReLu	ReLu	ReLu
Optimizador	SGD	SGD	SGD	SGD
Bits	32	32	32	32

Tabla II: Hiperparámetros utilizados en Pytorch/Vitis-AI

### II-D. Procedimiento en FINN

El procedimiento en FINN se llevó a cabo en el contenedor Docker FINN 0.9 dev en Ubuntu 18.04. Se utilizó la versión 2022.2 de Vivado y Vitis HLS. A continuación se describen los pasos:

- Construcción y entrenamiento del modelo utilizando las capas cuantizadas de Brevitas. De acuerdo a las recomendaciones de la documentación de FINN se entrenó 1000 épocas. El modelo se almacena en un archivo .tar y es exportado al formato ONNX con Brevitas.
- Estimación de los recursos (LUTs, BRAM, DSP y URAM) y del rendimiento a partir del constructor `build_data_flow`. Para este paso es necesario definir los parámetros de diseño, como el tiempo de reloj, el dispositivo objetivo, y los FPS objetivo. Para todos los casos

se utilizó 10 ns como tiempo de reloj, *KV260\_SOM* como dispositivo y 10000 FPS. Vale la pena aclarar que los FPS objetivo es solo una condición de diseño, los FPS resultantes del modelo dependerán de la optimización de los recursos. Para este trabajo, se utilizó el auto plegado o auto folding que ofrece el constructor. Aunque es posible mejorar el rendimiento de estos aceleradores ajustando manualmente el plegado, este trabajo se centra en el estudio de entornos de desarrollo automatizado.

- Construcción del modelo con *build\_dataflow* que consta de generación de código hls, generación del IP, síntesis del archivo con extensión bit y generación del driver. Estos últimos archivos son copiados a la memoria SD de la placa de desarrollo Kria KV260.

### II-E. Procedimiento en Vitis-AI

En Vitis-AI, el procedimiento se llevó a cabo en el contenedor Docker Vitis-AI-2.5.0 en Ubuntu 18.04 y constó de los siguientes pasos:

- Carga del modelo de punto flotante y cuantización a INT8 con la función *torch\_quantization* de PyTorch.
- Evaluación de la precisión del modelo cuantizado.
- Compilación del modelo cuantizado para generar las instrucciones de la DPU utilizando *vai\_c\_xir*, es necesario definir el modelo del DPU, en este caso se utilizó *DPUCZDX8G\_ISA1\_B4096\_MAX* [6] porque es compatible con la versión 2.5 de Vitis AI, y está optimizada para la familia Zynq UltraScale+ MPSoC de Xilinx. En este punto se genera un archivo extensión *xmodel* y se copia en la memoria SD de la placa Kria KV260.

Si bien Vitis AI ofrece Vitis AI Optimizer [11] para reducir la complejidad del modelo, a partir de técnicas de poda, reduciendo pesos redundantes y manteniendo la pérdida de precisión lo más baja posible. Esta herramienta no fue utilizada en este trabajo de comparación, ya que al podar el modelo se está cambiando la cantidad de filtros, pesos y activaciones.

### II-F. Preparación de placa de desarrollo Kria KV260

Para evaluar ambos métodos en un mismo sistema operativo, se optó por instalar en la tarjeta SD de la placa de desarrollo Xilinx Kria KV260 el sistema operativo Ubuntu 20.04.3 LTS, especialmente desarrollado para estas placas. Además, se instalaron las bibliotecas KRIA-PYNQ, el cual contiene PYNQ-DPU, que permite instanciar una DPU, cargando primero el overlay de la DPU y el archivo con extensión *xmodel* compilado por el Vitis AI. Y por último, se instaló la biblioteca FINN-EXAMPLES, la cual contiene los drivers para cargar los overlays en extensión *bit* generados por FINN.

### II-G. Métricas

Se utilizaron las siguientes métricas:

- Precisión TOP1: Se calcula como el porcentaje de imágenes para las cuales el modelo predice correctamente la clase correcta como la primera opción entre todas las clases posibles.

- Latencia: El tiempo desde el inicio hasta el final de la inferencia para una sola imagen.
- Rendimiento: Es la cantidad de imágenes que se infieren en un segundo.
- Potencia media: Se calcula la potencia instantánea a partir de la lectura de los sensores de corriente y tensión de la placa de desarrollo. Luego, se realiza la inferencia completa del conjunto de datos de evaluación correspondiente a cada modelo analizado y se calcula la potencia media.
- Eficiencia Energética: Se calcula a partir del cociente entre el rendimiento y la potencia media.

## III. RESULTADOS

En la tabla III se observan los recursos utilizados para cada modelo. En Vitis AI, todos los modelos son ejecutados en el DPU (4096), en este caso se utiliza el 44 % de los LUTs, disponible, esta versión de DPU no utiliza BRAM, el 45 % de los DPS y el 100 % de la URAM. En la misma tabla se observan los recursos utilizados para cada modelo, en el caso de los modelos mCNN, CNV y VGG11 se nota que a medida que aumentan la cantidad de capas (8,9 y 11 respectivamente) aumenta el uso de LUTs.

	Disp.	Vitis-AI		FINN		
	KV260	DPU	mCNN	CNV	VGG11	LFC
LUTs	117120	51843	25492	39589	71574	18445
BRAM	144	0	34	142	127	112
DSP	1248	566	0	0	0	0
URAM	64	64	0	0	33	0

Tabla III: Recursos disponibles y utilizados por cada modelo

En la tabla IV se observa los resultados obtenidos en FINN y en la tabla V se observan los resultados obtenidos en Vitis AI. En ambos casos se muestran la precisión TOP1, la latencia, el rendimiento y la eficiencia energética.

Modelo	Dataset	Prec. TOP1 [%]	Latencia [ms]	Rend. [FPS]	P [W]	Efic. [FPS/W]
mCNN	SVHN	90.07	0.16496	6062	3.8	1595
CNV	CIFAR10	82.62	0.3291	3038	3.9	779
VGG11	CIFAR10	83.51	1.9801	505	4.3	116
LFC	MNIST	98.69	0.0862	11597	3.7	3134

Tabla IV: Resultados obtenidos en FINN

Modelo	Dataset	Prec. TOP1 [%]	Latencia [ms]	Rend. [FPS]	P [W]	Efic. [FPS/W]
mCNN	SVHN	96.05	0.922	1315	3.7	355
CNV	CIFAR10	87.57	0.648	2455	5.9	413
VGG11	CIFAR10	88.92	2.400	476	7.2	66
LFC	MNIST	98.83	0.9011	1368	6.5	210

Tabla V: Resultados obtenidos en Vitis-AI

En la figura 2 se observan gráficas de barra que comparan las métricas obtenidas por la implementación en FINN y en Vitis AI de cada modelo, siendo FINN representado por el color rojo y Vitis AI por el color naranja.

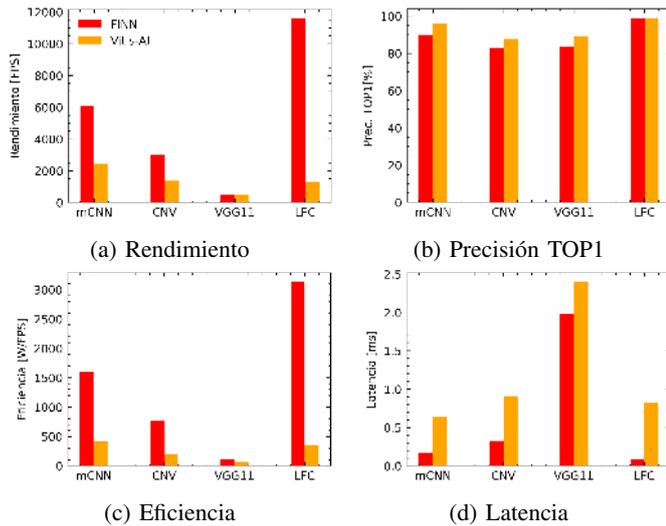


Figura 2: Comparación de resultados FINN versus Vitis AI

En la figura 2b se observa que en la mayoría de los casos, los modelos desarrollados en Vitis AI obtienen mayor precisión, esto es debido a que en FINN se utilizó una cuantización binaria, y esto produce una pérdida en la precisión, respecto a la cuantización INT8 de Vitis AI.

En la figura 2a se observa que FINN tiene un mayor rendimiento que Vitis AI, pero también se nota que a medida que aumentan la cantidad de capas de convolución, la diferencia de rendimiento disminuye, como el caso de VGG11. En el caso de LFC, modelo que solo contiene capas totalmente conectadas, el rendimiento mejora en más de 8 veces. En la figura 2c se observa que la eficiencia es notablemente mayor en los modelos implementados en FINN, pero en los modelos convolucionales a medida que aumentan las capas, las diferencias se acortan.

En la figura 2d, se observa que en todos los casos FINN obtiene menor latencia que Vitis AI. En el caso de las CNN, a medida que aumentan las capas, se disminuye la diferencia.

#### IV. CONCLUSIONES

En este trabajo, se implementaron tres modelos de redes neuronales convolucionales y uno solamente con capas totalmente conectadas para clasificación de imágenes en la placa de desarrollo de FPGA Kria KV260. Se utilizaron FINN y Vitis AI como entornos de desarrollo automatizados y cada modelo se implementó desde el entrenamiento hasta la evaluación en la FPGA, analizando pasos, recursos, rendimiento, latencia y eficiencia energética. Se observó que los modelos implementados con FINN presentaron menor latencia, mejor rendimiento y mayor eficiencia energética que los implementados con Vitis AI. Este trabajo añade a la literatura comparativa al analizar tres modelos basados en CNN con diferente complejidad (8, 9 y 11 capas) y un modelo con redes completamente conectadas.

La eficiencia energética y el uso de recursos difieren significativamente entre FINN y Vitis AI, especialmente con modelos de pocas capas, donde FINN adapta el hardware al recurso, mientras que Vitis AI implementa el DPU. En todos los casos,

FINN presenta una mayor eficiencia energética que Vitis AI, aunque, con un mayor número de capas de convolución, estas diferencias se reducen.

Si bien los modelos implementados en Vitis AI superan en precisión a los implementados en FINN, esto se debe a que se utilizan diferentes cuantizaciones, INT8 y binaria, respectivamente. Pero Vitis AI ofrece la ventaja de ser entrenado con capas de PyTorch, lo que permite utilizar pesos y activaciones preentrenados o aplicar transferencia de aprendizaje, reduciendo la cantidad de épocas necesarias para entrenar.

Aunque FINN ofrece un constructor automatizado, para optimizar el rendimiento es necesario realizar un plegado a medida, este proceso no se encuentra automatizado, y modifica los recursos de hardware utilizados. En cambio, Vitis AI ofrece una herramienta Vitis AI Optimizer, la cual realiza una poda del modelo, optimizando sin modificar los recursos de hardware.

Por lo tanto, para aplicaciones que requieran alta eficiencia energética y alto rendimiento, se recomienda el desarrollo con FINN, aunque se necesita un proceso de plegado a medida, y en algunos casos será necesario adaptar el modelo a los recursos de hardware. Para aplicaciones donde el rendimiento y la eficiencia energética no sean tan críticos, se recomienda utilizar Vitis AI debido a que presenta un flujo de desarrollo más sencillo y herramientas de optimización.

#### REFERENCIAS

- [1] X. Zhao, L. Wang, Y. Zhang, X. Han, M. Deveci, and M. Parmar, "A review of convolutional neural networks in computer vision," *Artificial Intelligence Review*, vol. 57, no. 4, pp. 1–43, 2024.
- [2] I. Hubara, M. Courbariaux, D. Soudry, R. El-Yaniv, and Y. Bengio, "Quantized neural networks: Training neural networks with low precision weights and activations," *Journal of Machine Learning Research*, vol. 18, pp. 1–30, 2018.
- [3] M. Courbariaux, I. Hubara, D. Soudry, R. El-Yaniv, and Y. Bengio, "Binarized Neural Networks: Training Deep Neural Networks with Weights and Activations Constrained to +1 or -1," *arXiv: Learning*, 2016. [Online]. Available: <http://arxiv.org/abs/1602.02830>
- [4] XILINX, "Vitis ai - adaptable & real-time ai inference acceleration," 2022. [Online]. Available: <https://github.com/Xilinx/Vitis-AI>
- [5] Y. Umuroglu, N. J. Fraser, G. Gambardella, M. Blott, P. Leong, M. Jahre, and K. Vissers, "FINN: A framework for fast, scalable binarized neural network inference," *FPGA 2017 - Proceedings of the 2017 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays*, no. February, pp. 65–74, 2017, doi: 10.1145/3020078.3021744.
- [6] Xilinx, "Dpucdzx8g for zynq ultrascale+ mpsocs product guide (pg338)," 2023. [Online]. Available: <https://docs.xilinx.com/r/en-US/pg338-dpu/Core-Overview>
- [7] M. Blott, T. B. Preuber, N. J. Fraser, G. Gambardella, K. O'Brien, Y. Umuroglu, M. Leeser, and K. Vissers, "FinN-R: An end-to-end deep-learning framework for fast exploration of quantized neural networks," *ACM Transactions on Reconfigurable Technology and Systems*, vol. 11, no. 3, 2018, doi: 10.1145/3242897.
- [8] M. Machura, M. Danilowicz, and T. Kryjak, "Embedded object detection with custom littleNet, finn and vitis ai dcnn accelerators," *Journal of Low Power Electronics and Applications*, vol. 12, no. 2, 2022. [Online]. Available: <https://www.mdpi.com/2079-9268/12/2/30>
- [9] F. Hamanaka, T. Odan, K. Kise, and T. V. Chu, "An exploration of state-of-the-art automation frameworks for fpga-based dnn acceleration," *IEEE Access*, vol. 11, pp. 5701–5713, 2023.
- [10] S. Liu and W. Deng, "Very deep convolutional neural network based image classification using small training sample size," *Proceedings - 3rd IAPR Asian Conference on Pattern Recognition, ACPR 2015*, pp. 730–734, 2016, doi: 10.1109/ACPR.2015.7486599.
- [11] Xilinx, "Vitis ai optimizer," 2023. [Online]. Available: <https://docs.amd.com/r/en-US/ug1414-vitis-ai/Vitis-AI-Optimizer>

# FPGA-based System for Velocity of Detonation Measurements on Detonating Cords

Silvano R. Rossi

*Dpto. Ing. Electromecánica - Núcleo  
INTELYMEC – CIFICEN (UNCPBA-  
CICPBA-CONICET)  
Facultad de Ingeniería, UNCPBA  
Olavarría, Argentina  
srossi@fio.unicen.edu.ar*

Roberto J. de la Vega

*Dpto. Ing. Electromecánica - Núcleo  
INTELYMEC  
Facultad de Ingeniería, UNCPBA  
Olavarría, Argentina  
rjdlv@fio.unicen.edu.ar*

Franco E. Déber

*Dpto. Ing. Electromecánica - Núcleo  
INTELYMEC  
Facultad de Ingeniería, UNCPBA  
Olavarría, Argentina  
fdeber@fio.unicen.edu.ar*

**Abstract**—This work presents the most important aspects of the development of a system designed to measure velocity of detonation (VOD) of detonating cords used in the mining industry. The system utilizes the point-to-point measuring method, employing optical fibers as sensing elements. It comprises an FPGA device that enables a multi-channel, easily scalable system, and a microcontroller that manages the user's interface. This instrument was developed in response to a request from a detonating cords manufacturing company, addressing the absence of such equipment in the national market.

**Keywords**— *velocity of detonation, detonating cord, FPGA*

## I. INTRODUCTION

Velocity of detonation (VOD) refers to the speed at which the detonation wavefront propagates through an explosive charge [1]. Different types of explosives have different VOD and the increase in VOD value is related to the explosive's power. Thus, accurate measurement of VOD is critical in the industrial explosives field as it characterizes its quality and performance [2], [3].

In the mining industry, detonating cords are flexible tubes containing explosive material inside, characterized by their high VOD with values above 5,000 m/s, currently reaching values close to 8,000 m/s [4-6]. They are used primarily to initiate detonators and as a main line to connect blastholes [7].

VOD measurement in various industries, including mining, oil, and charge/accessory manufacturing, employs a range of instruments and methods [8-10].

In general terms a system for measuring VOD requires sensor elements that are in contact with the explosive and a recorder to store the changes over time, to finally visualize the VOD on a display. Measurement systems based on continuous methods use wires or probes arranged along the explosive to measure and record the variation of an electrical variable over time. In discontinuous methods, measurements are made at specific points in the explosive charge (point-to-point), using, for example, fiber-optic cables as sensing elements arranged at different points in the explosive. The VOD is obtained by measuring the time it takes for the shock wave to travel from one sensor to other and knowing the separation distance between them [3], [11].

There are several commercial options for VOD measurement worldwide, which have been used in different studies on measurement methods and properties of explosives [7], [10], [12]. However, the alternative of low-cost devices has been little explored, particularly in developing countries, and specifically VOD meters based on Field Programmable

Gate Array (FPGA) devices. In this context, the works presented in [13-15] are deemed to be of relevance.

A novel system for VOD measurements utilizing FPGA technology was presented in [13]. It is a high-speed digital data recorder designed for measuring VOD in field applications. In [14], a VOD measurement system using two optical fibers as sensors was proposed. The system employs an FPGA to process the signals, which enhances the measurement accuracy and simplifies the system debugging. The device displays the obtained VOD on a display. The development and testing of a VOD meter called OPTIMEX, which uses multiple independent fiber optic probes as sensors, was presented in [15]. The system is comprised of an FPGA (digital system) and a microcontroller that manages the interface with the user.

This paper presents the development of a low-cost FPGA-based system to measure VOD at the specific request of a detonating cords manufacturer with ISO 9001:2015 certification. This is in view of the absence of this type of device at the national level and in much of Latin America. The critical and challenging point is related to the processing speed required to measure up to 10,000 m/s, with a time measurement resolution of 0.1  $\mu$ s. This led to the decision to use an FPGA, which allows for the implementation of a multi-channel (5 in this case) and easily scalable system. Thus, the developed system covers most applications in the mining and oil industry.

The paper is organized as follows. Section II describes the measuring method and the functional aspects of the implemented VOD. Section III discusses the results obtained, and finally, the conclusions of the work are presented.

## II. SYSTEM DESCRIPTION

### A. Measuring Method

The developed system uses fiber-optic cables as sensing elements to detect and transmit the light signal generated by the detonation wavefront. It is a "point-to-point" method, where the first fiber-optic cable signals the start of the time count and the last fiber, fixed at a known distance on the detonating cord, stops it. The distance between measurement points (called segments), divided by the time difference between the signals transmitted by the optical fibers, provides an accurate estimation of the VOD value. Using the same principle, five measurement points were implemented enabling the acquisition of four VOD measurements, which should exhibit comparable values. Otherwise, this would indicate the presence of a defect or a quality issue with the detonating cord.

The times to be measured range from 1  $\mu$ s to 1,000  $\mu$ s with a resolution of 0.1  $\mu$ s. The passage of the wavefront through a point on the sample (detonating cord) is detected by means of a plastic optical fiber inserted perpendicularly on the cord, as illustrated in Fig. 1, and connected to the VOD meter. The equipment is capable of measuring up to four travel times (five points) and calculating their velocities. The results are displayed on an LCD display, including the measured times, entered distances and calculated VODs. In addition, the system allows up to three tests to be stored with their respective date and time (to be entered for each of them). A diagram of the implemented measuring system is shown in Fig. 2.

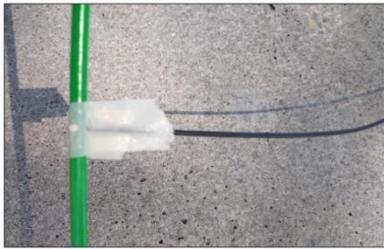


Fig. 1. Optical fiber inserted on the detonating cord.

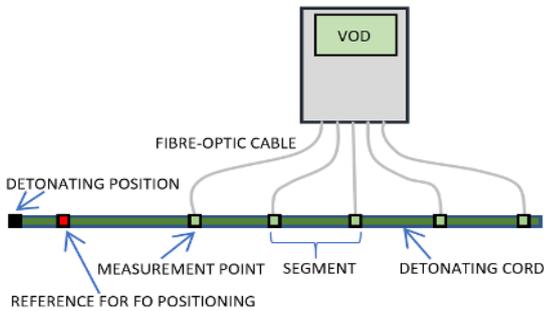


Fig. 2. Measuring method diagram.

**B. Functional Description**

Fig. 3 shows the block diagram of the VOD meter, which comprises a pulse shaper (PS) connected to the fiber-optic cables (FO), a digital system (DS), a host, a keyboard, and a display. The DS block allows to determine the time elapsed between the transition of the S0 signal (taken as the start of the count) and the transitions of the digital signals S1 to S4. This is achieved through the use of a pulse counter produced by a 50 MHz oscillator, which allows a resolution of 20 ns.

The PS block converts the light signals from the FO inputs into digital electrical signals (S0 to S4) via analogue output optocouplers for polymer optical fiber applications and high-speed response comparators. A low-to-high transition at the comparator output indicates the passage of the detonation wavefront at the respective measurement point.

Signals S0 to S4 enter a state machine (SM) which is responsible for the DS control. For the functioning of the SM, 40 states were defined. For the sake of simplicity, its operation will be briefly discussed. When the SM is enabled for testing (armed state), a rising edge of S0 in the SM triggers the synchronous 16-bit counter via CTENA signal, starting the count. The SM enables the registers (REG0-REG3) that store the number of counted pulses at transitions of signals S1 to S4. On the one hand, if no rising edge occurs at the Sx inputs of the SM, the counter will reach the end value of the count. On the other hand, if all the rising edges are detected, the counter will also reach the end value of the count and will bring the SM to the end of measurement state through the CTEND signal. In this state, the counter is disabled through the CTENA output of the SM, stopping the count to go to the register selection state. From this instance, the DS starts the process of sending to the HOST the data stored in the registers, sequentially selecting (SEL output of the SM) each register output (inputs to the 8-1 MUX) to enter the data into the UART.

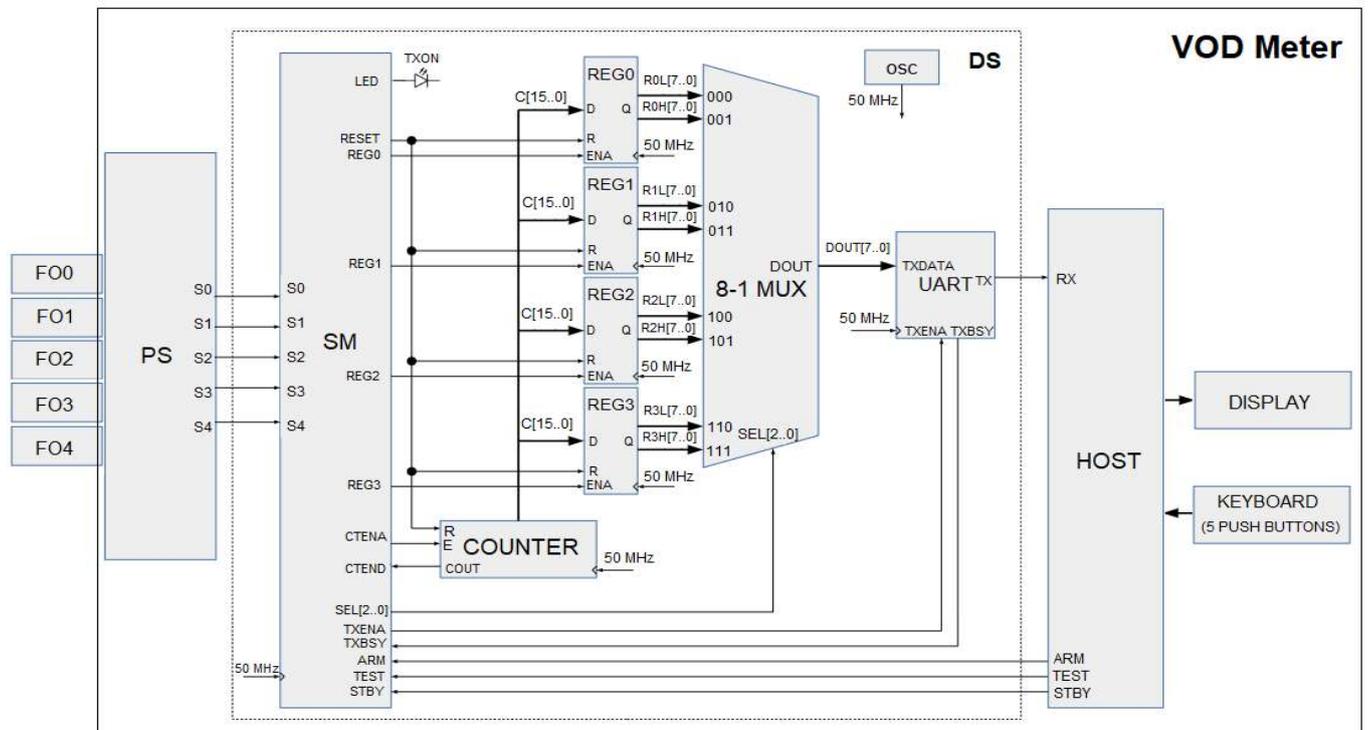


Fig. 3. Block Diagram of the VOD meter.

Once the transmission is finished, the SM enters in the standby state until a new arming order is received. Once the data is received in the host, it calculates the partial times:  $t_0 = t_{REG0}$ ,  $t_1 = t_{REG1} - t_{REG0}$ ,  $t_2 = t_{REG2} - t_{REG1}$  and  $t_3 = t_{REG3} - t_{REG2}$ . If the calculated times are less than 0, they are assigned the value 0.0. If the distances are 0 (no value other than the default was entered), the times are assigned the value 0.0. The times are then converted to ASCII code, preparing the information to be sent to the display. If the times are 0.0, “---” is displayed, and if the times are greater than 999.9, “OVL” is displayed. Then the velocities in m/s are calculated. To determine the four VODs, the host calculates the time of each segment (number of counted pulses x period of the pulses) and then the velocity of each segment (using the distance data entered by the operator). The velocities are then converted to ASCII, preparing the information to be sent to the display. If the velocities are 0.0, “---” is displayed, and if the velocities are greater than 9999.0, “OVL” is displayed. Finally, the data is shown on the display.

The SD was implemented on an FPGA device and the host on a microcontroller. This alternative was chosen based on the user's requirements regarding possible future modifications to the user's interface. For this reason, the microcontroller-based host alternative was implemented due to the ease and versatility of the software modifications.

The DS was implemented using an FPGA device from Altera's Cyclone II family supported on a generic EP2C5T144 miniboard. VHDL language was used for the hardware description. For both the description and the configuration of the DS hardware, the Quartus® II Version 13.0.0 Web Edition tool was used. The UART module was implemented by means of public HDL description.

The HOST was implemented using a Texas Instruments MSP430F247 microcontroller. It uses the flash memory available to the user to store the tests. A human-machine interface was established through a 4x20-character display and a keyboard comprising five push buttons with specific functions. Code Composer Studio™ was chosen as software development environment.

The VOD meter has five push buttons, four of which have dual functions. The functions are as follows: ENTER to start the test, UP/ARM to move up or arm, DOWN/STORE to move down or store, LEFT/NEW to move left or run a new test, and RIGHT/MENU to move right or return to the menu screen. The function of each push button is determined by the screen it is on.

III. RESULTS

Functional simulation results using ModelSim® software are illustrated in Fig. 4. The input signals to the SM are shown: ARM at logic value '1', TESTIN at logic value '0' and STBY at logic value '0'. On a rising edge at S0, the pulse counting starts and the value is displayed at the output of the registers.

Fig. 5 shows a view of the developed VOD meter and Fig. 6 shows the VOD values obtained in a field test and presented on the display. Table I summarizes the main specifications of the developed equipment.

Regarding resources, 207 out of 4,608 FPGA logic elements (4%), 151 out of 4,608 dedicated logic registers (4%) and 14 out of 89 pins (16%) were used, showing that the system can be scaled without changing the FPGA.

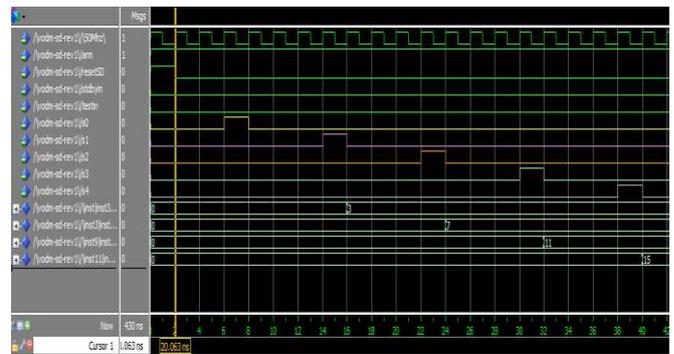


Fig. 4. Functional simulation.

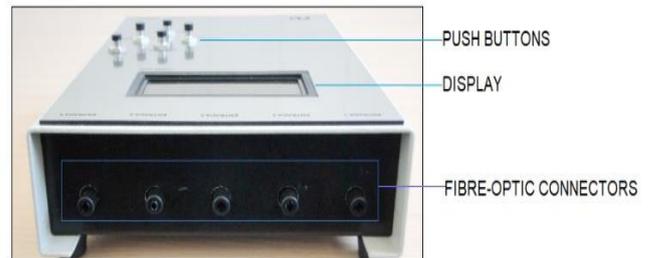


Fig. 5. VOD meter.



Fig. 6. Values on the VOD meter display.

TABLE I. VOD METER MAIN SPECIFICATIONS

Characteristics	
Parameter	Specification/Value
Input channels	5 inputs for fiber-optic connection
Maximum measurable time	999,9 μs
Time resolution	100 ns ± 20 ns
Maximum measurable distance	The sum of distances cannot exceed 999 cm
Maximum measurable VOD	9999 m/s
Memory	Storage capacity of 3 tests

IV. CONCLUSION

A low-cost FPGA-based VOD meter was developed, enabling measurements on detonating cords with VOD values of up to 8,000 m/s. The hardware design allows for scalability to accommodate more channels by reusing the hardware description made.

The VOD meter has been transferred and is currently being used for field measurements at the detonating cord manufacturer.

REFERENCES

[1] S. Saran, M. K. Jha, H. Agrawal, and A. K. Mishra, "Influence of density and viscosity of emulsion explosive on its detonation velocity," *Minetech*, vol. 42, no. 1, pp. 22-34, Jan-March 2021.

[2] M. K. Jha, B. K. Singh and H. Agrawal, "Variation of velocity of detonation (VOD) of bulk explosives under unconfined condition due to different diameter of cartridge," *Minetech*, vol. 42, no. 1, pp. 51-56, Jan-March 2021.

- [3] M. Dobrilović, V. Bohanek, and V. Škrlec, "Increasing measurement accuracy in electro-optical method for measuring velocity of detonation," *Rud.-geol.-naft. zb.*, vol. 29, pp. 49-55, 2014.
- [4] R. N. Jha, M. K. Jha, B. K. Singh, and H. Agrawal, "Influence of ground vibration due to different initiation system – A case study," *Minetech*, vol. 42, no. 1, pp. 35-43, Jan-March 2021.
- [5] K. Podoliak, "The evolution of detonator," Dyno Consult, New Leader's Conference, 2004. Available at: [https://oldcooperriverbridge.org/docs/dyno\\_nobel\\_shock\\_tube.pdf](https://oldcooperriverbridge.org/docs/dyno_nobel_shock_tube.pdf)
- [6] I. Zawadzka-Małota and T. Sałaciński, "Some remarks on the safety of methane penthrite detonating cords against the inflammability of a methane-air mixture," *Central European Journal of Energetic Materials*, vol. 19, no. 2, pp. 181-203, 2022.
- [7] National Institute of Rock Mechanics, "Evaluation of explosives performance through in-the hole detonation velocity measurement," Final Report for S&T Project, Project Code. MT/96/96, NIRM, Kolar Gold Fields, Karnataka, India, Aug. 2001.
- [8] K. Nikolczuk, A. Maranda, P. Mertuszka, K. Fuławka, Z. Wilk, and P. Koślik, "Measurements of the VOD of selected mining explosives and novel "green explosives" using the continuous method," *Central European Journal of Energetic Materials*, vol. 16, no. 3, pp. 468-481, 2019, <https://doi.org/10.22211/cejem/112481>
- [9] E. Galante, A. Haddad and N. Marques, "Application of explosives in the oil industry," *International Journal of Oil, Gas and Coal Engineering*, vol. 1, no 2, pp. 16-22, August 2013, <https://doi.org/10.11648/j.ogce.20130102.11>
- [10] A. D. Tete, A. Y. Deshmunkh and R. R. Yerpude, "Velocity of detonation (VOD) measurement techniques practical approach," *International Journal of Engineering and Technology*, vol. 2, no. 3, pp. 259-265, 2013.
- [11] S. Žganec, V. Bohanek and M. Dobrilović, "Influence of a primer on the velocity of detonation of ANFO and heavy ANFO blends," *Central European Journal of Energetic Materials*, vol. 13, no. 3, pp. 694-704, 2016.
- [12] P. Mertuszka and M. Pytlik, "Analysis and comparison of the continuous detonation velocity measurement method with the standard method," *High Energy Materials*, vol. 11, no. 2, pp. 63-72, 2019.
- [13] K. H. P. Singh, N. Malhotra and H. K. Gupta, "FPGA based development of a high speed digital data recorder for detonation velocity measurement in field applications," *Programmable Device Circuits and Systems*, vol. 10, no. 11, pp. 208-214, 2010.
- [14] W. Xiaoyan, Z. Hui, W. Jian, W. Gao, "Design of the fiber detonation velocity measuring system based on the FPGA," *Proc. Int. Conf. on Electronics and Optoelectronics (ICEOE 2011)*, Dalian, China, 2011, pp. V4-29 – V4-32. <https://doi.org/10.1109/ICEOE.2011.6013417>
- [15] J. Pachmáň, M. Künzel, K. Kubát, J. Šelešovský, R. Maršálek, M. Pospíšil, M. Kubíček and A. Prokeš. "OPTIMEX: Measurement of detonation velocity with a passive optical fibre system," *Central European Journal of Energetic Materials*, vol. 14, no. 1, pp. 233-250, 2017.

Categoría

# FORO TECNOLÓGICO

Implementación de SE

Área Temática

# Nueva planta piloto para prototipado e investigación de circuitos impresos

Diego Brengi, Sergio Guberman, Gustavo Rodriguez, Marcelo Acevedo y Alex Lozano

*Departamento de Integración de Sistemas Micro y Nanoelectrónicos*

*Dirección Técnica de Micro y Nanotecnologías*

*Instituto Nacional de Tecnología Industrial*

Buenos Aires, Argentina

Email: brengi@inti.gob.ar

**Resumen**—El desarrollo de sistemas embebidos comerciales involucra la fabricación, el ensamble y la puesta en marcha de circuitos electrónicos. Este proceso demanda del diseñador un conocimiento de los procesos involucrados. Para el caso de los primeros prototipos, se trata muchas veces de pruebas de concepto, que luego de revisadas serán modificadas y perfeccionadas hasta llegar al producto final para su fabricación en mayor volumen. Para fomentar, facilitar y fortalecer este proceso de innovación tecnológica en las pequeñas y medianas empresas, se ha creado en el INTI una planta piloto para el prototipado de circuitos impresos. Esta planta posee equipamiento para el armado, inspección y retrabajo de circuitos impresos en baja escala, enfocada específicamente en la producción de los primeros prototipos.

**Palabras clave**—PCB, circuitos impresos, prototipado, montaje, BGA, retrabajo, servicios, inspección, soldadura, ensamble

## I. INTRODUCCIÓN

El desarrollo y prototipado de un sistema embebido electrónico involucra varias etapas:

1. Diseño del circuito esquemático.
2. Diseño del circuito impreso, PCB (Printed Circuit Board) o placa electrónica.
3. Fabricación del PCB.
4. Ensamble del PCB<sup>1</sup>.
5. Inspección.
6. Puesta en marcha y verificación.

Desde hace ya varios años en el INTI, dentro del Área de Micro y Nanotecnologías, se realizan actividades de diseño de circuitos impresos para sistemas embebidos, tanto para desarrollos en proyectos propios o como servicio a empresas que lo solicitan, abordando todas las etapas mencionadas anteriormente [1]. Recientemente se ha sumado la “Planta Piloto de Prototipado de Circuitos Impresos”, compuesta por equipamiento para el ensamble e inspección de placas de circuitos electrónicos. En este trabajo se presentan los objetivos de la planta, las actividades realizadas para su implementación, los resultados y el trabajo futuro.

<sup>1</sup>Ensamble o montaje de circuitos electrónicos: La acción de ubicar los componentes electrónicos sobre la placa y luego soldarlos para obtener un circuito electrónico completo.

## II. OBJETIVOS DE LA PLANTA PILOTO

La incorporación de estas nuevas capacidades persigue los siguientes objetivos:

- Ofrecer entrenamiento y capacitación sobre el proceso de ensamble e inspección de circuitos impresos, orientado a las pequeñas empresas del rubro. Esto busca fomentar y apoyar la generación de productos innovadores, con mayor tecnología y valor agregado.
- Ofrecer a los diseñadores de sistemas embebidos una visión cercana del proceso de ensamble e inspección, para mejorar sus habilidades en cuanto al Diseño para la Manufacturabilidad (DFM o Design for Manufacturability en inglés). En el proceso de diseño de PCBs, los conceptos de DFM aportan un conjunto de pautas de diseño que intentan garantizar la capacidad de fabricación, reducir tiempos y costos de proceso, prevenir posibles problemas de producción y mejorar la confiabilidad de las placas electrónicas [2].
- Investigar y experimentar nuevas técnicas, procesos y materiales, especialmente realizando la combinación de los procedimientos y equipos clásicos de ensamble, con nuevas áreas de aplicación y tecnologías, como por ejemplo, electrónica impresa, e-textiles, *wearables*, circuitos flexibles, etc. [3] [4]
- Poseer capacidades *in-house* de ensamblaje e inspección para el prototipado de proyectos especiales o de interés estratégico.

La planta piloto no tiene como objetivo competir con los armadores nacionales de PCBs, sino ser un complemento y una alternativa en las primeras etapas del desarrollo.

## III. ACTIVIDADES REALIZADAS E IMPLEMENTACIÓN

La planificación, implementación y puesta en marcha de la Planta Piloto requirió la preparación del espacio y la adquisición e instalación gradual del equipamiento necesario, habiéndose terminado de implementar a principios de 2024. A continuación se detallan las actividades realizadas para su puesta en marcha:

- Conformación de un grupo de trabajo motivado y calificado.

- Instalación de los sistemas de aire comprimido, ventilación, distribución eléctrica (monofásica), iluminación y mobiliario.
- Diagramación del espacio para aprovechar al máximo el área asignada a la planta.
- Adquisición de equipamiento para soldadura manual y retrabajo, de ensamble y de inspección.
- Instalación, puesta en marcha y prueba de los equipos.
- Definición de procedimientos de seguridad, cuidados y operación de los equipos.
- Realización de seminarios y charlas internas de capacitación y divulgación.

Para la selección del equipamiento se tomaron en cuenta criterios técnicos y funcionales de cada equipo, como por ejemplo que sean aptos para bajos volúmenes de producciones, que trabajen las tecnologías de encapsulados más comunes y que ocupen un espacio reducido en la planta. También se priorizaron los proveedores y representantes locales debido a las complejidades de los procesos de compra y las ventajas de contar en el país con personal ya capacitado en el uso de estos equipos.

### III-A. Equipamiento para montaje manual y automático

Para el montaje manual de componentes electrónicos se dispone de estaciones de aire caliente (Hony 908) y una estación de soldadura y retrabajo (Pace MBT250) con puntas especiales como ultrafina, chisel y mini ola.

En relación a la aplicación de pasta de estaño para placas de montaje superficial se han incorporado los siguientes equipos:

- Dispensador controlado (equipo neumático) de líquidos para la aplicación de pasta de estaño o pegamento (Ver Fig. 1).
- Impresora de pasta de soldadura para stencil para el proceso de aplicación de pasta de estaño (Ver Fig. 1). A este equipo se le realizó un marco adaptador para los casos donde el stencil se pide sin marco (bajo costo).
- Se dispone en la institución de un equipo de grabado láser con el que se ha realizado la fabricación de stencils (Ver Fig. 2). Como alternativa, el stencil se puede encargar con la fabricación del PCB.

Para el montaje y la soldadura por horno se dispone de los siguientes equipos:

- Posicionamiento: Equipo automático (Pick&Place) que posee dos cámaras integradas, una fija para analizar los componentes tomados por sus boquillas verificando su integridad y centrado, y otra incorporada en el cabezal móvil que permite analizar marcas fiducias en la placa, y ver la carga desde el *feeder* [5] ( Ver Fig. 3).
- Soldadura: Para la soldadura se dispone de un horno de refusión de tres etapas de tamaño compacto y 5,5 kW de potencia, con cinta transportadora, tres etapas calefactoras de hasta 350 °C, y una etapa de enfriamiento [6] (Ver Fig. 4).

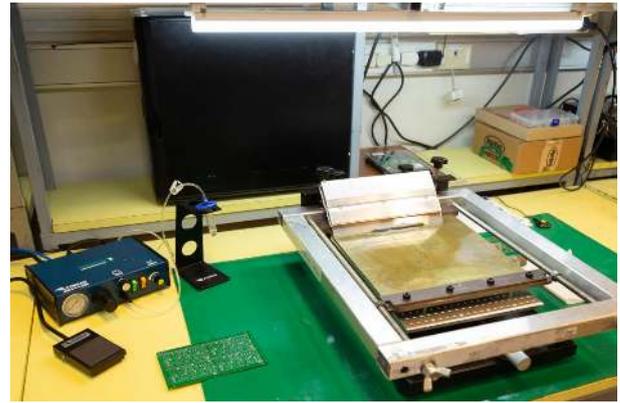


Figura 1. Dispensador para pasta de estaño y pegamento Fisnar JB1113N (izq.) e Impresora serigráfica para stencil modelo NeoDen FP2636 (der.).



Figura 2. Equipo de grabado láser utilizado para la fabricación de stencils.



Figura 3. Equipo Pick&Place para montaje automático modelo LE40V de la firma DDM Novastar.



Figura 4. Horno de refusión modelo GF-12HC-HT de la firma DDM Novastar.

### III-B. Equipamiento especial para soldadura y retrabajo

En algunos casos es necesario realizar la soldadura o desoldadura individual de componentes complejos, como por ejemplo chips BGA, LGA o QFN [7], o trabajar en un sector del PCB sin afectar al resto. Para estos casos, además de las clásicas estaciones de aire caliente y de retrabajo mencionadas anteriormente, se cuenta con equipos especiales para tal fin:

- Estación de soldadura y desoldadura por infrarrojos JOVY RE-7500. Este equipo posee un calentador inferior y uno superior que permite trabajar solo un sector de la placa.
- Equipo de soldadura y retrabajo para chips BGA [8]. Este equipo también posee calefactor superior e inferior por infrarrojos, permitiendo soldar o desoldar chips BGA (Ver Fig. 5). El usuario puede definir el perfil de temperatura acorde al producto que desea retrabajar. Debido a que posee un sistema visual de prisma con cámaras y una mecánica muy precisa, se pueden soldar con este equipo encapsulados tan pequeños como un BGA de 1 x 1 mm y componentes simples (dos terminales) de hasta 0,4 x 0,2 mm (resistores SMD tamaño 01005).

### III-C. Equipamiento para Inspección

Para la inspección tradicional de placas electrónicas se dispone de lupas con iluminación (3x y 12x) y un microscopio digital con aumento entre 18.7x y 120x. Para la revisión de soldaduras de chips BGA (Ball Grid Array), se cuenta con un equipo de inspección óptica lateral [9], con fibra óptica y aumento de hasta 180x (Ver Fig. 6). Este equipo permite obtener imágenes claras y enfocadas de las soldaduras externas de un BGA (bolitas de los dos niveles más externos del chip) y verificar que no existen obstrucciones entre las filas y columnas (posibles cortocircuitos). Adicionalmente, se cuenta con capacidades para la inspección por rayos X convencionales (2D), o mediante un tomógrafo industrial con microenfoque (3D) (Ver Fig. 7). Estas últimas capacidades se encuentran en otros sectores del instituto, con los cuales se trabaja en forma conjunta.

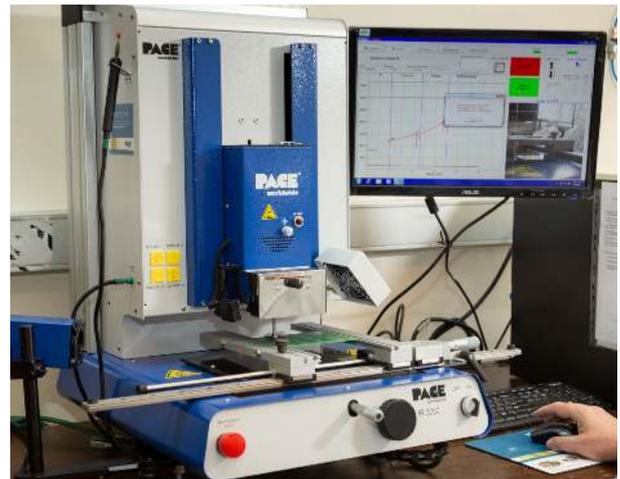


Figura 5. Equipo especializado para soldadura y retrabajo de chips BGA, modelo IR3000 de la firma PACE.

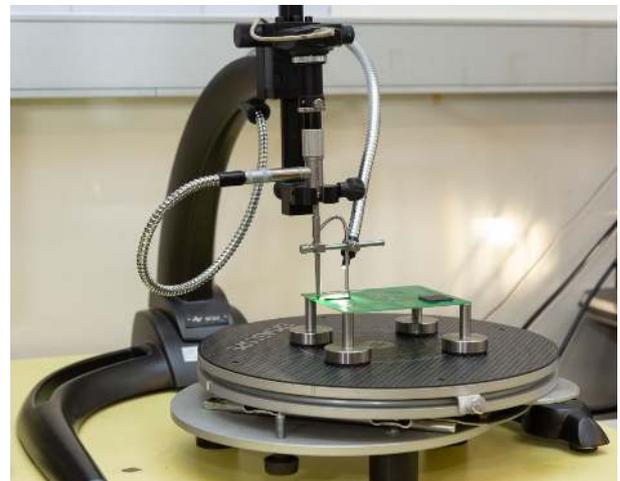


Figura 6. Equipo para inspección lateral de chips BGA, modelo Ersascope-2.



Figura 7. Tomógrafo General Electric modelo "Phoenix v|tome|x s" utilizado para la inspección por rayos X de plaquetas electrónicas.

### III-D. Disposición física

La planta piloto posee actualmente 36 m<sup>2</sup> (6m x 6m). La disposición de los equipos y áreas de trabajo se pueden observar en la Figura 8. Esta disposición podrá mejorarse y adaptarse a medida que avance la ampliación planificada (Ver Trabajos Futuros).

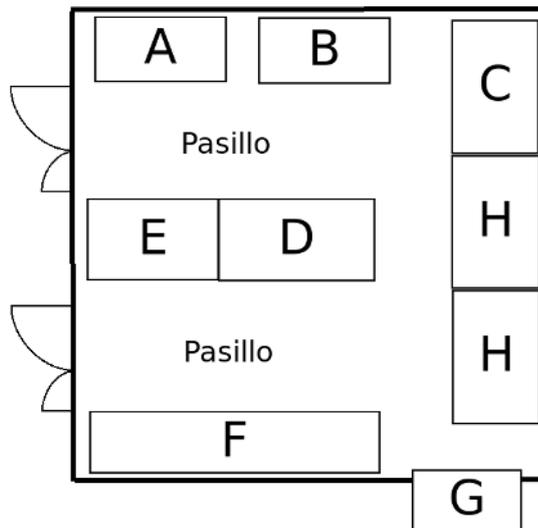


Figura 8. Disposición de la planta piloto. A) inspección lateral. B) Soldadura y retrabajo de BGA. C) Impresora de stencil y dosificador. D) Pick&Place. E) Horno de refusión. F) Almacén de componentes. G) Campana de extracción con pileta. H) Mesas de retrabajo e inspección.

### IV. RESULTADOS

Se completó la selección y adquisición del equipamiento, la formación de RRHH y la puesta en marcha, prueba y verificación de los equipos y procesos de la planta piloto de prototipado de circuitos impresos, la cual se encuentra operativa y comenzando a ofrecer servicios.

Se dispone de equipos estándar de la industria para el ensamble automatizado de circuitos impresos con tecnología de montaje superficial en baja escala, y se complementan con equipamiento especializado como la IR3000 para soldadura y retrabajo de chips BGA y equipos de inspección. Además de las capacidades propias de la planta, se ha trabajado en conjunto con otros sectores de la institución, como es el caso de la inspección por rayos X, la utilización de un tomógrafo computarizado industrial y la mecanización de stencils.

A diferencia de una planta de montaje tradicional, enfocada en resolver producciones estándar y trabajos de clientes frecuentes, la planta piloto se orienta a actividades de capacitación, investigación, experimentación, y prototipado de nuevos productos (normalmente muy bajas cantidades y con alto grado de incertidumbre en el funcionamiento), con el objetivo de fomentar la generación de nuevos productos y emprendimientos electrónicos en pequeñas empresas.

### V. TRABAJOS FUTUROS

Como parte de las actividades de la Planta Piloto, se trabaja en la realización de actividades de difusión y capacitación orientada a emprendedores y pequeñas empresas del rubro tecnológico. Esta capacitación se plantea bajo el formato de “escuela”, incluyendo la presentación de contenidos teóricos y su aplicación en actividades prácticas mediante la utilización del equipamiento disponible. Por otro lado, se está trabajando en la ampliación de las capacidades de la planta, acondicionando un segundo espacio de 25 m<sup>2</sup>. Este sector estará enfocado a procesos químicos, limpieza de stencil y mecanizado.

#### AGRADECIMIENTOS

Queremos agradecer a Alejandro y Marcos Mayer, de la empresa Mayer S.A., por su colaboración y aporte de materiales y servicios.

A Marcelo Frontalini, por su invaluable ayuda en la puesta en marcha de la Pick&Place.

A los compañeros de la Subgerencia Operativa de Mecánica y Logística, Juan Ignacio Szombach y su equipo del Departamento de Servicios de Ingeniería. A Pablo Gonzales Taboas del Departamento de Ensayos no Destructivos, por las actividades realizadas en inspección de rayos X.

Además agradecemos a Matías E. Peralta del Departamento de Validación de Equipos y Componentes del Centro Litoral de INTI, por el uso del tomógrafo industrial, y finalmente a nuestro compañero de sección, Hernán Ledesma, por las pruebas de inspección realizadas.

#### REFERENCIAS

- [1] Brengi D., Tropea S., Parra V. y Huy C. , “Soldadura, inspección y verificación, en laboratorio, de un prototipo con chip BGA”, II Congreso de Microelectrónica Aplicada (uEA 2011), ISBN: 978-950-34-0749-3, pp. 95–100, 2011. Link
- [2] Happy Holden, Clyde F. Coombs; “Planning for Design, Fabrication and Assembly”, Printed Circuits Handbook, Sixth Edition, McGraw-Hill, Chapter 19.1.,2008
- [3] IPC, “IPC Releases E-textiles Standard, IPC-8921”, Standards News E-textiles IPC-8921, 2019, Link.
- [4] Wikipedia, “Wearable technology”, [https://en.wikipedia.org/wiki/Wearable\\_technology](https://en.wikipedia.org/wiki/Wearable_technology) (accedido el 24 de junio de 2024).
- [5] DDM Novastar, “LE-40V Pick and Place Equipment”, [www.ddmnovastar.com](http://www.ddmnovastar.com) (accedido el 24 de junio de 2024).
- [6] DDM Novastar, “GF-12HT Benchtop Reflow Oven”, <https://www.ddmnovastar.com/product/gf-12ht-benchtop-reflow-oven> (accedido el 24 de junio de 2024).
- [7] A. Geczy and Z. Illyefalvi-Vitez, “Board design optimization for fine pitch BGA components”, 3rd Electronics System Integration Technology Conference ESTC, Berlin, Germany, 2010, pp. 1-6, doi: 10.1109/ESTC.2010.5642918. Link
- [8] Pace Worldwide, “IR 3000 BGA Rework Station”, [https://paceworldwide.com/sites/default/files/2019-07/IR3000\\_Manual.pdf](https://paceworldwide.com/sites/default/files/2019-07/IR3000_Manual.pdf) (accedido el 24 de junio de 2024).
- [9] Y. C. Chan, C. W. Tang and P. L. Tu, “Endoscopic inspection of solder joint integrity in chip scale packages”, 2000 Proceedings. 50th Electronic Components and Technology Conference (Cat. No.00CH37070), Las Vegas, NV, USA, 2000, pp. 569-575, doi: 10.1109/ECTC.2000.853215.

# Sistema de medición de presión de flujo pulsante

Matías Herrera y Pablo Caron  
Grupo de Mecánica de Fluidos (GMF)  
Universidad Tecnológica Nacional Regional Haedo  
Haedo, Arg.  
Email: gmf-layf@frh.utn.edu.ar

Agustín Lacomí  
Laboratorio de Técnicas Digitales  
Instituto de Investigaciones Científicas y  
Técnicas para la Defensa (CITEDEF)  
Villa Martelli, Arg.

Gerardo Imbrioscia  
Grupo de Mecánica de Fluidos (GMF)  
Universidad Tecnológica Nacional Regional Haedo /  
División de Investigación y Desarrollo en Energías Renovables (DIDER)  
Instituto de Investigaciones Científicas y  
Técnicas para la Defensa (CITEDEF)

**Resumen**—Las bombas peristálticas son dispositivos que entregan caudal a través de la acción de rodillos que comprimen una tubería flexible interna, resultando un flujo pulsatorio a la salida. Para poder medir el caudal entregado por dicha bomba se utilizó un sistema de medición de tipo placa orificio, el cual relaciona la caída de presión medida antes y después de la placa con la cantidad de fluido. A fin de lograr una calibración del dispositivo, es necesario poder conocer la respuesta dinámica de los transductores de presión, por lo que se diseñó y construyó un sistema de medición y registro de valores de presión, el cual además puede controlar la velocidad de giro de la bomba.

**Palabras Clave**—Bomba peristáltica, transductor presión, Arduino, VRFB

## I. INTRODUCCIÓN

Las bombas peristálticas son comúnmente utilizadas para proveer de electrolitos en sistemas de baterías de flujo de Vanadio (VRFB). Esta decisión se debe a múltiples factores como pueden ser la precisión, la resistencia ante líquidos corrosivos y bajo mantenimiento. Dentro de las contras se encuentra la necesidad de la calibración regular de todo el sistema y una entrega del flujo de forma pulsante [1].

Para dar una respuesta a esta problemática se desarrolló un dispositivo de placa orificio para verificar el caudal en tiempo real. Este conjunto está compuesto por dos tuberías conectadas a través de una placa con un orificio calibrado. Antes y después de la placa se ubican sensores transductores de presión, los cuales registran la presión estática a través de venas de conexión a la tubería central, como se muestra en la figura 1.

Para poder llevar un registro de los valores de presiones bajo distintos regímenes de operación, se diseñó y construyó un sistema de control electrónico el cual permite a través de un menú de subcomandos, operar la bomba peristáltica y registrar las salidas de los sensores de presión.

## II. DESCRIPCIÓN GENERAL

El objetivo general es diseñar un dispositivo de control que permita medir las presiones de ambos sensores y guardar dicha información, sumada a las revoluciones de

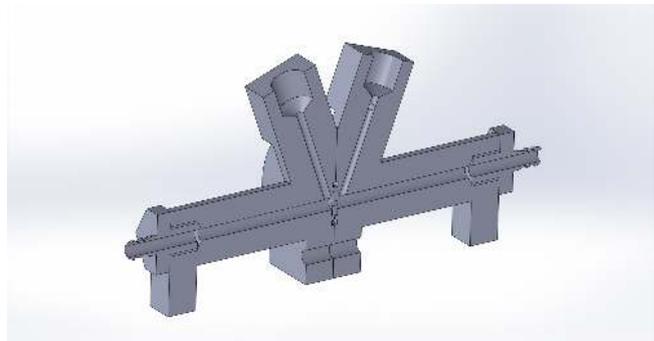


Fig. 1: Dispositivo placa-orificio

operación de la bomba y la fecha de ensayo. A la vez, el sistema debe permitir cambiar la velocidad de giro sin detener el registro de datos. La interacción con el usuario debe ser lo más sencilla y clara posible, mostrando por pantalla en tiempo real todos los valores que se están grabando.

Como módulo central se utilizó un Arduino Mega 2560 [2], dado que cumple con la velocidad de registro de los fenómenos bajo estudio, sumado a la disponibilidad de entradas para sensores.

Un diagrama general de los componentes se observa en la figura 2.

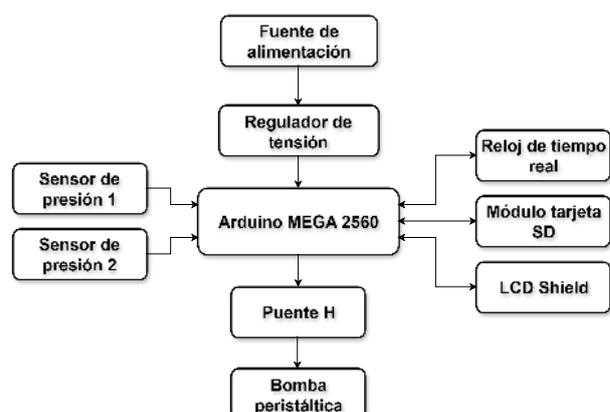


Fig. 2: Descripción general del sistema electrónico

### III. DESCRIPCIÓN DEL HARDWARE

#### III-A. Bomba peristáltica

Es una bomba eléctrica de desplazamiento hidráulico positivo. La bomba seleccionada es de 12 V DC - 5000 rpm con corriente hasta 80 mA, un esquema de la bomba se muestra en la figura 3. Este tipo de bombas son utilizadas como sistemas dosificadores para aplicaciones domesticas, siendo una opción consistente de bajo costo para nuestro sistema.

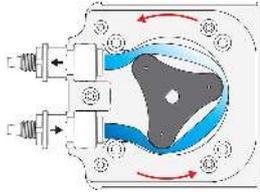


Fig. 3: Esquema de bomba peristáltica [3]

#### III-B. Transductores de presión

Se utilizaron transductores de presión resistentes a líquidos. Estos sensores analógicos, toman los datos de presión y entregan una corriente proporcional entre 4-20 mA. Los mismos, de marca genérica, fueron adquiridos a través de la plataforma Ebay, no pudiendo contar una hoja de datos propia que brinde información específica. Es por ello que se realizó una calibración para cada uno, como se detalla en la sección IV-B.

#### III-C. Arduino MEGA

El Arduino Mega 2560 es una placa de microcontrolador basada en el ATmega25601. Es una placa de 8 bits con 54 pines digitales, 16 entradas analógicas y 4 puertos seriales. Su bajo precio y amplio alcance facilita la implementación del mismo en el control de todos los componentes utilizados. Es alimentada por una fuente con una tensión de salida de 19 V y con una entrega de corriente de 2,39 A, seguido de una fuente step-down que utiliza el regulador LM2596 (DC DC) [4]. Posee un preset de alta precisión para regular la tensión de salida. El módulo proporciona una corriente máxima de 3A.

#### III-D. Interfaz de control – Datalogger

A fin de poder guardar la información de cada ensayo se decidió utilizar en conjunto un módulo lector SD [5] y un módulo RTC DS3231 [6]. De esta forma, el sistema tiene una capacidad de memoria definible por el usuario y se puede incluir en la misma detalles como fecha y hora.

Para la interfaz con el usuario, se incluyó el módulo LCD Keypad Shield [7]. Este dispositivo posee integrada una pantalla LCD 16x2, un botón de reset y otros 5 pulsadores para diferentes funciones. A través de la botonera el usuario puede editar las condiciones de ensayo, logrando un diseño global más compacto.

### IV. CALIBRACIÓN DE COMPONENTES

#### IV-A. Bomba peristáltica

A fin de que el usuario posea un valor referencial de caudal vía pantalla LCD, se realizó un ensayo de correlación entre revoluciones de la bomba y caudal. Dicho ensayo consistió en medir el tiempo empleado en trasvasar

distintos volúmenes de agua a distintas revoluciones, como se muestra en la tabla I.

Tabla I: Calibración de bomba peristáltica

rpm	tiempo s	volumen mL	caudal mL/s
150	184	150	0.815
170	175	190	1.086
190	142	200	1.408
200	125	200	1.600
210	116	200	1.724
220	105	200	1.905
230	97	200	2.062
240	83	200	2.410
255	68	200	2.941

#### IV-B. Transductores de presión

Debido a la inexistente documentación de los sensores, se decidió realizar una calibración de los mismos utilizando gas nitrógeno. Para evitar errores de repetibilidad, se diseñó un colector que permite conectar ambos sensores a la vez a un circuito cerrado y presurizado, obteniendo las medidas de ambos sensores en simultáneo. El sistema se presurizó a partir de la presión ambiente y se incrementó la misma de a 20 kPa hasta un valor límite de 190 kPa. En cada incremento se dejó un minuto para estabilizar el valor, luego se registró el valor de voltaje. Este proceso se repitió tres veces y luego se realizó el promedio por cada punto de medición para obtener la curva de respuesta, como se observa en la figura 4.

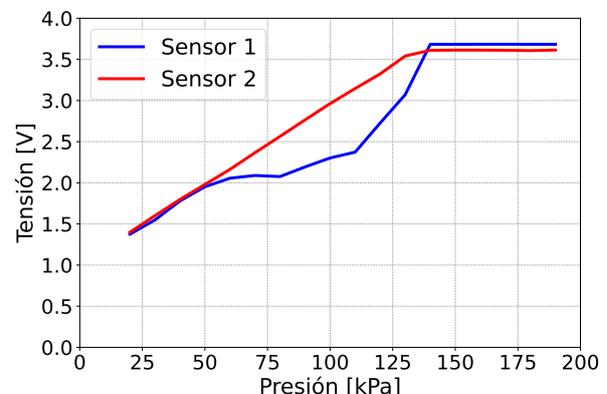


Fig. 4: Curva calibración transductores de presión

Como corolario de la sección, se observa en la figura 5 el diagrama de conexión de los componentes del sistema.

### V. FIRMWARE

El firmware se diseñó en el entorno de Arduino y se divide en dos partes principales: revisión del sistema al iniciar y uso del dispositivo.

#### V-A. Revisión inicial del sistema

Al encenderse el dispositivo se verifica la conexión de los sensores de presión. Si alguno de estos no se encuentra conectado, la pantalla lo indica y no inicia el sistema.

Cuando ambos transductores se encuentran correctamente conectados, la pantalla (o LCD SHIELD) muestra la fecha, hora y el estado de la tarjeta SD (conectada

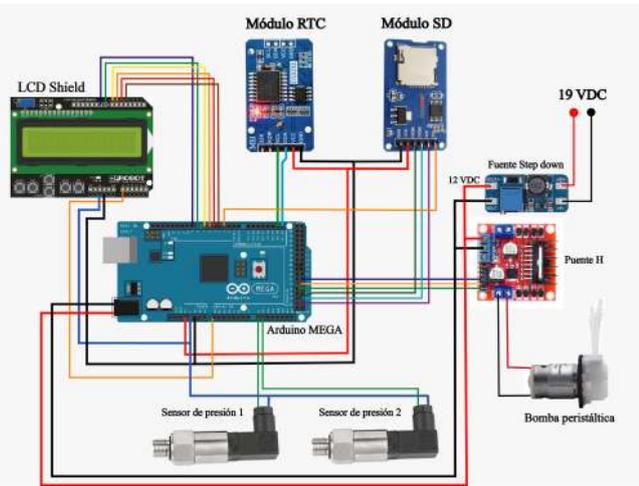


Fig. 5: Diagrama de conexión de componentes

o desconectada). A continuación se muestra por pantalla un menú con tres opciones: Mediciones, Iniciar Ensayo y Ajustar Fecha. Los botones “UP” y “DOWN” permiten desplazarse entre opciones permitiendo ver lo seleccionado mediante un cursor en la izquierda de la pantalla. Con el pulsador “SELECT” se ingresa en la selección apuntada.

En la opción de configuración de fecha, los valores (día, mes, año, hora y minutos) pueden modificarse a través de los botones “UP” y “DOWN”. Presionando “RIGHT” se guarda ese valor y se pasa al siguiente. Finalmente, la nueva fecha y hora quedan configuradas y el dispositivo muestra la pantalla del menú general.

V-B. *Uso del dispositivo*

- Mediciones: No es necesario que una tarjeta SD esté insertada, como tampoco lo es tener configurada la fecha y hora en el dispositivo. Dicha sección está preparada para poder realizar pruebas de fácil ejecución, se pueden visualizar presiones obtenidas a través del display, variar el caudal de flujo que circula a través de la bomba, como también encender o apagar la misma. En la pantalla se puede ver en primer lugar, la presión de los sensores como “P1” y “P2” en kPa. En segundo lugar, con el carácter “q” el caudal de flujo en mL/s y por último el estado de la bomba peristáltica (“OFF” o “ON”). Con los botones “UP” y “DOWN” se modifica el caudal del fluido que circula y presionando “RIGHT” se controla el estado de la bomba. Si algún sensor de presión se desconecta durante el ensayo, en el display se muestra la leyenda “NO!”.
- Inicio de ensayo: Este modo de trabajo hace circular el fluido, el dispositivo mide los valores de las presiones y graba a través del protocolo SPI todos los datos recolectados en un archivo, asignando un patrón de nombre del tipo AAMMDDHHMM dentro de la tarjeta SD. Para poder iniciar el ensayo es indispensable que la tarjeta SD esté conectada, ya que en ella se grabarán los datos medidos. En caso de no ser así, se visualiza un aviso en pantalla, que indicará la falla proveniente y posteriormente enviará al menú principal al usuario.

El diagrama de flujo se observa en la figura 6.

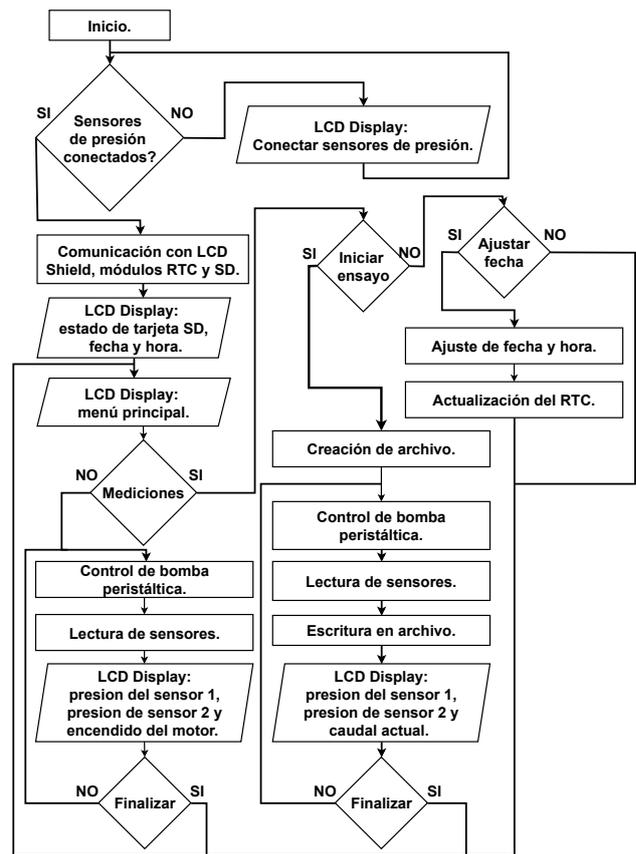


Fig. 6: Diagrama de flujo de operatoria

VI. CONCLUSIONES

En el presente trabajo se diseñó y construyó un sistema de medición, grabación y control de un dispositivo de medición de caudal de placa orificio para bombas peristálticas. Este dispositivo resolvió una problemática puntual a la hora de estudiar el efecto de los rangos de operación de bombas peristálticas en sistemas VRFB. Cabe aclarar que el presente dispositivo será utilizado como componente fundamental de control y medición en un dispositivo de caracterización de permeabilidad de medios porosos, lo que muestra la polivalencia del desarrollo y su impacto positivo.

VII. AGRADECIMIENTO

El presente trabajo fue posible gracias los fondos recibidos por la Universidad Tecnológica Nacional, PID:PP10106

## REFERENCIAS

- [1] Fluidotech. (2024) Technical support. [Online]. Available: <https://www.fluidotech.it/en/technical-support/technical-insights/peristaltic-pumps/>
- [2] Arduino. (2024) Technical reference. [Online]. Available: <https://docs.arduino.cc/hardware/mega-2560/>
- [3] Pumps and systems. (2024) Applications. [Online]. Available: <https://www.pumpsandsystems.com/advantages-peristaltic-pumps-metering-applications>
- [4] T. Instruments. (2023) Data sheet. [Online]. Available: <https://www.ti.com/lit/ds/symlink/lm2596.pdf>
- [5] C. 101. (2024) User sheet. [Online]. Available: [https://components101.com/sites/default/files/component\\_datasheet/Micro-SD-Card-Module-Datasheet.pdf](https://components101.com/sites/default/files/component_datasheet/Micro-SD-Card-Module-Datasheet.pdf)
- [6] A. Devices. (2024) Data sheet. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/DS3231.pdf>
- [7] DRF0009. (2024) User sheet. [Online]. Available: <https://octopart.com/datasheet/dfr0009-dfrobot-21273091>

Categoría

# FORO TECNOLÓGICO

Internet de las Cosas

Área Temática

# Impedancímetro en la banda MF, HF y VHF

1<sup>st</sup> Brian Maximiliano Gluzman  
Laboratorio de Comunicaciones  
ICYTE. Instituto de Investigaciones  
Científicas y Tecnológicas  
Mar del Plata, Argentina  
briangluzman@mdp.edu.ar

2<sup>nd</sup> Ramiro Avalos Ribas  
Laboratorio de Comunicaciones  
ICYTE. Instituto de Investigaciones  
Científicas y Tecnológicas  
Mar del Plata, Argentina  
avalosribas@fi.mdp.edu.ar

3<sup>rd</sup> Alejandro José Uriz  
Laboratorio de Comunicaciones  
ICYTE. Instituto de Investigaciones  
Científicas y Tecnológicas  
Mar del Plata, Argentina  
ajuriz@fi.mdp.edu.ar

4<sup>th</sup> Juan Alberto Etcheverry  
Laboratorio de Comunicaciones  
ICYTE. Instituto de Investigaciones  
Científicas y Tecnológicas  
Mar del Plata, Argentina  
jaetcheverry@fi.mdp.edu.ar

5<sup>th</sup> Leonardo David Vazquez  
Laboratorio de Comunicaciones  
ICYTE. Instituto de Investigaciones  
Científicas y Tecnológicas  
Mar del Plata, Argentina  
leonardo.vazquez@fi.mdp.edu.ar

**Resumen**— En este trabajo se propone el diseño e implementación de un impedancímetro para frecuencias de hasta 300 MHz. El dispositivo posee la capacidad de medir la relación de amplitud y la diferencia de fase de la señal reflejada de un sistema bajo prueba con respecto a una señal incidente. El dispositivo genera un barrido en frecuencia de señales cuadradas desde 1 MHz hasta los 100 MHz. La señal reflejada por el sistema bajo prueba es separada de la incidente mediante un puente de Wheatstone. Ambas señales son convertidas en frecuencia y adquiridas mediante un códec de audio con interfaz USB, para luego ser procesadas en una computadora para calcular la impedancia. Se logra aprovechar la tercera armónica sintetizada por el generador y expandir el rango de medición hasta los 300 MHz.

**Palabras clave**— Impedancímetro, MF, HF, VHF, Atmega 328P, Puente de Wheatstone.

## I. INTRODUCCIÓN

Los impedancímetros son instrumentos muy útiles para realizar diseños en electrónica. En redes o sistemas de múltiples puertos, la medición de impedancia permite caracterizar la carga que cada uno de los puertos representa para el circuito al que se interconecta, lo cual es imprescindible a la hora de diseñar las interconexiones y adaptaciones entre bloques en sistemas electrónicos complejos, para asegurar la compatibilidad electromagnética y la integridad de las señales.

Existen impedancímetros comerciales que funcionan en las bandas MF, HF, VHF y UHF con un costo elevado, como el caso del E4991B Impedance Analyzer [1], o el HP Agilent 4291A [2], entre otros.

En este trabajo se propone el desarrollo de un impedancímetro para frecuencias entre 1 MHz y 300 MHz (bandas MF, HF y VHF). Para ello, se incluye el diseño e implementación de un sistema de seis módulos compuesto por un microcontrolador, un sintetizador de señales, un puente de Wheatstone [3][4][5], dos mezcladores, un adquisidor de señales y una interfaz de usuario. Asimismo, se realizan mediciones experimentales que validan el diseño en el rango de frecuencias especificado.

El trabajo se organiza de la siguiente manera: la Sección II presenta las características más importantes a medir, mientras

que la Sección III describe el sistema implementado. La Sección IV presenta las pruebas realizadas y sus resultados. Finalmente, la Sección V presenta las conclusiones y las líneas de trabajo futuras.

## II. MEDICIÓN DE IMPEDANCIA

En el sistema propuesto, una onda  $V_i$  que incide sobre una carga desconocida  $Z_L$  desde una línea con impedancia característica conocida  $Z_0$ , provoca una reflexión en forma de la onda  $V_r$ , descrita por el coeficiente  $\rho$  (1). Es posible calcular  $Z_L$  a partir del coeficiente de reflexión  $\rho$  [6], por lo que se puede conocer la carga indirectamente si se mide la relación entre las ondas incidente y reflejada (en magnitud y fase). Para la implementación se utiliza una red resistiva conocida como puente de Wheatstone. Esta red, mediante una topología de puente con tres cargas resistivas del mismo valor, permite obtener el valor de una carga desconocida, en este caso, del sistema bajo prueba (SBP). Si bien el cálculo teórico es directo, hay que considerar que el uso de conectores y cables, más los errores constructivos y la dispersión de los valores de los componentes utilizados, agregan pérdidas y aportes de fase, que varían con la frecuencia. Además, el coeficiente de reflexión se ve afectado por el trayecto entre la carga a medir y el medidor. Por lo tanto, la medición requiere la implementación de una ecuación de calibración, la cual consiste en un modelo para un solo puerto. Con la medición de tres cargas conocidas se logran descontar los errores mencionados para poder aplicar calibración al medidor [7].

$$\rho = \frac{V_r}{V_i} = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (1)$$

## III. IMPLEMENTACIÓN DEL IMPEDANCÍMETRO

El sistema se compone de los seis módulos que se presentan en la Figura 1. El bloque **Microcontrolador** está compuesto por un microcontrolador Atmega 328P y es el encargado de controlar al bloque **Sintetizador de señales**, conformado por el circuito integrado Si5351. El bloque **Puente de Wheatstone** se compone de una red resistiva, la cual se encarga de separar la señal reflejada de la señal incidente. El bloque **Mezcladores** está compuesto de dos circuitos integrados NE612AN, un mezclador se utiliza para trasladar la señal incidente a una frecuencia intermedia FI, y

el otro para trasladar en frecuencia a la reflejada. El bloque **Adquisidor** está compuesto por dos convertidores DC-DC DPS05U9D, un amplificador operacional (AO) TL074 y un códec de audio PCM2904 encargado de adquirir las señales con interfaz USB. La interfaz con el usuario se realiza en una PC.

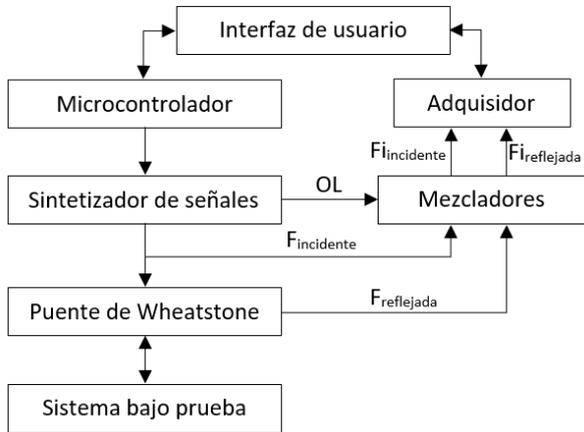


Figura 1. Diagrama en bloques del dispositivo propuesto, con el sistema bajo prueba conectado.

A. *Microcontrolador*

Está conformado por el circuito integrado Atmega328P y programado en Arduino. Se encarga de configurar los registros del sintetizador de señales y de sincronizar la adquisición. Mediante USB se comunica con la interfaz de usuario en la computadora para sincronizar e informar el valor de la frecuencia.

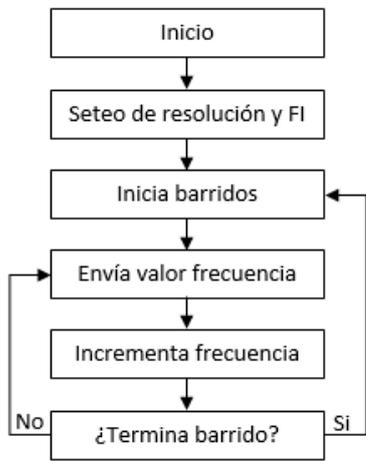


Figura 2. Diagrama de flujo del firmware.

B. *Sintetizador de señales*

Este bloque está conformado por el circuito integrado Si5351, el cual es capaz de generar tres salidas cuadradas en el rango de 8 kHz hasta los 133 MHz. Sus salidas son programables mediante registros de 24 bits. Se configura para generar dos barridos en frecuencia, el primero para la  $F_{in}$  entre 1 MHz y 100 MHz con una resolución de 1 MHz, y el segundo para el oscilador local (OL), a una frecuencia igual a  $F_{in}$  más el valor de FI.

C. *Puente de Wheatstone*

Como se observa en la Figura 3, el bloque está conformado por una red pasiva compuesta por tres resistores de 50  $\Omega$ , y una impedancia desconocida SBP que representa la impedancia de entrada al sistema bajo prueba. La tensión

Vincidente representa la señal incidente y la tensión diferencial  $V_{reflejada-B}$  menos  $V_{reflejada-A}$  es una proporción de la señal reflejada ( $V_{reflejada}$ ).

El puente está equilibrado cuando SBP es una impedancia de 50  $\Omega$ . En este caso la tensión diferencial es 0 V y por lo tanto el coeficiente de reflexión es nulo. Si el SBP es un circuito abierto entonces (2) y correspondería al caso en que el coeficiente de reflexión fuera +1. Si el SBP es un cortocircuito entonces (3) y correspondería al caso en que el coeficiente de reflexión fuera -1. Para la implementación se utilizaron resistencias SMD de 100  $\Omega$ , colocadas en paralelo.

$$V_{reflejada} = \frac{V_{incidente}}{2} \tag{2}$$

$$V_{reflejada} = -\frac{V_{incidente}}{2} \tag{3}$$

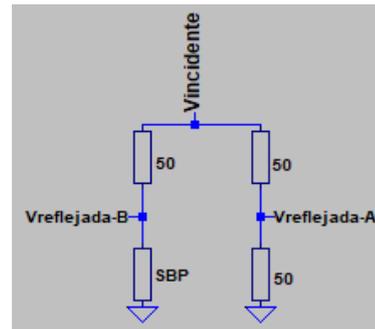


Figura 3. Puente de Wheatstone. Imagen realizada en Ltspice [8].

D. *Mezclador*

Este bloque está formado por dos mezcladores dobles balanceados NE612AN, que funcionan para frecuencias de entrada de hasta 500 MHz, con FI de hasta 45 MHz con hasta 14 dB de ganancia. Como se observa en la Figura 4, el primer mezclador se utiliza para la señal incidente, en este caso una de las dos entradas es la señal incidente y la otra es masa. El segundo, se utiliza para la señal reflejada, la  $V_{reflejada-A}$  se conecta al pin 1 del mezclador y la  $V_{reflejada-B}$  se conecta al pin 2. En ambos casos las salidas en FI son balanceadas y amplificadas.

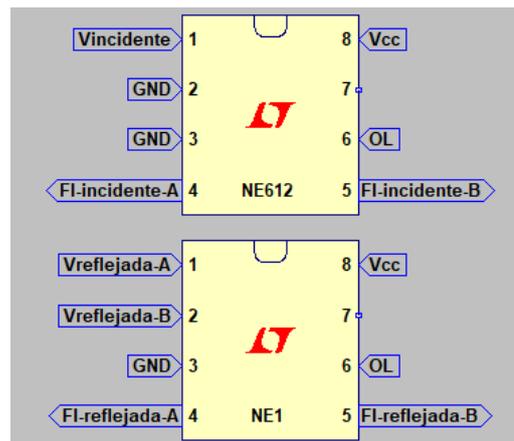


Figura 4. Conexión de los mezcladores. Realizada en Ltspice.

E. *Adquisidor*

Este bloque, Figura 5, está conformado principalmente por un códec de audio PCM2904, el cual se encarga de adquirir las señales incidente y reflejada, a una frecuencia de muestreo de 48 KHz, y comunicarse con la PC mediante USB. Dado que cada mezclador entrega dos salidas FI balanceadas, este bloque agrega un amplificador operacional TL074 que se

utiliza para sumar las salidas, las cuales serán adquiridas por el PCM2904. Además, se agregan dos convertidores DC-DC DPS05U9D que cumplen la función de alimentar al AO, convirtiendo los 5V que provee el USB a -9V y 9 V.

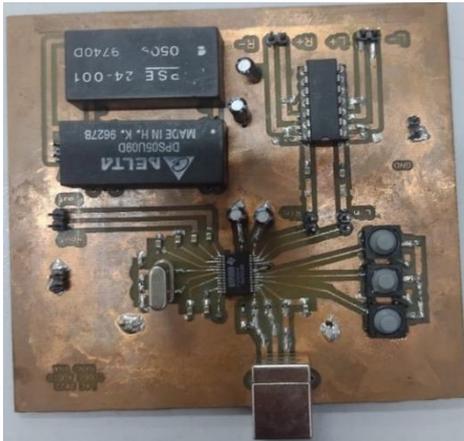


Figura 5. Placa del circuito adquisidor.

F. Interfaz de usuario

La comunicación entre la PC y el controlador se realiza mediante USB, al igual que la comunicación con el adquisidor, pero por otro puerto. La interfaz con el usuario se realiza en el software MATLAB [9]. Cuando se desea realizar la medición, se ingresa una función creada con el nombre “MEDICION” en MATLAB donde se debe indicar la frecuencia FI, la resolución en frecuencia, la armónica que se desea adquirir y la cantidad de tiempo a promediar en segundos (N). Una vez ingresado el comando se sincroniza con el microcontrolador para iniciar el barrido y comenzar la adquisición. Luego, se realiza el cálculo de los coeficientes de reflexión, para ello se necesita haber calibrado el instrumento previamente.

El proceso de calibración consiste en realizar la adquisición, con la función “MEDICION”, de tres cargas conocidas. Luego, se calculan los coeficientes de error, mediante el modelo de error de tres términos propuesto en [7], que se utilizan para el cálculo de la impedancia. En la Figura 6 se presenta un diagrama de flujo del proceso.

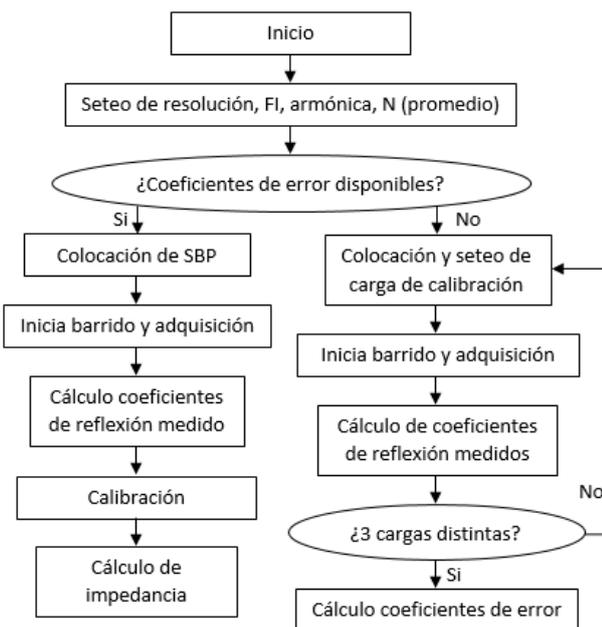


Figura 6. Diagrama de flujo para realizar una medición.

IV. EXPERIMENTACIÓN Y ANALISIS DE RESULTADOS

Para poder verificar el funcionamiento del sistema, se propone realizar mediciones utilizando solo la frecuencia fundamental y luego expandir el ancho de banda de medición utilizando solo la tercer armónica.

Para la medición de impedancias reales de prueba se utilizan cargas de 10 Ω, 50 Ω y 100 Ω. Para las mediciones de impedancias complejas de prueba se utilizan cargas de 10 Ω y 100 Ω con el agregado de un cable de RF. Puede inferirse que, si el cable no tuviera grandes pérdidas, al aumentar la frecuencia, el largo eléctrico del cable disminuye y por ello se observará un desplazamiento circular a lo largo del diagrama de Smith en sentido horario [10]. Esto se debe a que, debido al camino introducido por el cable, existe una variación en el ángulo del coeficiente de reflexión medido, la cual depende de la frecuencia. Esto último se condice con los resultados experimentales presentados en las Figuras 9 y 10.

La calibración del instrumento se realiza con cargas de 0 Ω, 50 Ω y circuito abierto. Para ello, el equipo se configura para una FI de 5 kHz, una resolución de 1 MHz, 3 MHz para la tercera armónica y un tiempo de promediación de 0,5 s.

A. Mediciones de impedancias reales

En la Figura 7 se presentan los resultados de las mediciones de impedancias de 10 Ω, 50 Ω y 100 Ω utilizando la frecuencia fundamental entre 1 MHz y 100 MHz. Se logra diferenciar las tres cargas. De las 300 mediciones 297 presentan buena exactitud con errores menores al 10 %. El peor caso presenta un error del 30%.

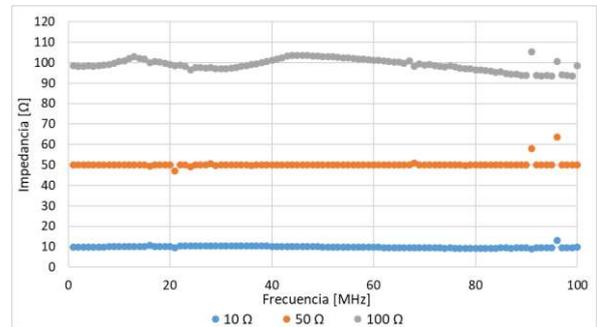


Figura 7. Medición de impedancias de 10 Ω, 50 Ω y 100 Ω.

En la Figura 8 se presentan los resultados de las mediciones de impedancias de 10 Ω, 50 Ω y 100 Ω utilizando la tercera armónica (de 3 MHz a 300 MHz). Se logra diferenciar las tres cargas. De las 300 mediciones 281 tienen buena exactitud con errores menores al 10%. En este caso se tiene una mayor cantidad de valores con errores de hasta el 30% y 4 valores con errores mayores al 30%. Esto se debe a que el nivel de la señal es menor y disminuye la relación señal a ruido.

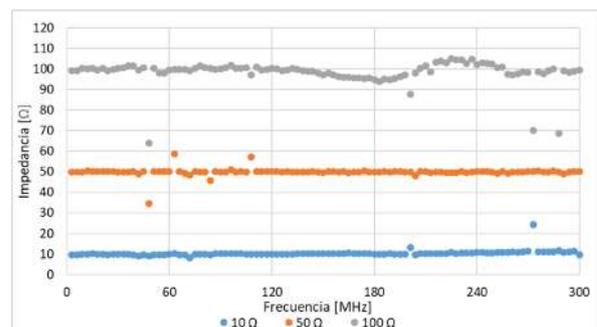


Figura 8. Medición de impedancias de 10 Ω, 50 Ω y 100 Ω.

### B. Medición de impedancias complejas

En la Figura 9 y 10 se presentan los resultados de las mediciones de cargas de  $10\ \Omega$  y  $100\ \Omega$  con el agregado de un cable de RF, para mediciones empleando la frecuencia fundamental (hasta 100 MHz) y la tercera armónica (hasta 300 MHz), respectivamente.

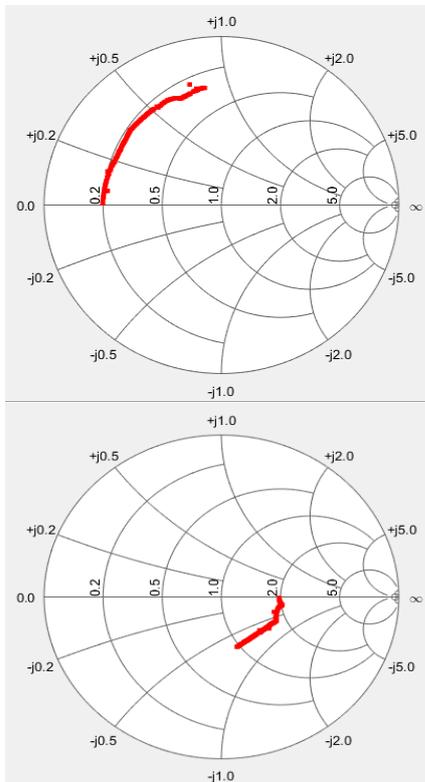


Figura 9. Medición de impedancias para fundamental. Arriba)  $10\ \Omega$  con cable, abajo)  $100\ \Omega$  con cable de RF.

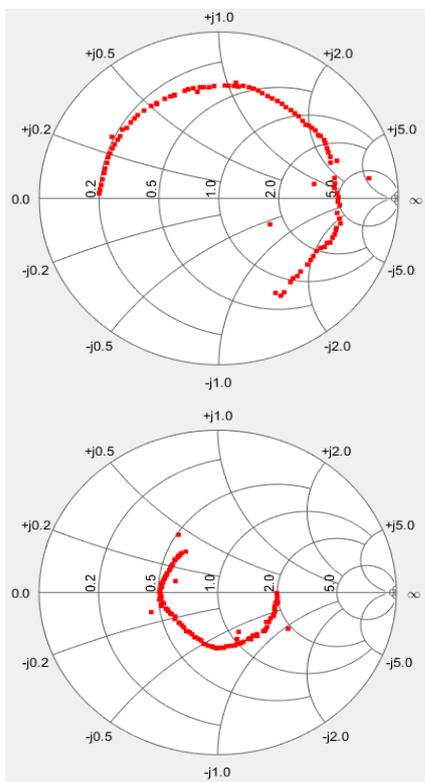


Figura 10. Medición de impedancias para tercera armónica. Arriba)  $10\ \Omega$  con cable, abajo)  $100\ \Omega$  con cable de RF.

En la Figura 9 se observa que en general el desplazamiento es correcto y con una buena exactitud en la medición, sin embargo, se pueden ver valores con pequeños errores. En la Figura 10 se observa un mayor desplazamiento, en el sentido correcto, que coincide con un mayor rango de frecuencia. Por otro lado, se puede ver una mayor cantidad de mediciones con errores significativos en algunas frecuencias.

Algunas de las posibles causas de los errores de medición pueden deberse a:

- Imperfecciones en la fabricación, lo cual abarca posibles errores en las dimensiones de las pistas, componentes con dispersión en sus valores, o conectores SMA con variaciones en su impedancia característica de  $50\ \Omega$ .
- Imperfecciones en las mediciones causadas por: cargas de calibración no ideales, el agregado de cables y conectores para conectar el SBP al instrumento.

### V. CONCLUSIONES Y DESARROLLOS FUTUROS

La implementación del impedancímetro como medidor de coeficientes de reflexión se realizó de forma exitosa. Para impedancias reales se tiene un 99% de mediciones con errores menores al 10%, usando la fundamental y un 93% de mediciones con errores menores al 10%, usando la tercera armónica. Para impedancias complejas se tienen mediciones con buena exactitud y un desplazamiento correcto. Los resultados obtenidos respaldan el correcto funcionamiento de la placa diseñada y los bloques encargados del procesamiento de datos.

Es importante destacar que este modelo puede ser aplicado para un mayor rango de frecuencias, aprovechando mayor cantidad de armónicas, con los correspondientes ajustes. En el futuro se propone incorporar circuitería para lograr implementar un analizador vectorial de redes.

### REFERENCIAS

- [1] “Keysight Technologies. E4991B Impedance Analyzer”. Disponible en: <https://www.keysight.com/us/en/product/E4991B/impedance-analyzer-1-mhz-500-mhz-1-ghz-3-ghz.html>
- [2] “Keysight Technologies. 4291A RF”. Disponible en: <https://www.testequipmenthq.com/datasheets/Agilent-4291A-Datasheet.pdf>
- [3] G. Colman, J. Bauwelinck, J. Vandewege. “DC-coupled directional bridge front-end for vector network analyzer receiver in GHz-range”. IEICE Electronics Express, Vol.8, No.11, 814-818. 2011. Disponible en: <https://doi.org/10.1587/elex.8.814>
- [4] E. Nash, E. Brunner. “An Integrated Bidirectional Bridge with Dual RMS Detectors for RF Power and Return-Loss Measurement”. Disponible en: <https://www.analog.com/media/en/analog-dialogue/volume-52/number-2/an-integrated-bi-directional-bridge-with-dual-rms-detectors-for-rf-power-and-return-loss-measurement.pdf>
- [5] D. Jorgesen, C. Marki. “Directivity and VSWR Measurements”. Disponible en: <https://markimicrowave.com/technical-resources/white-papers/directivity-vswr-measurements/>
- [6] David K. Cheng. “Fundamentals of Engineering Electromagnetics”, Pearson Education 2014. Capítulo 8.
- [7] Doug Rytting. “Network analyzer error models and calibration methods”. Disponible en: [https://www.rfmentor.com/sites/default/files/NA\\_Error\\_Models\\_and\\_Cal\\_Methods.pdf](https://www.rfmentor.com/sites/default/files/NA_Error_Models_and_Cal_Methods.pdf)
- [8] “Analog. LTspice”. Disponible en: <https://www.analog.com/en/resources/design-tools-and-calculators/ltspice-simulator.html>
- [9] “MathWorks. Matlab”. <https://la.mathworks.com/products/matlab.html>
- [10] D. M Pozar. “Microwave Engineering”, Wiley. 2011. Capítulo 2.

# Comparación de una red LoRaWAN con modelos de propagación en un entorno con vegetación de soja

Adrián Jaszczyszyn

Instituto de Investigación y  
Transferencia en Tecnología  
Junín, Argentina

adrian.jaszczyszyn@itt.unnoba.edu.ar

Marcelo Guiguet

Instituto de Investigación y  
Transferencia en Tecnología  
Junín, Argentina

marcelo.guiguet@itt.unnoba.edu.ar

Hugo Ramón

Instituto de Investigación y  
Transferencia en Tecnología  
Junín, Argentina

hugo.ramon@itt.unnoba.edu.ar

**Resumen**— Las redes LPWAN son redes inalámbricas de bajo consumo de energía y largo alcance que se utilizan principalmente para conectar dispositivos de Internet de las Cosas (IoT) a internet. En el ámbito agroindustrial, IoT está transformando el futuro de la industria mediante la implementación de técnicas de agricultura inteligente o de precisión y una forma de lograr ésto es mediante la tecnología LoRa con arquitectura de red LoRaWAN en las prácticas agrícolas tradicionales. El siguiente trabajo compara las mediciones de nodos ubicados a diferentes alturas contra un gateway, con los modelos de pérdidas de propagación, sumado a varios modelos de propagación con exceso de vegetación, en una infraestructura de red con tecnología LoRaWAN en un entorno rural sembrado con soja.

**Palabras claves**— IoT, LoRaWAN, modelos de propagación, vegetación

## I INTRODUCCIÓN

En los sistemas de comunicación inalámbrica, la señal emitida por la antena del transmisor experimenta múltiples transformaciones a lo largo de su trayectoria por el medio de propagación, llegando al receptor sólo una pequeña parte de la señal original, dado que en los sistemas de radiofrecuencia, existen fenómenos como la reflexión, la difracción y la dispersión que impacta en la propagación de la señal que recibe el receptor. Los modelos de propagación son un conjunto de expresiones matemáticas, diagramas y algoritmos diseñados para representar las características de la transmisión de radio en un entorno determinado. Existen diferentes modelos para predecir la atenuación de señales, cada uno con enfoques distintos. Los modelos empíricos se basan en fórmulas derivadas de la experiencia y se ajustan de manera genérica al entorno específico de aplicación. En contraste, los modelos deterministas emplean principios físicos para calcular la atenuación, proporcionando resultados basados en leyes físicas en ese entorno particular[1][2][3].

La recomendación UIT-R P.525-4 [4], última aprobada y puesta en vigor en agosto de 2019, para el cálculo de la atenuación en el espacio libre, indica que para enlaces punto a punto, la pérdida básica de transmisión en el espacio libre se expresa como:

$$L_{bf} = 20 \log \left( \frac{4\pi d}{\lambda} \right) \text{ [dB]} \quad (1)$$

donde,  $L_{bf}$ : pérdida básica de transmisión en el espacio libre y  $d$ : distancia,  $\lambda$ : longitud de onda; se expresan en las mismas unidades.

El  $L_{bf}$  se expresa en decibelios (dB) y puede representarse en función de la frecuencia en lugar de la longitud de onda [3][5], y se formula de la siguiente manera:

$$L_{bf} = 32,4 + 20 \log f + 20 \log d \text{ [dB]} \quad (2)$$

donde,  $f$ : frecuencia en Megahertz (MHz) y  $d$ : distancia en kilómetros (km).

Otro modelo es el de reflexión terrestre de dos rayos o también conocido como Two-Ray Model Path Loss, se fundamenta en los principios de la óptica geométrica y considera el componente de la transmisión directa desde el transmisor al receptor y el componente de reflexión en la superficie terrestre. La ecuación incorpora la distancia entre las antenas del transmisor y el receptor y las alturas de la antenas expresadas en metros, como muestra la ecuación:

$$L_{pe} = 40 \log d - 20 \log h_t - 20 \log h_r \text{ [dB]} \quad (3)$$

En presencia de vegetación, el modelo de espacio libre o el modelo de reflexión terrestre de dos rayos no predicen adecuadamente la atenuación del canal. Esto se debe a la obstrucción causada por cultivos o árboles, que puede provocar que la señal se refleje, se difracte o se disperse, resultando en un desvanecimiento de la señal. Además, factores como los cambios en la densidad de la vegetación, el movimiento de los componentes vegetales, y condiciones ambientales como el viento, la lluvia y la humedad, también influyen en la atenuación de la señal [3].

Para predecir la pérdida de la señal de propagación en presencia de vegetación, se utilizan modelos de propagación con exceso de atenuación vegetativa, algunos de los modelos empíricos de pérdida de trayectoria más utilizados se expresan en función de la frecuencia de la señal y la profundidad de la vegetación en función del modelo de decaimiento exponencial, ver Fig.1. Los modelos que proporcionan una explicación de la propagación de ondas de radio en presencia de vegetación pueden ser el modelo ITU-R (International Telecommunications Union - Radiocommunication Sector), el modelo FITU-R (Fitted ITU-R), el modelo LITU-R (Lateral ITU-R), el modelo COST235 (European Cooperation in Science and Technology - COST) y el modelo Modified Exponential Decay (MED) de Weissberger [6][7][8].

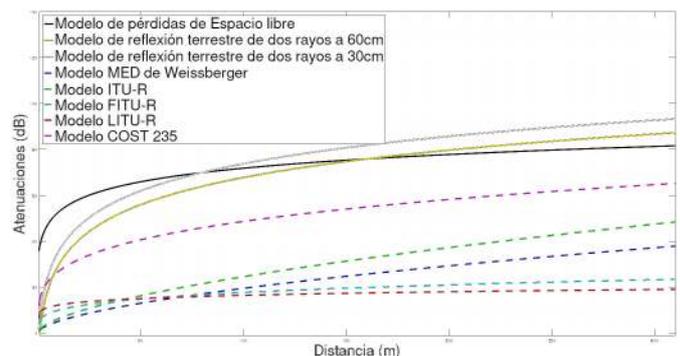


Fig.1. Modelos de pérdidas de propagación y modelos de atenuaciones en presencia de vegetación

La atenuación debida a la vegetación tiene un formato general que puede ser expresado por la siguiente expresión:

$$Att_{(atenuaciones\ de\ propagación\ con\ vegetación)} = X f^Y d^Z [dB] \quad (4)$$

donde X, Y, y Z son variables de valores ajustados obtenidos de medidas. Una tabla resumen sería la siguiente:

Modelo	X	Y	Z	Condiciones
MED de Weissberger	1,33	0,284	0,588	14m < d <= 400m
	0,45	0,284	1	0m <= d <= 14m Para f [MHz] entre 230 - 95000
ITU-R	0,2	0,3	0,6	0m <= d <= 400m Para f [MHz] entre 230 - 95000
FITU-R	0,37	0,18	0,59	árboles sin follaje
	0,39	0,39	0,25	árboles con follaje Para f entre 11,2 GHz and 20 GHz
LITU-R	0,48	0,43	0,13	Para bandas VHF y UHF Para f [MHz] entre 240 - 700
COST235	26,6	-0,2	0,5	árboles sin follaje
	15,6	-0,009	0,26	árboles con follaje Para f entre 9,6GHz-57,6GHz y arboledas pequeñas menores a 200 metros

Tabla I. Resumen de valores empíricos para distintos modelos con vegetación, en color azul son los utilizados en los cálculos

## II DESARROLLO

Se evalúa la calidad de la señal de los nodos ubicados a diferentes alturas y el gateway, analizando la influencia de obstrucción de la vegetación de la soja. Se toma como base la potencia de recepción que va a ser igual a la potencia de transmisión, más las ganancias del transmisor y receptor, menos las atenuaciones de pérdida de espacio libre o dos rayos, según sea el caso de evaluación, menos las atenuaciones provistas por la vegetación:

$$P_{Rx} = P_{Tx} + G_{Tx} + G_{Rx} - L_{of} o L_{pr} - Att_{(atenuaciones\ de\ propagación\ con\ vegetación)} \quad (5)$$

Se utiliza el RMSE, la raíz cuadrática media, para medir la desviación promedio de las predicciones del modelo con respecto a los valores reales.

$$RMSE = \sqrt{\left(\frac{1}{n}\right) \sum_{i=1}^n (y_{real} - x_{pred})^2} \quad (6)$$

Siendo,  $n$  el número de observaciones en el conjunto de datos de prueba;  $x_{pred}$  son las predicciones del modelo;  $y_{real}$  son los valores reales observados. Cuanto menor sea el valor del RMSE, mejor será la precisión del modelo.

## II.A Armado de escenario

El escenario de prueba se desarrolló en una parcela de una hectárea dedicada al cultivo de soja, ubicada en un campo de la zona núcleo del noroeste de la provincia de Buenos Aires. Esta parcela contenía hileras de plantación de aproximadamente 10 metros de longitud, con una separación de 1,5 metros entre cada hilera. La experiencia se llevó a cabo en cinco ubicaciones, con distancias que oscilan entre 230 y 310 metros entre el gateway y los nodos, además de una obstrucción máxima de 89 metros de soja. La toma de muestras se realizó durante el estadio fenológico R3-R4 de la soja, momento en el cual las hojas se encuentran completamente desarrolladas, lo que resultó propicio para el análisis de distintos modelos de propagación en un entorno con vegetación abundante.

Las ubicaciones de los cinco puntos de toma de datos, junto con las distancias al gateway y la distancia con vegetación en cada sitio, se presentan en la Tabla II:

Puntos	Distancia al Gateway	Distancia con soja
1er Punto	230m	0m
2do Punto	230m	12m
3er Punto	250m	30m
4to Punto	280m	64m
5to Punto	310m	89m

Tabla II. Puntos y distancias de toma de datos

La configuración y los parámetros del gateway y los nodos utilizados para la experiencia son los siguientes:

Altura del gateway	7 metros
Alturas de los nodos	Nodo RAK5205_01 - 0,3 metros Nodo RAK5205_03 - 0,6 metros
Altura de la soja	0,8 - 0,9 metros
Selección de parámetros	Protocolo LoRaWAN V1.0.2b frecuencia: AU915 Activación por OTAA Clase:A Sin confirmación Sin ADR CR:4/5 BW:125kHz PTx : 20 dBm GTx : 3 dB GRx : 2 dB DR2: LoRa: SF10, 125 kHz, sensibilidad:-130dBm DR5: LoRa: SF7, 125 kHz, sensibilidad:-123dBm Envío de 43 bytes en intervalos de 60 segundos

Tabla III. Parámetros de configuración de los nodos y gateway

## III RESULTADOS

El RMSE del modelo de espacio libre, junto con las atenuaciones de los modelos en presencia de vegetación, arrojó el siguiente resultado:

RAK5205_01 a 0,3m con DR2	Espacio Libre				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	27,534	27,012	<b>7,774</b>	29,781	27,052

RAK5205_01 a 0,3m con DR5	Espacio Libre				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	26,727	26,441	<b>4,358</b>	28,603	25,592

RAK5205_03 a 0,6m con DR2	Espacio Libre				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	17,994	17,376	<b>9,589</b>	20,488	18,012

RAK5205_03 a 0,6m con DR5	Espacio Libre				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	15,125	14,681	<b>11,278</b>	17,365	14,784

Tabla IV. Tabla de RMSE con el modelo de espacio libre y atenuaciones con vegetación

Los resultados del RMSE para el modelo de reflexión terrestre de dos rayos y las atenuaciones con los modelos en presencia de vegetación se presentan en la siguiente tabla:

RAK5205_01 a 0,3m con DR2	Modelo de reflexión terrestre de dos rayos				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	17,541	16,967	<b>10,682</b>	19,892	17,417

RAK5205_01 a 0,3m con DR5	Modelo de reflexión terrestre de dos rayos				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	16,423	16,146	<b>9,694</b>	18,361	15,498

RAK5205_03 a 0,6m con DR2	Modelo de reflexión terrestre de dos rayos				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	13,995	<b>13,277</b>	13,355	16,662	14,485

RAK5205_03 a 0,6m con DR5	Modelo de reflexión terrestre de dos rayos				
	FITU-R	LITU-R	COST235	MED	ITU-R
RMSE	11,043	<b>10,511</b>	15,471	13,473	11,273

Tabla V. Tabla de RMSE con el modelo de reflexión de dos rayos y atenuaciones con vegetación

La propagación de las ondas de radio entre los nodos y el gateway se ve afectada por la presencia de soja, que bloquea la línea de visión a partir de los 230 metros. Esta obstrucción conlleva a una pérdida de potencia de la señal a medida que aumenta la distancia. La Fig. 3 presenta las curvas según la ecuación 5, que muestran las pérdidas de espacio libre, junto con los modelos de atenuación por vegetación para los nodos RAK5205\_01 y RAK5205\_03, ambos configurados con DR5 y los datos medidos con su curva de regresión.

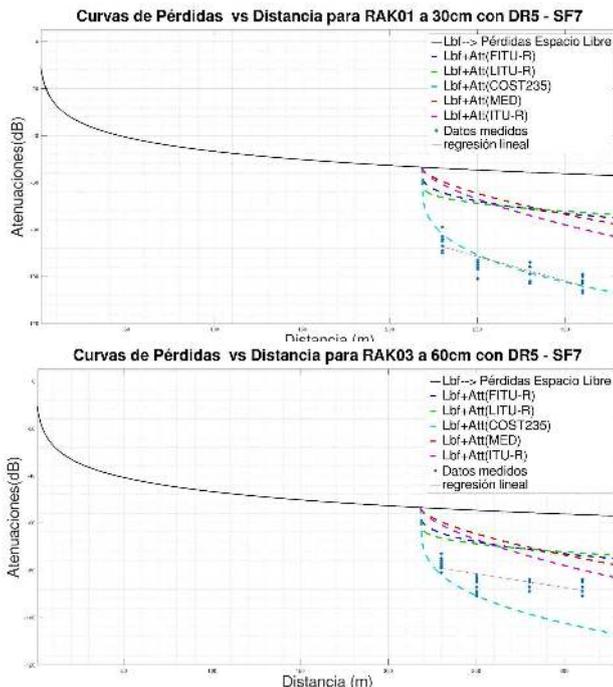


Fig. 3. Modelo de pérdidas de espacio libre y atenuaciones de vegetación para el nodo RAK5205\_01 a 30 cm y RAK5205\_03 a 60 cm con DR5

La Fig. 4 presenta las atenuaciones del modelo de dos rayos y los modelos de pérdida con vegetación de los nodos RAK5205\_01 y RAK5205\_03, ambos configurados con DR2.

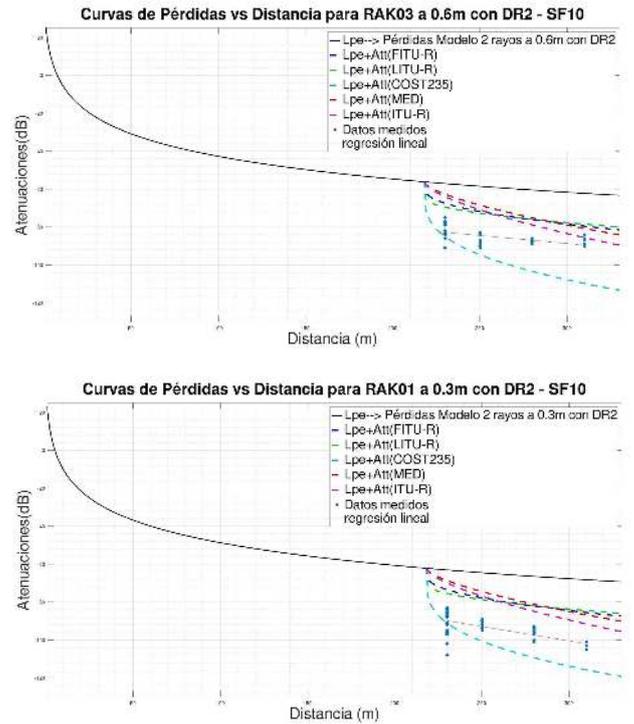


Fig. 4. Modelo de dos rayos y atenuaciones de vegetación para el nodo RAK5205\_01 a 30 cm y RAK5205\_03 a 60 cm con DR2

#### IV CONCLUSIONES

Según señala Farhad en [10], la ubicación y elevación de las antenas de los nodos, junto con el spreading factor (SF), son fundamentales para la cobertura. En este estudio de caso, todos los datos enviados por los nodos configurados con DR2 (SF10/125kHz) y DR5 (SF7/125kHz) fueron recibidos por el gateway debido a las distancias cortas (menos de 310 metros). Sin embargo, se observaron diferencias significativas en las atenuaciones debido a la vegetación de la soja según la altura de los nodos, como se muestra en las Fig. 3 y 4. El nodo RAK5205\_01, ubicado a 30 cm del nivel del suelo, exhibió una pendiente más pronunciada que el RAK5205\_03, situado a 60 cm, a medida que la distancia con la vegetación aumentaba.

En cuanto a la evaluación del RMSE los cálculos arrojaron que los modelos de atenuación con vegetación considerados en este estudio estiman las pérdidas de cultivos de soja a niveles de uno a dos dígitos para los RMSE de los modelos analizados, como se vio en las tablas IV y V.

Se alcanza la misma conclusión que en la investigación de Raheemah en [11], donde el modelo  $L_{bf}+Att_{(COST235)}$  mostró la mejor concordancia con las mediciones empíricas en comparación con otros modelos de atenuación con vegetación. Esta observación se confirma en la Fig. 3, donde el modelo  $L_{bf}+Att_{(COST235)}$  se aproxima a la curva de regresión lineal de los datos observados para el nodo RAK5205\_01, logrando el menor RMSE: 4,358 para DR5.

Para el modelo de reflexión terrestre de dos rayos con las atenuaciones de los modelos con vegetación, los valores observados se ubicaron entre el  $L_{pe}+Att_{(COST235)}$  y los otros modelos con vegetación, como se observa en la Fig. 4. En el caso del nodo RAK5205\_01 para ambos DR, el modelo que

mejor se ajusta es  $L_{pe}+Att_{(COST235)}$ , mientras que para el nodo RAK5205\_03 en ambos DR, es  $L_{pe}+Att_{(LITU-R)}$ .

La precisión en la predicción de la pérdida de señal es crucial para el diseño y la implementación de sistemas de comunicación inalámbrica eficientes y confiables. En entornos donde la vegetación como la soja en éste caso y otros obstáculos afectan la propagación de las ondas de radio, es fundamental utilizar modelos de atenuación precisos. En este estudio, observamos que el modelo  $L_{bf}+Att_{(COST235)}$  demostró una notable concordancia con las mediciones empíricas, con un RMSE por debajo de los dos dígitos para el nodo RAK5205\_01 configurado con DR5. Este resultado subraya la importancia de seleccionar y validar modelos de propagación que consideren adecuadamente las condiciones específicas del entorno, incluyendo la altura de los nodos y las características de la vegetación. Estos hallazgos son esenciales para predecir con precisión la cobertura de señal, optimizar el rendimiento del sistema y asegurar una comunicación robusta y confiable en aplicaciones prácticas.

### Referencias

[1] Y. Okumura (1967). Field strength and its variability in VHF and UHF land-mobile radio service (Vol. 16).

[2] Á.C. Aznar, J. R. Robert., J.M.R. Casals, L.J. Roca, S.B. Bori., & M.F. Bataller (2004). Antenas. Univ. Politèc. de Catalunya.

[3] T. Rappaport (2002). Wireless Communications: Principles and Practice. Prentice Hall PTR.

[4] Unión Internacional de Telecomunicaciones. (2019). Recomendación UIT-R P.525-4 (08/2019)– Cálculo de la atenuación en el espacio libre. Consultado el 10 de abril de 2024, desde <https://www.itu.int/rec/R-REC-P.525/es>.

[5] P. de Fornel & H. Sizun (2006). Radio Wave Propagation for Telecommunication Applications. Springer Berlin Heidelberg.

[6] M.A. Weissberger (1982). An initial critical summary of models for predicting the attenuation of radio waves by trees. ESD-TR-81-101, Electromagnetic Compatibility Analysis Center, Annapolis, Maryland USA, Final Report 833-7

[7] CCIR (1986). Influences of terrain irregularities and vegetation on troposphere propagation. CCIR Report, 235-236

[8] COST235. (1996). Radio propagation effects on next-generation fixed-service terrestrial telecommunication systems

[9] D. Santos (2010). Fenología en el Cultivo de Soja: una "hoja de ruta". Segunda edición (2010). Consultado 10 de abril de 2024, desde <https://inta.gob.ar/sites/default/files/script-tmp-inta-fenologia-en-el-cultivo-de-soja-una-hoja-de-ruta.pdf>

[10] A. Farhad, D.H. Kim, & J.Y. Pyun (2019). Scalability of LoRaWAN in an urban environment: A simulation study. 2019 Eleventh International Conference on Ubiquitous and Future Networks (ICUFN), 677-681

[11] A. Raheemah, N. Sabri, M. Salim, P. Ehkan & R.B. Ahmad (2016). New empirical path loss model for wireless sensor networks in mango greenhouses. Computers and Electronics in Agriculture, 127, 553-560.

# Reprogramación de firmware de Arduino a través de transceptor XBEE

Rodrigo E. Russo

*Departamento de Ingeniería  
Electrónica y Computación - ICyTE  
Universidad Nacional de Mar del Plata*  
Mar del Plata, Argentina  
rodrigo.e.russo@fi.mdp.edu.ar

Melisa G. Kuzman

*Departamento de Ingeniería  
Electrónica y Computación - ICyTE  
Universidad Nacional de Mar del Plata*  
Mar del Plata, Argentina  
melisakuzman@fi.mdp.edu.ar

Walter A. Gemin

*Departamento de Ingeniería  
Electrónica y Computación - ICyTE  
Universidad Nacional de Mar del Plata*  
Mar del Plata, Argentina  
agemin@fi.mdp.edu.ar

Juan M. López

*Departamento de Ingeniería  
Electrónica y Computación - ICyTE  
Universidad Nacional de Mar del Plata*  
Mar del Plata, Argentina  
juanml@fi.mdp.edu.ar

Esteban A. Zapirain

*Departamento de Ingeniería  
Electrónica y Computación - ICyTE  
Universidad Nacional de Mar del Plata*  
Mar del Plata, Argentina  
estebanzapirain@fi.mdp.edu.ar

**Resumen**—Este trabajo muestra el proceso de actualización de firmware de placas de desarrollo Arduino Nano, conectadas a través de una red inalámbrica XBEE con topología BUS. Se detallan las configuraciones necesarias en los módulos XBEE, las modificaciones en el bootloader y código que es necesario agregar al fuente de Arduino, para su correcto funcionamiento.

**Index Terms**—Arduino, XBEE, IoT, RF, bootloader

## I. INTRODUCCIÓN

Muchas veces es necesario actualizar el firmware de microcontroladores que están ubicados en lugares de difícil acceso y como en este caso particular, pertenecen a una red de dispositivos que se comunican a través de mensajes en formato ASCII. Este trabajo presenta una solución a este problema, a través de una red inalámbrica conformada por módulos comerciales XBEE PRO S2C como el de la Figura 1. Estos operan en la banda de 2.4 GHz y poseen un alcance de 3200 metros en espacios abiertos [1].



Figura 1. Módulo XBEE PRO S2C

El esquema utilizado en este trabajo consiste en varias placas de desarrollo Arduino Nano con microcontrolador ATmega328p (Figura 2), conectadas a un módulo XBEE por

medio de su interface serie, posibilitando la comunicación inalámbrica entre ellos y una computadora conectada a un módulo XBEE que funciona como programador. Cada conjunto conformado por un módulo XBEE y un Arduino Nano o una computadora lo denominamos Endpoint. Esto se observa en la Figura 3.

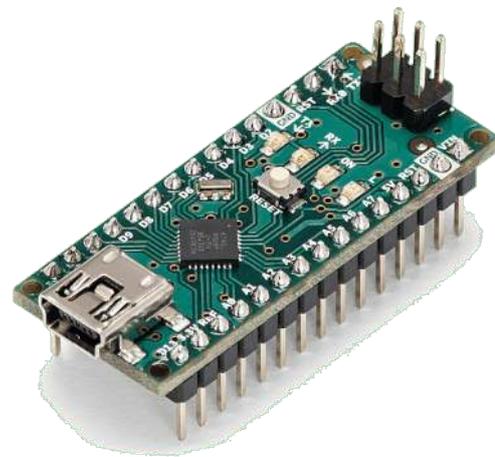


Figura 2. Módulo Arduino Nano

La idea es que se pueda reprogramar a cada uno de los Arduino Nano reemplazando el cable USB utilizado tradicionalmente, por un enlace inalámbrico realizado por los módulos XBEE como se observa en la Figura 4. También es necesario una manera de direccionar el módulo Arduino a reprogramar. Esto se analizará en detalle más adelante en este artículo.

## II. CONFIGURACIÓN DE MÓDULOS XBEE

En este caso se utilizaron módulos XBEE PRO S2C XBP24CZTSIT-004 y por medio de la aplicación Digi XCTU

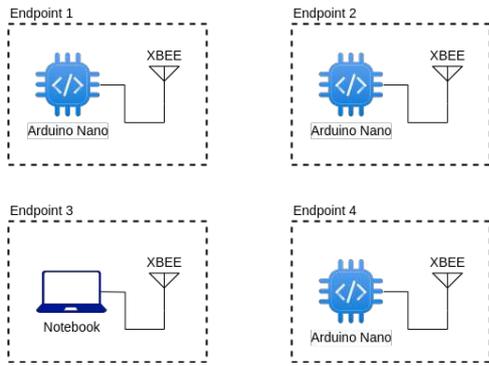


Figura 3. Topología de la red

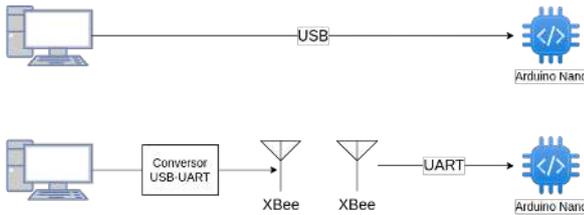


Figura 4. Reemplazo de cable USB por enlace inalámbrico

[2] se carga el firmware 802.15.4 TH PRO, Figura 5, que permite armar una red tipo BUS para enviar y recibir mensajes serie tipo caracteres ASCII.

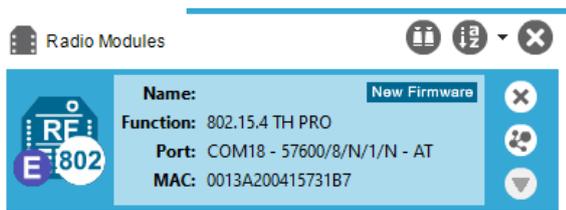


Figura 5. Aplicación XCTU – Configuración de firmware

Además, permite encriptar los mensajes para evitar la intromisión de terceros, que con un módulo XBEE, podrían enviar mensajes con intenciones maliciosas.

Los parámetros mínimos de configuración necesarios para este trabajo se muestran en la Tabla I.

Cuadro I  
PARÁMETROS DE CONFIGURACIÓN DEL FIRMWARE DE XBEE

Parámetro	Valor	Descripción
ID	0x2345	Identificador de Red de 4 caracteres hexadecimales
EE	Enable [1]	Habilitar encriptación AES
KY	0x1234...	Clave de encriptación AES de 32 caracteres hexadecimales
BD	57600	Velocidad en baudios de interface serie.

Aplicada esta configuración a cada uno de los módulos que van a intervenir en la red, se obtiene una topología BUS

inalámbrica. Los caracteres que se envían a través de uno de ellos, llegan al resto de los módulos que conforman la red, dentro de su alcance.

De las pruebas realizadas surge que la configuración mostrada en la Figura 3 para reprogramación de los Arduino Nano, solo funciona cuando hay únicamente dos módulos XBEE activos. Es decir que al momento de reprogramar, la red inalámbrica debe estar compuesta por el programador con su correspondiente módulo XBEE y el Arduino Nano conectado a otro módulo XBEE. Para apagar los módulos XBEE que no intervienen en la reprogramación, se incorpora una circuitería externa compuesta por un MOSFET que funciona como llave para conectar o desconectar la alimentación al XBEE. Esto se detalla en la sección III-B.

### III. CONFIGURACIÓN DE MÓDULOS ARDUINO

#### III-A. Bootloader

Las placas de desarrollo Arduino Nano cuentan con un bootloader que permite la carga del firmware a través de un puerto UART utilizando un protocolo denominado stk500 [3].

El proceso de carga del firmware consiste en reiniciar el microcontrolador y enviar el código compilado palabra por palabra. Para este proceso se cuenta con una ventana de tiempo después del reinicio para comenzar la transferencia.

El bootloader utilizado debido a su simplicidad y disponibilidad de código fuente es el Optiboot [4]. En el mismo es posible cambiar la velocidad de carga del firmware a través de la interface serie, donde se debe hacer coincidir con la velocidad de puerto serie del XBEE de 57600 baudios, para que la comunicación entre ambos sea exitosa.

Una vez compilado el bootloader, el archivo con extensión hex generado, debe ser grabado en el microcontrolador por medio de un programador como el USBasp [5].

La velocidad de 57600 baudios resultó ser la más exitosa logrando un balance entre máxima velocidad y confiabilidad de transmisión, a diferencia de la velocidad por defecto que es de 115200 baudios.

#### III-B. Hardware

Las conexiones entre los módulos XBEE, Arduino Nano y el MOSFET que conforman un Endpoint, se observan en la Figura 6.

El microcontrolador ATmega328P, no tiene una instrucción para hacer un RESET por software, por lo que se implementa a través de una salida digital que mantiene por un tiempo en bajo la entrada de RESET por hardware. Con el objetivo de generar este tiempo es que se incorpora la red RC entre la salida D2 y RESET.

La salida digital A3 controla el gate del mosfet que apaga o enciende el módulo XBEE cortando o no, la línea de alimentación de 3,3V. El Dip switch conectado entre D9 y D12 proporciona la dirección en binario del Endpoint.

#### III-C. Firmware

El firmware debe incorporar funciones de RESET para el microcontrolador y de apagado del módulo XBEE. Por medio

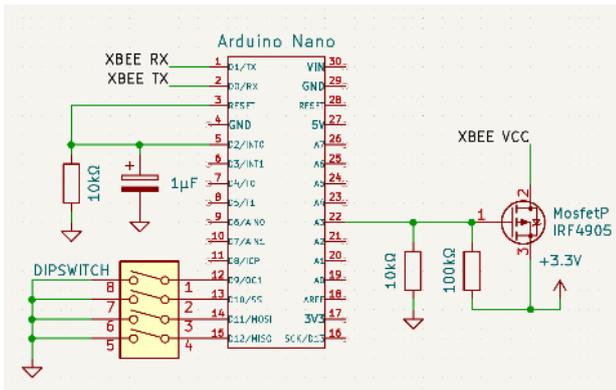


Figura 6. Conexiones entre módulo XBEE y Arduino Nano

de la red inalámbrica, antes de reprogramar un Arduino Nano, se debe enviar un comando de RESET que incluya la dirección del Arduino a reprogramar. Con esta información el Arduino que tenga esa dirección debe reiniciarse, mientras que el resto debe apagar el módulo XBEE, para no interferir en el proceso de reprogramación. Este comportamiento se observa en el diagrama de flujo de la Figura 7.

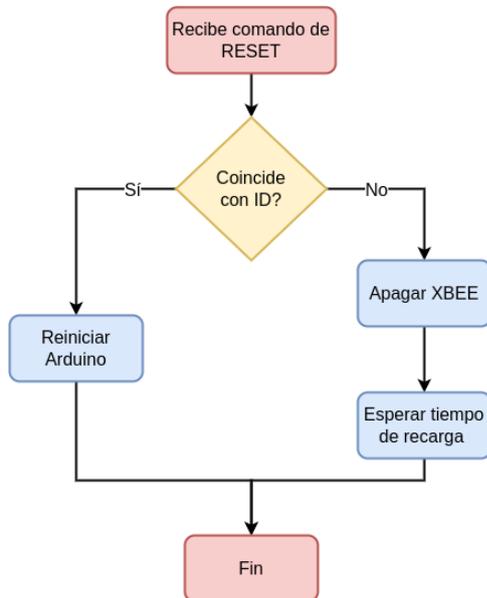


Figura 7. Diagrama de flujo del firmware

#### IV. SOFTWARE DEL PROGRAMADOR

Para que la actualización del firmware sea ágil, se utiliza un script para actualizar los módulos arduino a partir de

los archivos compilados con formato hex. Este script envía el comando RESET con la dirección correspondiente y a continuación comienza el proceso de programación.

El software programador debe contemplar los siguientes aspectos: Enviar el comando de RESET con la dirección del Arduino a reprogramar. Luego enviar el código compilado mediante un programa que utilice el protocolo stk500. En este caso se utiliza el AVRdude que está incluido en el IDE de Arduino. Este programa se ejecuta mediante línea de comandos. Para automatizar esta secuencia se crea un programa en Python.

#### V. RESULTADOS

La red descrita ha sido puesta en operación compuesta con seis nodos operando a una velocidad máxima de 57600 baudios dedicada al transporte de mensajes cortos (comandos AT). Las distancias entre ellos varían entre unos pocos metros hasta cincuenta metros sin pérdida de mensajes considerable.

Los nodos, que corresponden a un sistema de acceso vehicular y peatonal, están distribuidos en diferentes equipos que se comunican con un nodo central, ubicado dentro de un edificio alejado a la distancia máxima. Los mensajes transmitidos consisten en números de tarjetas de identificación RFID y mensajes de acceso permitido o denegado.

El firmware completo para esta aplicación debe incluir las funcionalidades descritas anteriormente incluyendo una correcta rutina de RESET para garantizar la reprogramación del equipo indicado por su ID.

#### VI. CONCLUSIONES

Se logró implementar una red inalámbrica que permite reprogramar módulos Arduino con microcontroladores ATmega328p, aunque también es posible con otros módulos Arduino como los que tienen ATmega2560, siguiendo los mismos pasos que se describen en este artículo, utilizando el bootloader que corresponde a este microcontrolador. Esto es particularmente útil para cuando los nodos de una red se encuentran distribuidos y en lugares de difícil acceso.

#### REFERENCIAS

- [1] Digi. (2024) Sitio oficial módulo xbee. [Online]. Available: <http://digi.com/products/embedded-systems/digi-xbee/rf-modules/2-4-ghz-rf-modules/xbee-802-15-4>
- [2] Digi. (2024) Sitio oficial software xctu. [Online]. Available: <https://www.digi.com/products/embedded-systems/digi-xbee/digi-xbee-tools/xctu>
- [3] Arduino. (2024) Sitio oficial bootloader arduino. [Online]. Available: <https://docs.arduino.cc/retired/hacking/software/Bootloader/>
- [4] Optiboot. (2024) Repositorio de github de bootloader optiboot. [Online]. Available: <https://github.com/Optiboot/optiboot>
- [5] T. Fischl. (2024) Sitio oficial de módulo programador usbasp. [Online]. Available: <https://www.fischl.de/usbasp/>

Categoría

# FORO TECNOLÓGICO

Software Embebido

Área Temática

# Control y monitoreo de desempeño de sistemas seguidores solares bajo software embebido

Marco A. Peñaloza-López  
Instituto Politécnico Nacional  
Ciudad de México, México  
mpenalozal1500@alumno.ipn.mx

Sergio I. Palomino-Resendiz  
Instituto Politécnico Nacional  
Ciudad de México, México  
spalominor@ipn.mx

Diego A. Flores-Hernández  
Instituto Politécnico Nacional  
Ciudad de México, México  
dfloreshe@ipn.mx

**Abstract**— Este trabajo presenta un sistema capaz de reducir la complejidad en términos de diseño, implementación y ajuste de controladores no convencionales en sistemas seguidores solares, así como tareas de monitoreo y generación de base de datos. Lo anterior a través del uso de un software embebido que permite utilizar funciones y bloques pertenecientes al entorno de *Matlab-Simulink*. Esto, mediante el *toolbox* de *Waijung* para la programación en un lenguaje de alto nivel para la tarjeta STM32F4-NUCLEO. Adicionalmente, la configuración resultante logra disponer de forma fácil y práctica los recursos de procesamiento de una computadora propiciando un esquema de tipo *Hardware in the Loop*. Por lo que, la computadora puede visualizarse como una interfaz de monitoreo y configuración, así como un servidor para almacenamiento de base de datos. Para validar la propuesta se presenta el procedimiento de desarrollo y pruebas de funcionamiento realizadas con un seguidor solar existente.

**Palabras clave**—Seguidor solar, *Waijung*, STM32F4, estrategia de control, interfaz de monitoreo y configuración.

## I. INTRODUCCIÓN

En los últimos años los avances en el uso de la tecnología para el aprovechamiento de la energía solar han alcanzado importantes mejoras en lo que respecta a la disminución de los costos de manufactura y al incremento en la eficiencia de los dispositivos para captación y conversión de la irradiancia solar [1]. Esto, aunado a la creciente demanda mundial de energía y a la necesidad de utilizar fuentes sostenibles ha extendido rápidamente el uso de paneles fotovoltaicos (PV) tanto a nivel doméstico como a gran escala. Al mismo tiempo, con esto se ha visto impulsada la aparición de una nueva área de oportunidad dedicada al desarrollo de seguidores solares (SS) cuyo objetivo es garantizar la orientación de una superficie de interés de forma normal al sol. La importancia de los SS radica en que permiten incluir a los concentradores ópticos como dispositivos para el aprovechamiento de la irradiancia solar [2], ya que estos operan con un ángulo de aceptación muy reducido ( $\pm 0.5^\circ$ , [2]), además, también se puede incrementar la producción de energía de un PV al mantenerlo dentro de las condiciones de operación necesarias para un régimen de producción alto (ángulo de aceptación entre  $\pm 2^\circ$ , [2]).

Los SS se clasifican en función de los ejes o grados de libertad (GDL) con que cuentan (1 o 2 ejes) y por la forma en que realizan el seguimiento de la trayectoria solar [3]. En esta última clasificación se identifican 5 tipos de seguimiento, sin embargo, para este trabajo en particular, resultan de mayor interés el seguimiento activo y el cronológico ya que en ambos casos es necesario el uso de un controlador encargado de gestionar el adecuado desempeño de la tarea de seguimiento solar ya sea mediante una estrategia de control en lazo cerrado (seguimiento activo) o mediante el uso de algoritmos para el cálculo de la trayectoria solar en un esquema de control de

lazo abierto (seguimiento cronológico). En la literatura se pueden encontrar diferentes diseños para SS que utilizan como unidad de control Controladores Lógicos Programables (PLC), microcontroladores (MC), computadoras de placa única e incluso computadoras personales [4]. En cada caso las características del hardware utilizado se definen con base en las necesidades de la estrategia de control utilizada y de la aplicación que se busca desarrollar. En este sentido se considera la compatibilidad con los sensores y actuadores, la capacidad de procesamiento, los puertos para la comunicación, la capacidad de memoria, el consumo energético entre otros.

## II. CONTROL DE SEGUIDORES SOLARES

### A. Dispositivos para el control de seguidores solares

En [4, 5, 6] se presenta el desarrollo de SS de dos ejes controlados con placas Arduino en un seguimiento activo, es decir, las acciones de control dependen de la lectura obtenida a través de sensores y se necesitan entradas de tipo analógicas. Los controladores desarrollados para estos trabajos son On-Off, Proporcional Integral Derivativo (PID) y de lógica difusa (Fuzzy), respectivamente. En consecuencia, se generan señales digitales como salidas del control On-Off, mientras que en los últimos dos casos se obtienen señales de modulación por ancho de pulso PWM. En [7] también se aborda el uso de una placa Arduino para el control de un SS, sin embargo se hace bajo un esquema de lazo abierto basado en un reloj de tiempo real y un algoritmo para el cálculo de la trayectoria solar.

El uso de PLC puede encontrarse en trabajos como [8, 9] donde se tiene un seguimiento solar activo gracias al uso de fotoresistores como sensores, o bien también hay trabajos como [10] en el que se calcula la trayectoria solar fuera de línea y se propone un esquema de control en lazo abierto. Cabe mencionar que para cualquiera de estos tres trabajos las entradas y salidas de los PLC son únicamente de tipo digitales, además, para el seguimiento activo nuevamente se utiliza el control On-Off. Los MC ajenos a las placas Arduino también se hacen presentes en trabajos como [11] donde la propuesta desarrollada opera a través del seguimiento del punto de máxima potencia (MPPT).

Finalmente, en [12] se presenta una propuesta de control On-Off para seguimiento activo desarrollada mediante amplificadores operacionales. A través de la revisión de la literatura puede observarse la tendencia hacia el uso del control On-Off para la gestión del seguimiento de trayectoria en SS, esto probablemente debido a su simplicidad y la facilidad y bajo costo de su implementación, no obstante, este tipo de control presenta importantes desventajas relacionadas con baja precisión de seguimiento, incapacidad para el rechazo de perturbaciones y susceptibilidad al ruido [4]. Por

otro lado, el uso de PLC pareciera estar reducido para la implementación de estrategias de control con mayor complejidad (PID, Fuzzy, MPPT, etc.), además, al realizar una comparativa desde el punto de vista asociado al costo de la implementación con respecto a SS controlados con MC se obtiene que el costo de estos últimos es alrededor de un 30 % menor. Al mismo tiempo, una comparativa en términos de desempeño arroja diferencias próximas al 1.8 % [13].

### B. Software embebido

Como se ha analizado hasta ahora, el uso de microcontroladores para el control de SS permite desarrollar estrategias de control con un considerable nivel de complejidad sin incrementar innecesariamente el costo de la implementación, además, la disponibilidad de entradas analógicas facilita la conexión con los sensores mientras que las salidas con PWM posibilitan la operación de los actuadores fuera de sus parámetros nominales. La disponibilidad de este tipo de entradas y salidas es una característica muy común de los microcontroladores. No obstante, el uso de estos dispositivos conlleva también algunas desventajas entre las cuales se encuentra una capacidad de procesamiento y memoria menores a la de un PLC, así como la necesidad de ser programados mediante lenguaje estructurado, como se muestra en [23], una revisión sobre el tipo de controladores y tecnología más utilizada en SS.

Así, dado lo anterior, las placas de desarrollo con microcontroladores de la familia STM32F4 son una alternativa que atiende de forma eficiente estas problemáticas ya que, además de cubrir las necesidades y/o requerimientos en términos de procesamiento, también presentan la ventaja de poder ser programadas mediante el *toolbox Waijung* [14]. El cual, permite disponer de la mayoría de los bloques (y todas sus capacidades) pertenecientes a operaciones y/o funciones de *Simulink*®, y a su vez utilizarlos con fines de programación en alto nivel. Es decir, sustituye la complejidad de la escritura y configuración de los algoritmos, por la distribución de objetos asociados a tareas específicas. Aunque, cabe aclarar que la descarga e interpretación del programa resultante en el microcontrolador, se hace mediante código en lenguaje C, mismo que se genera de forma automática [15]. Esto, sin la necesidad de realizar configuraciones especiales, o bien garantizar el desarrollo de procedimientos intermedios, como los que implica el uso de software dedicado para estos microcontroladores, como por ejemplo STM32CubeIDE [22]). Por ello, hasta cierto punto, puede establecerse que el resultado del proceso conserva cierta equivalencia, teniendo una diferencia clara en la complejidad y/o el tiempo destinado para su obtención.

## III. USO DE MATLAB-SIMULINK EN EL DISEÑO DE CONTROLADORES PARA SEGUIDORES SOLARES

### A. Waijung como medio para la transición del nivel simulación a la implementación en físico.

Es bien sabido que el entorno de bloques que ofrece *Matlab-Simulink*® [16] es ampliamente utilizado para el modelado de sistemas y el diseño de controladores de todo tipo. Hablando específicamente de SS, fácilmente pueden utilizarse funciones de transferencia o representaciones en espacio de estados para modelar su dinámica, incluso se dispone de herramientas como el *toolbox Simscape Multibody Link* que permite llevar a cabo un análisis de simulación de tipo multicuerpo (MBS), en el cual un SS es representado como un sistema robótico de 1 o 2 GDL. Por otro lado,

también se dispone de bloques con funciones de particular interés para el diseño de controladores, por ejemplo integradores, derivadores, PID, Fuzzy, redes neuronales artificiales (RNA), entre otros. Todo esto toma gran relevancia al utilizar los bloques de *Waijung* ya que la extrapolación de un controlador diseñado en el entorno de simulación de *Matlab-Simulink*® hacia una implementación en físico es prácticamente directa puesto que la generación del código C propio de los microcontroladores de la familia STM32F4 [17] se obtiene de forma automática al utilizar los bloques de *Waijung*. Este procedimiento ha sido reportado en trabajos como [18] en el cual se comparan 7 estrategias de control para SS implementadas a nivel simulación con *Matlab-Simulink*® y a nivel físico con un SS de dos ejes controlado con una placa de desarrollo STM32-NUCLEO.

La Fig. 1 muestra un ejemplo de una simulación MBS de un SS en el cual la ley de control se rige por la medición de la corriente eléctrica desarrollada por la celda solar. Luego la Fig. 2 muestra como el mismo controlador de la Fig. 1 es utilizado con bloques de *Waijung* para extender su implementación en un SS físico con una tarjeta de desarrollo STM32-NUCLEO. Cabe mencionar que aunque esta es una clara ventaja del uso de *Waijung*, conlleva una limitante asociada a la versión de *Matlab*® con que es compatible, en este caso se ha utilizado *Matlab*® 2021b para el análisis MBS mientras que para el modelo de la Fig. 2 se ha utilizado *Matlab*® 2015b. Esto no representa un problema para el diseño del controlador siempre y cuando este sea construido con bloques disponibles en ambas versiones.

De la Fig. 2 también puede observarse claramente como se obtienen la lectura de las entradas analógicas a través de una bloque asociado a un Convertidor Analógico Digital (CAD). En este caso los datos obtenidos corresponden a mediciones de irradiancia solar directa (pirheliómetro) y global (piranómetro) proporcionadas por instrumentos de la marca *Kipp&Zonen*® modelos SHP1-V y SMP6-V respectivamente [19]. La conexión de estos instrumentos es bastante sencilla ya que ambos proporcionan como salida una señal analógica de voltaje en un intervalo de 0 – 1 V el cual puede ser conectado directamente a la placa de desarrollo. Asimismo, también se tiene la lectura de un sensor de corriente MAX471, el cual puede conectarse a la placa siguiendo las especificaciones de su fabricante para que proporcione una

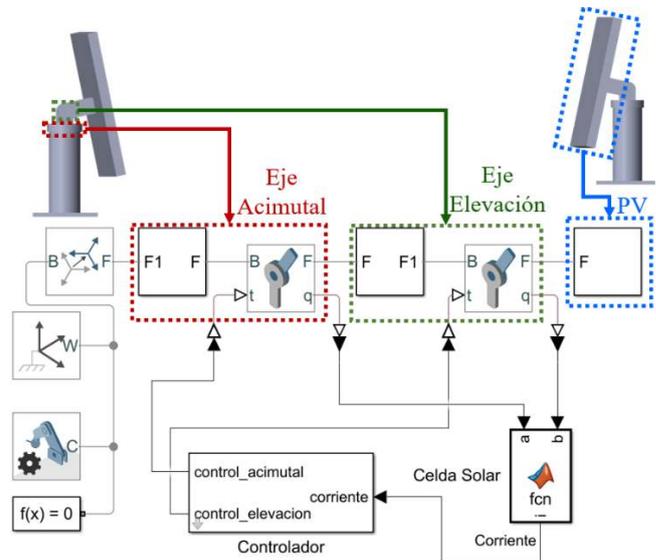


Fig. 1. Simulación MBS de un SS de dos ejes en el entorno de *Simulink*®.

señal de voltaje [20]. Cada señal recibida pasa por un bloque de acondicionamiento en el cual se busca eliminar el ruido y también realizar el escalamiento necesario para recuperar el dato de cada medición en las unidades correspondientes. Lo primero se realiza con un filtro pasa bajas de primer orden mientras que las operaciones para el escalamiento dependen de la caracterización de cada instrumento (para el pirheliómetro y el piranómetro, su fabricante proporciona la ecuación que permite calcular el valor de irradiancia como función de la señal de voltaje). El contenido de cada bloque de acondicionamiento puede observarse en la Fig. 3.

**B. Monitoreo y registro de datos**

Es muy común que cuando se realiza la implementación de una propuesta de un SS se deba verificar su adecuado desempeño a través de la medición de parámetros asociados con su consumo y producción energética, condiciones de operación, error de apuntamiento, entre otros. De igual forma, cuando se realizan pruebas experimentales llegan a requerirse procesos de calibración y parametrización. Para cualquiera de estos dos casos resulta de mucha utilidad poder visualizar en tiempo real las señales implícitas en el funcionamiento y operación del SS, por ejemplo, lecturas de sensores y señales de control, o bien también puede optarse por registrar estas señales en una unidad de memoria para su posterior análisis. Con esto en mente, nuevamente el conjunto de bloques de *Waijung* ofrece una forma rápida y sencilla tanto para la visualización como para el registro de señales. Esto se consigue como puede verse en la Fig. 2 donde posterior al acondicionamiento de las señales de la instrumentación éstas son enviadas a través del módulo UART y el puerto USB a una computadora donde el entorno de *Matlab-Simulink*® permite tratarlas como si hubieran sido generadas durante una simulación. La Fig. 4 muestra cómo se accede a las señales enviadas por la placa STM32-NUCLEO desde un modelo de simulación. Cabe mencionar que esta comunicación no está limitada a la recepción de señales ya que también es posible enviarlas desde la computadora hacia la

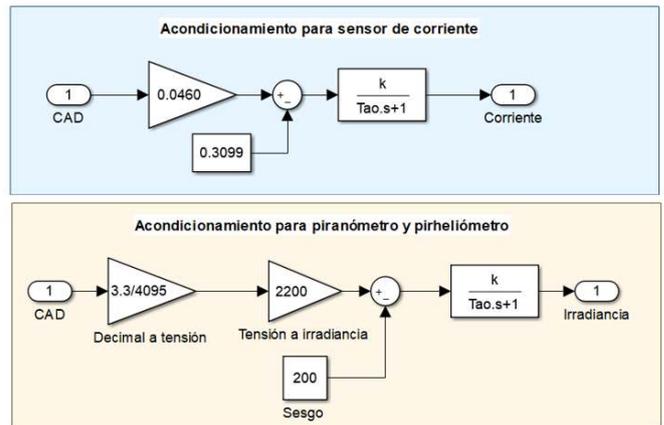


Fig. 3. Acondicionamiento de señales con bloques de *Simulink*®.

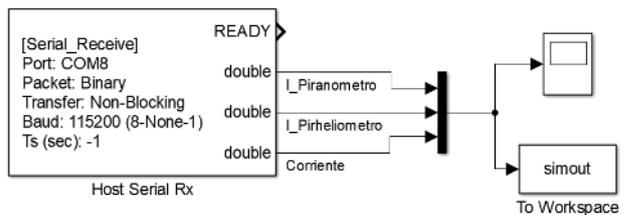


Fig. 4. Adquisición de señales de la placa STM32-NUCLEO para su visualización y registro en el *Workspace* de *Matlab/Simulink*.

tarjeta, lo cual es útil, por ejemplo, para controlar de forma manual los movimientos del SS. La frecuencia de envío y recepción de información puede configurarse a través de los bloques de *Waijung*, mientras que la frecuencia de muestro para el registro en el *Workspace* de *Matlab*® se configura directamente en el bloque “*To Workspace*” de la Fig. 4.

La selección de una frecuencia de muestreo apropiada es un aspecto importante para la verificación del desempeño de un SS, ya que debe ser capaz de capturar la dinámica propia del sistema. Por ello, se necesita una frecuencia con un valor de al menos el doble de la frecuencia de señal más alta. En este caso, el *Dither Signal* [21], aunque también pueden tomarse en cuenta algunas posibles perturbaciones a las que el SS es susceptible. Estas últimas estrechamente relacionadas con las condiciones climáticas y la irradiancia solar disponible en cada momento. Como ejemplo de esto se tiene la Fig. 5 donde ha sido graficada la potencia eléctrica obtenida con un PV en un SS controlado mediante una estrategia de control no convencional (*Extremum seeking control*) durante un día soleado y uno nublado.

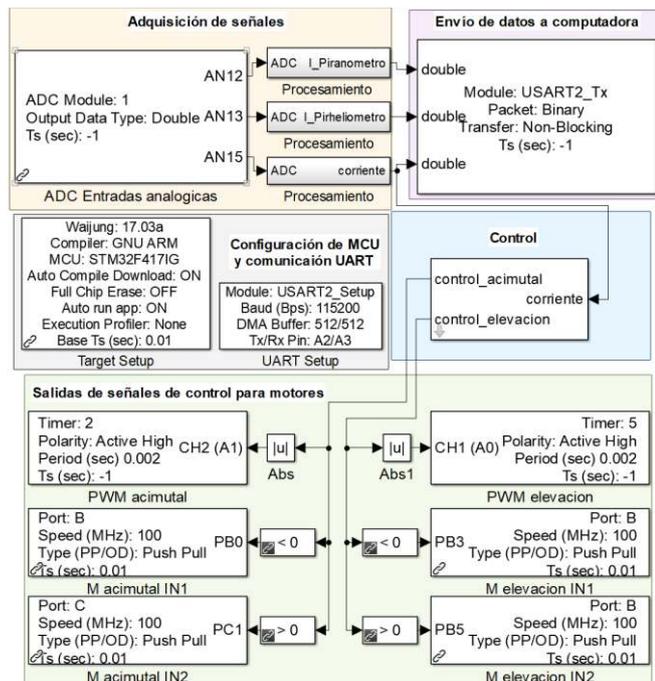


Fig. 2. Modelo de *Simulink*® con bloques de *Waijung* para la programación de una tarjeta STM32-NUCLEO dedicada al control de un SS.

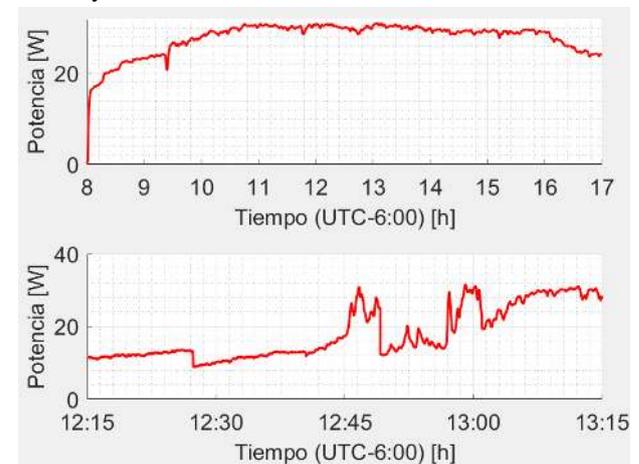


Fig. 5. Gráficas de la potencia eléctrica desarrollada por el PV de un SS. En la figura, gráfica de día soleado (arriba) y gráfica de día nublado (abajo).

#### IV. CONCLUSIONES

Se presentó el uso de MC como una opción con desempeño y costo aceptable para el control de SS, además, se hizo énfasis de su uso en la implementación de estrategias de control con un nivel de complejidad moderado atribuyendo esta tendencia a la variedad en el tipo de entradas y salidas disponibles en los MC como una característica común en la mayoría de ellos. No obstante, también se señaló al uso de lenguaje estructurado para su programación y a su capacidad de procesamiento y memoria como una limitante para el desarrollo de estrategias de control más complejas.

Se expuso a las placas de desarrollo con microcontroladores de la familia STM32F4 como alternativas con un buen desempeño y que tienen la posibilidad de ser programadas desde el entorno de *Matlab-Simulink*® mediante el *toolbox Waijung*, lo cual atiende directamente las complicaciones mencionadas asociadas con el uso de microcontroladores para el control de SS.

Se ejemplificó el uso de los bloques de *Waijung* dentro del entorno de *Matlab-Simulink*® en la implementación de un SS de dos ejes mostrando el procedimiento para la adquisición, acondicionamiento, visualización y registro de señales. Esto con la finalidad de destacar las ventajas que ofrece este *toolbox* y, presentándolo como un medio para facilitar la implementación de estrategias de control convencionales y no convencionales en SS.

#### AGRADECIMIENTOS

Esta investigación estuvo parcialmente financiada por el Instituto Politécnico Nacional – Secretaría de Investigación y Posgrado (SIP-20240618, SIP-20241103, SIP-20241043 y SIP-20241454), y el Consejo Nacional de Humanidades, Ciencias y Tecnologías (CONAHCYT Convocatoria Ciencia de Frontera 2023 CF-2023-I-1635).

#### REFERENCIAS

- [1] M. Schmela, R. Rossi, C. Lits, S. Kumar Chunduri, A. Shah, R. Muthyal, P. Moghe, S. Kalam, A. Jamkhedkar, S. Goel, P. Saratchandra, "Advancements in solar technology, markets, and investments – A summary of the 2022 ISA World Solar Reports", Solar Compass, volumen 6, 2023.
- [2] S. I. Palomino Resendiz, "Generación y control de trayectorias para sistemas robóticos de seguimineto solar", UPIITA – IPN, 2021.
- [3] A.Z. Hafez, A.M. Yousef, N.M. Harag, "Solar tracking systems: Technologies and trackers drive types – A review", Renewable and Sustainable Energy Reviews, Volumen 91, 2018, pp. 754-782.
- [4] M. Angulo Calderón, I. Salgado Tránsito, I. Trejo Zúñiga, C. Paredes Orta, "Development and Accuracy Assessment of a High-Precision Dual-Axis Pre-Commercial Solar Tracker for Concentrating Photovoltaic Modules", Appl. Sci., 2022.
- [5] V. T. Widyaningrum, A. S. Romadhon and D. Safitri, "Solar Tracking System Dual Axis using Proportional Integral Derivative (PID) Controller," 2023 IEEE 9th Information Technology International Seminar (ITIS), Batu Malang, Indonesia, 2023, pp. 1-5.
- [6] Zakariah, J. J. Jamian, M. Amri Md Yunus, "Dual-axis solar tracking system based on fuzzy logic control and Light Dependent Resistors as feedback path elements," 2015 IEEE Student Conference on Research and Development (SCORED), Kuala Lumpur, Malaysia, 2015, pp. 139-144.
- [7] W. Aslam, Y. Xu, A. Siddique, A. Batool, M. N. Aslam, "A Method of Hybrid Solar Tracking Prototype for MPPT," 2019 IEEE Asia Power and Energy Engineering Conference (APEEC), Chengdu, China, 2019, pp. 253-257.
- [8] B. K. S. Vastav, S. Nema, P. Swarnkar, D. Rajesh, "Automatic solar tracking system using DELTA PLC," 2016 International Conference on Electrical Power and Energy Systems (ICEPES), Bhopal, India, 2016, pp. 16-21.
- [9] N. M. Isa, Y. M. N. S. Ismail, C. K. Gan, "Design of Single Axis Solar Tracking System (SASTS) Integrated with Programmable Logic Controller," 2021 Innovations in Power and Advanced Computing Technologies (i-PACT), Kuala Lumpur, Malaysia, 2021, pp. 1-6.
- [10] O. T. Mahmood, "Programmable logic controller based design and implementation of multiple axes solar tracking system," 2013 International Conference on Electrical Communication, Computer, Power, and Control Engineering (ICECCPCE), Mosul, Iraq, 2013, pp. 101-106.
- [11] H. Fathabadi, "Novel Online Sensorless Dual-Axis Sun Tracker," in IEEE/ASME Transactions on Mechatronics, vol. 22, no. 1, pp. 321-328, Feb. 2017.
- [12] W. Jing Min, L. Chia Liang, "Design and Implementation of a Sun Tracker with a Dual-Axis Single Motor for an Optical Sensor-Based Photovoltaic System", Department of Electrical Engineering, St. John's University, Taiwan, 2013.
- [13] H. Awad, S. Moawad, A. Atalla, "Experimental Comparison Between Microcontrollers and Programmable Logic Controllers in Sun Tracking Applications," 2018 Twentieth International Middle East Power Systems Conference (MEPCON), Cairo, Egypt, 2018, pp. 58-63.
- [14] K. Rao, D. J. Vaghela, M. V. Gojiya, "Implementation of SPWM technique for 3- $\Phi$  VSI using STM32F4 discovery board interfaced with MATLAB," 2016 IEEE 1st International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES), Delhi, India, 2016, pp. 1-5.
- [15] Waijung Blockset, [https://waijung1.aimagin.com/\(ultima consulta: 1-5-2024\)](https://waijung1.aimagin.com/(ultima consulta: 1-5-2024)).
- [16] Mathworks, Simulink, [https://la.mathworks.com/products/simulink.html \(última consulta: 1-5-2024\)](https://la.mathworks.com/products/simulink.html (última consulta: 1-5-2024)).
- [17] STMicroelectronics, ARM Cortex-M4 High-Performance MCUs, [https://www.st.com \(última consulta: 1-5-2024\)](https://www.st.com (última consulta: 1-5-2024)).
- [18] S. I. Palomino-Resendiz, F. A. Ortiz-Martínez, I. V. Paramo-Ortega, J. M. González-Lira y D. A. Flores-Hernández, "Optimal Selection of the Control Strategy for Dual-Axis Solar Tracking Systems," in IEEE Access, vol. 11, pp. 56561-56573, 2023.
- [19] Kipp & Zonen, [https://kippzonen.com \(última consulta: 1-5-2024\)](https://kippzonen.com (última consulta: 1-5-2024)).
- [20] Maxim Integrated Products. Precision, High-Side Current-Sense Amplifiers. MAX471 datasheet, 1996.
- [21] Krstić, M. (2000). Performance improvement and limitations in extremum seeking control. Systems & Control Letters, 39(5), 313-326.
- [22] STM32CubeIDE, [https://www.st.com/en/development-tools/stm32cubeide.html \(última consulta: 1-5-2024\)](https://www.st.com/en/development-tools/stm32cubeide.html (última consulta: 1-5-2024)).
- [23] Fuentes-Morales, R. F., Diaz-Ponce, A., Peña-Cruz, M. I., Rodrigo, P. M., Valentín-Coronado, L. M., Martell-Chavez, F., & Pineda-Arellano, C. A. (2020). Control algorithms applied to active solar tracking systems: A review. Solar Energy, 212, 203-219.

# Low Area Implementation of the Advanced Encryption Standard (AES) with Counter Mode (CTR) for System-On-Chip (SoC) - Field-Programmable Gate Array (FPGA)

1<sup>st</sup> Hernán Paz Penagos

*Electronic Engineering Department  
Colombian School of Engineering  
Julio Garavito*

Bogotá, Colombia

[hernan.paz@escuelaing.edu.co](mailto:hernan.paz@escuelaing.edu.co)

<https://orcid.org/0000-0002-2692-1989>

2<sup>nd</sup> Marco Andrés Ortiz Niño

*Electronic Engineering Department  
Colombian School of Engineering  
Julio Garavito*

Bogotá, Colombia

[marco.ortiz@escuelaing.edu.co](mailto:marco.ortiz@escuelaing.edu.co)

3<sup>rd</sup> Arthur Stink Paipilla Arenas

*Electronic Engineering  
Colombian School of Engineering Julio  
Garavito*

Bogotá, Colombia

[Arthur.paipilla@mail.escuelaing.edu.co](mailto:Arthur.paipilla@mail.escuelaing.edu.co)

**Abstract**—Security vulnerabilities persistently emerge through intricate attacks, frequently targeting both essential and non-essential Internet of Things (IoT) devices as well as embedded systems, posing ongoing threats. These connected devices are vulnerable to communication attacks across public networks and require low power consumption, low area utilization, and high throughput. As a security countermeasure, this study aims to include an integrated approach for confidentiality and availability requirements by implementing a non-pipelined Advance Encryption Standard (AES) with the counter mode of operation (CTR), low-area utilization priority for the Xilinx SoC-FPGA Zynq 7000 (xc7z020clg484-1), and Kintex 7 (xc7k325tffg676-1). Implementation was made using a Very High-Speed Integrated Circuit Hardware Description Language (VHDL) on Vivado 2019-2. The results show their area utilization for AES and AES-CTR implementations, with a throughput of 1.8 and 7.67 Gbps for Zynq 7000 and, 2.72 and 11.11 Gbps for Kintex 7; they are also presented for a 128bits key size and four CTR blocks. VHDL generics can be configured to be 192-bit and 256-bit lengths with different block sizes. Implemented AES-CTR IP showed correct behavior for 128, 192, and 256 key sizes with four CTR blocks. A cipher process with sizes 192 and 256 requires additional cycles that affect the timing performance and hardware utilization.

**Keywords**—advanced encryption standard (AES), counter mode (CTR), field programmable gate array (FPGA), System on Chip (SoC), Zynq7000, Xilinx.

## I. INTRODUCTION

Governments and organizations formulate standards and protocols outlining measures to prevent potential incidents that impact public or private entities. Typically, these requirements are met through the deployment of defense systems, network devices, and protocols aimed at bolstering the confidentiality, authentication, and availability of data exchanged between the end nodes. These data can be of variable length, reaching frames at the local link level, up to 2000 bytes, and they may contain private information, supervisory, and control commands, among others. For confidentiality, AES and its modes of operation are broadly adopted for secure communication protocols used in IoT and IP networks such as IEEE802.15.4, Wi-Fi Protected Access (WPA), IPsec, and Secure Sockets Layer (SSL); also, AES-CTR can be upgraded with Galois/Counter mode of operation

(GCM) to add Galois Hash authentication [1] to the security scheme on the device.

The requirements for power consumption, throughput, and security are met more efficiently with hardware implementation than software [2]. AES hardware implementations are based on three main strategies: pipelined, non-pipelined, or hybrid. Each has different repercussions regarding throughput, utilization, and power according to the FPGA used. In particular, a SoC-FPGA is used in embedded systems, as these require an efficient implementation of hardware and software components within the same device [3], for this, a SoC-FPGA requires components that best match the logic resources that can be used with a wide range of different components. Regarding AES on SoCs for Xilinx, [4] presented a reconfigurable AES for different modes of operation: Cipher Block as Chaining (CBC), Cipher Feedback Mode (CFB), Output Feedback Mode (OFB), counter (CTR), and an extension of the Electronic Codebook (ECB). Their design, based on High-Level Synthesis (HLS), was a pipelined design on a Zynq7000 device with throughput for AES-CTR of 538.38 Mbps, with a Lookup table (LUT) and Block RAM (BRAM) utilization of 46% and 40%, respectively. Guzman I. et al., present a pipelined AES implementation with ECB and CTR modes on Virtex 5 [5]. Moreover, Visconti detailed an encryption/decryption implementation using VHDL and a test system scheme [6]. Based on the Zynq UltraScale+ Multiprocessor System-on-Chip (MPSoC), they reported a utilization of 4.76% LUTs and a 28Gbps throughput for AES-128. In addition, Cowart R. presents an evaluation of a system that integrates the Processing System (PS) with a dual-core ARM Cortex A9 processor and programmable logic (PL) with an AES core for non-pipelined ECB and CBC modes of operation, and a pipelined CTR mode. These have a maximum clock frequency of 125 MHz for the non-pipelined and 325 MHz for the pipelined [7].

Daoud L. et al implemented, on a Zynq7000 SoC-FPGA, AES-128 using Vivado HLS, achieving utilization of 1417 LUTs and a throughput of 1,29Gbps [8]. Chen et al. and Sikka et al. showed the results of a pipelined AES design implemented in Vivado HLS on a Kintex 7 FPGA [2], [9]. In addition, Sikka P., et al describe an AES-CTR with LUT utilization of 1,41% for one block and a throughput of 38.05 Gbps [2] and Chen S. et al at 17.8 Gbps [9]. Finally, Chhabra

et al. presented an AES-128 over a Zynq7000 SoC with a testing image processing system [10].

This project presents the implementation of a core for AES-128 [11] with four blocks in the counter mode of operation (CTR) [12]. It was implemented in the VHDL with a non-pipelined strategy to meet the minimum utilization area of the PL. This straightforward iterative design shows the timing and utilization results based on Vivado synthesis and implementation, respectively. These were obtained from the SoC zynq7000 Zedboard (xc7z020clg484-1) and compared with a Kintex 7 Net FPGA (xc7k325tffg676-1). This article has the following structure: Section 2 presents the AES background; section 3 describes the AES implementation design; section 4 shows the results of the simulation with test vectors and clock cycle count, synthesis timing, and implementation utilization; section 5 compares this work with other AES implementations using Zynq7000 SoC and Kintex 7. Finally, in section 6, conclusions and future work are presented.

II. AES BACKGROUND

The Rijndael algorithm, developed by Vincent Rijmen and Joan Daemen, became the Advanced Encryption Standard (AES) in November 2001 after a selection process initiated in January 1997 by the National Institute of Standards and Technology (NIST). AES is a symmetric byte-oriented cipher that performs 10, 12, or 14 rounds of encryption with key-length sizes of 128, 192, or 256 bits. AES components are a key generator, an input (plain text), four transformation modules, and an output (ciphered text). Plaint and ciphered bytes have 128 bit-width lengths arranged in a matrix of 4X4 where each element forms a 4-byte word. The transformation modules were SubBytes, ShiftRows, MixColumns, and AddRoundKey. These form a round of ciphers. The key generator outputs a key per round of the process according to the key size.

Operation modes are required to secure data greater than 128 bit-length to avoid pattern recognition using the same key in each block. These modes allow the division of data into an AES block layout. The arrangement of these blocks depended on the target application. The results are listed in Table I.

TABLE I. DESCRIPTION OF MODES OF OPERATION [13]

Mode	Description	Typical Application
Electronic CodeBook mode (ECB)	Every block of plaintext bits is encoded autonomously utilizing identical key.	Secure transmission of single values (e.g., an encryption key).
Cipher Block Chaining mode (CBC)	The encryption algorithm takes the XOR operation between the subsequent block of plaintext and the preceding block of ciphertext as input. [14].	General-purpose block-oriented transmission and authentication.
Cipher Feedback mode (CFB)	The input is processed in units of s bits at a time. The preceding ciphertext serves as input to the encryption algorithm, generating pseudorandom output. This output is then XORed with plaintext to produce the next unit of ciphertext. [14].	General-purpose stream-oriented transmission and authentication.
Output Feedback mode (OFB)	Similar to the CFB, the input to the encryption algorithm is the output from the previous encryption.	Stream-oriented transmission over noisy channels (e.g., satellite communication).

Mode	Description	Typical Application
	and complete blocks are utilized. [14].	
Counter mode (CTR)	For each block of plaintext, an XOR operation is performed with an encrypted counter. The counter is incremented for each successive block [15].	General-purpose block-oriented transmission and Useful for high-speed requirements.

III. AES IMPLEMENTATION DESIGN

AES design is based entirely on standard FIPS197 [16] and is designed using an iterative sequential combinational method that allows a minimum cycle count for key scheduling and encryption processes (Fig. 1). sBox, Galois, and Rcon were statically implemented. This implementation used three inputs to control the AES process. These are clock signals and the start and reset ports. In addition, it has an extra output that allows the monitoring of process completion. This is known as ready/busy.

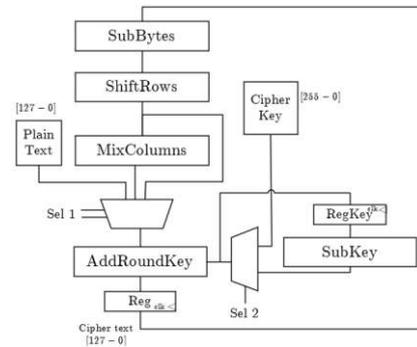


Fig. 1. Iterative AES process block.

Then, the Counter mode (CTR) is configured using the AES Core previously described and as documented SP-800-38A [17] with four blocks that can be expanded or reduced through a VHDL Generic. A single control block, named the CTR block, is shown in Fig. 2.

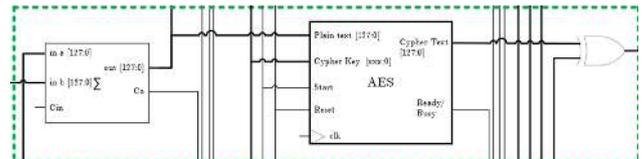


Fig. 2. AES-CTR Block.

Four of these CTR-Blocks are parallely implemented in VHDL to create an AES-CTR Core.

Plain text and cipher text were 512 bits in length. Although this document shows the results for 128 keys, other key sizes can be programmed through VHDL generic for 192 and 256 bits. The AES-CTR Core also has a 128-bit initialization vector and an IV-base-step input to control the start value for the initialization vector and the step between CTR-Blocks. The output IV-Overflow is used to detect if the initialization vector value, after incrementation by IV-Base-step input, requires an IV-variation to avoid pattern detection in the encrypted data.

#### IV. RESULTS

The implementation was performed using VHDL and Vivado 2019-2. The simulation, synthesis, and implementation are presented for AES-128 and AES-CTR with four blocks. The simulation results were compared with the NIST/FIPS 197 [16] and NIST800-38A [17] test vectors. Xilinx® Kintex®-7 XC7K325T (xc7k325tffg676-1) and Xilinx® Zynq7000 (xc7z020clg484-1) were synthesized to show the results for maximum frequency, power consumption, and implementation for reporting their utilization.

##### A. Simulation Results

The simulation results are obtained from Vivado XSim with a created testbench for an input plain text and key test vectors as seen in [11]. Fig. 3 presents the AES-128 cipher process. This process showed the expected results after 11 clock cycles.



Fig. 3. AES-128 Vivado simulation with FIPS197 test vectors.

For AES-CTR-128 the result of the simulation is shown in Fig. 4. An initialization vector, counter overflow detector, and base counter value were added to the AES-CTR encryption process. Because these four blocks are directly based on AES-128, the same clock cycles are required to show the result with a delay of approximately 60,8nS.

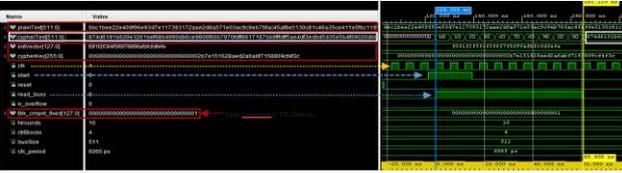


Fig. 4. AES-CTR-128 Vivado simulation with NIST-SP800-38A test vectors.

##### B. Synthesis results

The performance of the AES and AES-CTR cores was based on synthesis timing reports. The Worst Negative Slack (WNS) allows the determination of the maximum frequency, as presented in (1) [18]:

$$\text{Max. Freq.} = 1/(T\text{-WNS}) \quad (1)$$

Where T is the reference clock period used in the timing constraint during the synthesis. The throughput can be calculated using two approaches, as shown in (2) and (3):

$$\text{Throughput} = (\text{Block length} * \text{Freq. Max})/\text{Cycle Count} \quad (2)$$

$$\text{Throughput} = (\text{output bit length.})/\text{Delay} \quad (3)$$

For a Block length of 128 for AES and 512 for AES-CTR, the resulting values are presented in Table II.

TABLE II. SYNTHESIS TIMING PERFORMANCE

Device	AES Encryption		Throughput (Gbps)	Max Freq (MHz)
	Mode	Blocks		
xc7z020clg484-1	AES	N/A	1.8	155.06
xc7k325tffg676-1	AES	N/A	2.73	237.37
xc7z020clg484-1	AES-CTR	4	7.67	164.9
xc7k325tffg676-1	AES-CTR	4	11.11	238.7

The power consumption results of the synthesized design are presented in Table III.

TABLE III. SYNTHESIS REPORT OF POWER CONSUMPTION

Device	AES Encryption		Power (W)		
	Mode	Blocks	Dynamic	Static	Total
xc7z020clg484-1	AES	N/A	0.25	0.108	0.358
xc7k325tffg676-1	AES	N/A	0.319	0.16	0.478
xc7z020clg484-1	AES-CTR	4	1.047	0.123	1.17
xc7k325tffg676-1	AES-CTR	4	1.534	0.168	1.702

##### C. Implemented results

To establish the utilization report of slices, the implemented design is carried out using a hierarchical partition for AES core analysis, which is instantiated as Out of Context (OOC). This methodology excludes IO but allows for a more accurate estimation of slice placement on the FPGA. Table IV presents the results.

TABLE IV. IMPLEMENTED UTILIZATION REPORT

Device	AES Encryption		Utilization		
	Mode	Blocks	Slice Register	Slice LUT	Slices
xc7z020clg484-1	AES	N/A	269 (0.25%)	1338 (2.52%)	380 (2.86%)
xc7k325tffg676-1	AES	N/A	269 (0.07%)	1251 (0.61%)	348 (0.68%)
xc7z020clg484-1	AES-CTR	4	1095 (1.03%)	8772 (16.49%)	2445 (18.38%)
xc7k325tffg676-1	AES-CTR	4	1076 (0.26%)	7498 (3.68%)	2182 (4.28%)

The emergence of Post-Quantum Cryptography (PQC) as a replacement for ECC/RSA will have a profound impact on security applications spanning from smartphones to blockchains [19-21].

#### V. COMPARISON OF RESULTS

Regarding the utilization and performance of AES implementations on the Xilinx SoC-FPGA and Kintex 7, other works are presented in Table V, where it can be seen that the two devices in the present work present the lowest GBPS values compared to the other studies found in the literature. Limited information on AES implementations using a non-pipelined method for SoC and Kintex devices is found. This work presents a lower utilization than pipelined implementations, allowing more capacity for logic integration.

TABLE V. COMPARISON OF AES AND AES-CTR FOR SOC-FPGA AND KINTEX7

Reference	Device	AES Encryption		Utilization			Throughput (Gbps)	Max Freq (MHz)
		Mode	Blocks	Slice Register	Slice LUT	Slices		
Daoud et al. [8]	xc7z020-1clg484c	AES	N/A	830	1417	431	1.29	192
This work	xc7z020c1g484-1	AES	N/A	269 (0.25%)	1338(2.52%)	380 (2.86%)	1.8	155.06
Visconti et al. [6]	xczu9eg-2ffvb1156e	AES	N/A	0.71%	4.76%	-	28	220
Chen et al. [9]	xc7k325tffg676-2l	AES	N/A	8311	19312	-	17.8	139
This work	xc7k325tffg676-1	AES	N/A	269 (0.07%)	1251 (0.61%)	348 (0.68%)	2.73	237.37
Silitonga et al. [4]	zynq7000 zedboard	AES-CTR	4	6%	46%	-	538.38	-
This work	xc7z020c1g484-1	AES-CTR	4	1095 (1.03%)	8772 (16.49%)	2445 (18.38%)	7.67	164.9
Sikka et al. [2]	xc7k70t-fbg676	AES-CTR	1	449	585	-	38.05	297.3
This work	xc7k325tffg676-1	AES-CTR	4	1076 (0.26%)	7498 (3.68)	2182 (4.28%)	11.11	238.7

## VI. CONCLUSION

Interconnected devices like IoT nodes and gateways commonly use SoC devices to reduce dependency on multiple manufacturers and enhance consistency by integrating hardware and software. This integration, however, reduces processor system space and limits integration with different hardware components. Strategies for sequential AES implementation include non-pipelined and pipelined approaches, with the latter offering higher throughput but increased area utilization. Despite the lack of explicit documentation for non-pipelined devices like Zynq7000 and Kintex7, the presented method minimizes area utilization compared to other AES-128 implementations on the Zynq7000 SoC-FPGA. While it has lower throughput, this approach supports various applications for interconnected device communication. Higher throughput is achieved by implementing the CTR mode, improving performance over large packet sizes. The area utilization of AES-128-CTR can be optimized by a common key expansion module for all blocks. The implemented utilization results are deemed more reliable than synthesized results. In applications like IoT and industrial networks, SoC devices' adaptability drives the preference for a combinational sequential implementation, particularly non-pipelined, optimizing hardware space and allowing for enhanced cycle times at higher clock frequencies.

In future work, researchers will improve the utilization of CTR and the integration of an AXI4 interface to perform physical tests with the Zynq7000 ARM Cortex-A9 dual-core processor and Microblaze soft processor.

## REFERENCES

- [1] Y. Sovyn, V. Khoma, and M. Podpora, "Comparison of Three CPU-Core Families for IoT Applications in Terms of Security and Performance of AES-GCM," *IEEE Internet of Things Journal*, vol. 7, p. 339–348, 1 2020.
- [2] P. Sikka, A. R. Asati and C. Shekhar, "High-throughput field-programable gate array implementation of the advanced encryption standard algorithm for automotive security applications," *Journal of Ambient Intelligence and Humanized Computing*, 7 2020.
- [3] E. M. Benhani, L. Bossuet and A. Aubert, "The Security of ARM TrustZone in a FPGA-Based SoC," *IEEE Transactions on Computers*, vol. 68, p. 1238–1248, 8 2019.
- [4] A. Silitonga, Z. Jiang, N. Khan, and J. Becker, "Reconfigurable Module of Multi-mode AES Cryptographic Algorithms for AP SoCs," in *2019 IEEE Nordic Circuits and Systems Conference (NORCAS): NORCHIP and International Symposium of System-on-Chip (SoC)*, 2019.
- [5] I. C. Guzmán, R. D. Nieto and Á. Bernal, "FPGA implementation of the AES-128 algorithm in non-feedback modes of operation," in *DYNA*, vol. 83, p. 37–43, 9 2016.
- [6] P. Visconti, S. Capoccia, E. Venere, R. Velázquez and R. de Fazio, "10 Clock-Periods Pipelined Implementation of AES-128 Encryption-Decryption Algorithm up to 28 Gbit/s Real Throughput by Xilinx Zynq UltraScale+ MPSoC ZCU102 Platform," in *Electronics*, vol. 9, p. 1665, 10 2020.
- [7] R. Cowart, D. Coe, J. Kulick, and A. Milenković, "An Implementation and Experimental Evaluation of Hardware Accelerated Ciphers in All-Programmable SoCs," in *Proceedings of the SouthEast Conference*, 2017.
- [8] L. Daoud, F. Hussein, and N. Rafla, "Optimization of Advanced Encryption Standard (AES) Using Vivado High-Level Synthesis (HLS)," 2019.
- [9] S. Chen, W. Hu, and Z. Li, "High-Performance Data Encryption with AES Implementation on FPGA," in *2019 IEEE 5th Intl Conference on Big Data Security on Cloud (BigDataSecurity), IEEE Intl Conference on High Performance and Smart Computing, (HPSC) and IEEE Intl Conference on Intelligent Data and Security (IDS)*, 2019.
- [10] S. Chhabra and K. Lata, "Hardware-Software Co-Simulation of Obfuscated 128-Bit AES Algorithm for Image Processing Applications," in *2018 IEEE International Symposium on Smart Electronic Systems (iSES) (Formerly iNiS)*, 2018.
- [11] J. and R. V. Daemen, "The Design of Rijndael: AES - The Advanced Encryption Standard.," 2002. DOI: 10.1007/978-3-662-04722-4.
- [12] H. and R. P. and W. D. Lipmaa, "CTR-Mode Encryption.," 2001.
- [13] W. Stallings, "Cryptography and Network Security: Principles and Practice," in *Pearson*, 2013.
- [14] Chegg, "Consider the five block cipher modes of operation shown in Table 6.1. For each mode, consider the case when cipher text block C1 is corrupted. Which plaintext blocks, when decrypted, are corrupted?," [Online]. Available: <https://www.chegg.com/homework-help/questions-and-answers/1consider-five-block-cipher-modes-operation-shown-table-61-mode-consider-case-cipher-text-q15451479>. [Accessed 21 11 2023].
- [15] Course Hero, "1 Consider the five block cipher modes of operation shown in Table 6.docx," 09 20 2019. [Online]. Available: <https://www.coursehero.com/file/46728624/1Consider-the-five-block-cipher-modes-of-operation-shown-in-Table-6docx/>. [Accessed 21 11 2023].
- [16] NIST, FIPS197, 2001.
- [17] NIST, SP-800-38A, 2001.
- [18] Xilinx, "Vivado Timing - Where can I find the Fmax in the timing report?," 2019
- [19] Lightweight hardware architectures for fault diagnosis schemes of efficiently-maskable cryptographic substitution boxes, 2016 IEEE International Conference on Electronics, Circuits and Systems, 2016. DOI: 10.1109/ICECS.2016.7841314
- [20] CRC-oriented error detection architectures of post-quantum cryptography niederreiter key generator on FPGA, 2022 IEEE Nordic Circuits and Systems Conference (NorCAS), 2022. DOI: 10.1109/NorCAS57515.2022.9934378
- [21] Error Detection Schemes Assessed in FPGA for Multipliers in Lattice-Based Key Encapsulation Mechanisms in post-quantum cryptography, IEEE Transactions on Emerging Topics in Computing, 2022. DOI: 10.1109/TETC.2022.3217006.

Categoría

# REPORTE

Aplicaciones agro y alimentos

Área Temática

# Development and Assessment of an Automated Solar Dryer for Post-Harvest Treatment of Parchment Coffee

1<sup>st</sup> Yerson Duvan Angulo

Department of Mechatronics Engineering  
University of Pamplona  
Pamplona, Colombia  
duvan.angulo@unipamplona.edu.co

2<sup>nd</sup> Maria C. Moreno

Department of Mechatronics Engineering  
University of Pamplona  
Pamplona, Colombia  
maria.moreno6@unipamplona.edu.co

**Abstract**—Colombia’s coffee stands out due to its exceptional quality, which is a result of unique geographical and climatic conditions. However, what truly distinguishes Colombian coffee is the meticulous care and traditional methods employed throughout the process, combining artisanal techniques with ancestral practices. Therefore, this paper presents the development of an automated solar parabolic dryer to evaluate the moisture content of parchment coffee using the gravimetric method. For this, a NodeMCU microcontroller, a DHT22, and a DS18B20 sensor were used to estimate the moisture. Additionally, the lateral windows of the dryer were automated using a motor to close or open them to reduce the temperature inside the dryer, avoiding the crystallization of the coffee beans. Regarding weight control, a sampling basket was designed with load cells and an HX711ADC module with an LCD screen to display the parameters. The result is a new functional structure with benefits for its users by optimizing the drying process.

**Index Terms**—Solar Parabolic Dryer, Parchment Coffee, Automation, Gravimetric Method, Weight Control.

## I. INTRODUCTION

Global coffee consumption is extensive due to its stimulating and energizing effects. It is one of the most popular beverages worldwide, with an estimated annual consumption of around 2.25 billion cups per day, equivalent to approximately 2.5 million tons of coffee per year. Europe, North America, and some Asian countries are among the largest consumers of coffee. Consequently, coffee has become one of the primary agricultural exports for many coffee-producing countries [1]. More than 125 million people worldwide depend on coffee for their livelihoods, including millions of farmers, processors, exporters, importers, roasters, and retailers across the globe. This industry generates employment and contributes significantly to both local and global economies [2].

Colombian coffee is widely recognized internationally for its distinctive quality and flavor. Colombia stands out as one of the leading producers of high-quality Arabica coffee in the world, ranking as the third-largest coffee producer globally. The country’s annual coffee production exceeds 14 million 60-kg bags, resulting in significant foreign exchange earnings for the nation [3]. Additionally, coffee production makes a substantial contribution to Colombia’s Gross Domestic Product (GDP) and employs millions of people in rural coffee-growing regions. It is

estimated that over 500,000 Colombian families directly depend on coffee cultivation for their livelihoods, playing a crucial role in the country’s economic stability [4].

Ensuring proper drying of coffee is crucial to maintain its quality, safety, and commercial value. This involves carefully controlling drying conditions such as temperature, humidity, and ventilation to prevent issues like mold and fungal growth due to excess moisture, negative fermentation, sensory defects in coffee, reduction in commercial value, and increased susceptibility to storage problems such as condensation formation [5].

Several studies have addressed the inclusion of automated systems in coffee dryers to guarantee an optimal drying process [6], [7]. In [8], presents a hybrid drying system that combines solar and mechanical principles to mitigate prolonged drying times and the risks of microbial growth during open-sun and solar coffee drying. This hybrid dryer incorporates a conventional solar tunnel-type configuration with a biomass burner fueled by coffee trunks, leveraging a heat exchanger to warm the dry air. On the other hand, in [9], describes the use of an automated dryer that employs mathematical models, including multiple linear regression and nonlinear regression models determined using the R software and Curve Expert Professional, respectively, to describe moisture behavior. Additionally, in [10], presents the automation of a laboratory-scale Silo coffee dryer controlled by two microcontrollers, DC motors, temperature and relative humidity sensors, load cells, optical sensors, LCD, keypad, alarm, and serial communication with the computer equipment. Finally, in [11], the design and construction of an automated solar dryer are provided for the use of surpluses from agricultural production based on the heliotropic movement of the sunflower and, through a mobile application, keeping records of temperature, humidity, and radiation.

Comparing the previous contributions, this paper introduces a low-cost solar parabolic dryer designed to assess parchment coffee moisture levels using the gravimetric method. The system utilizes a NodeMCU microcontroller, a DHT22, and a DS18B20 sensor to estimate moisture content. Furthermore, the dryer’s lateral windows are automated with a motor for temperature regulation, preventing coffee bean crystallization. Weight monitoring is facilitated by a sampling basket equipped with load cells,

an HX711ADC module, and a display.

The remainder of this paper is organized as follows: Section II details the methodology, addressing specific aspects related to the designs and mechanisms, the electronics and control, as well as, the graphical user interface. Section III presents the experimental results during tests performed at full-scale. Finally, Section IV presents the conclusions.

II. MATERIALS AND METHODS

The proposed methodology followed in this research consists of four main phases which are described below.

A. Design and Mechanisms

In the methodology used to develop this prototype, four phases were designed, allowing studies to create a prototype that would meet the specific needs of coffee growers and subsequently scale the system to a full-size dryer. Due to space, health, and cost considerations, it was decided to work with the Cenicafé parabolic solar parchment coffee dryer as a reference document. This dryer, developed by the Colombian coffee sector’s research and development organization, served as a guide for the design and construction of a three-dimensional model, as illustrated in Fig. 1. This model was designed by Autodesk Inventor using an educational license, with dimensions of 2x5 meters suitable for farms producing approximately 1500 kg of C.P.S. coffee annually. The abbreviation “C.P.S.” in the context of coffee, refers to “Café de Altura, Preferentemente Lavado y de Sombra” (High Altitude Coffee, Preferably Washed and Shade-Grown). This classification is used to identify certain types of high-quality coffee grown under specific conditions.

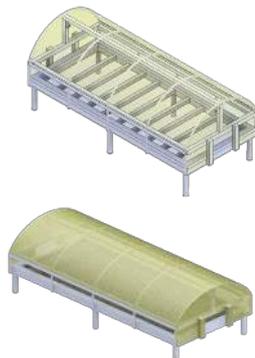


Fig. 1: Three-dimensional model of the dryer structure.

For the development of the prototype, an identical version was created at a 1:5 scale, which will be illustrated in subsequent sections.

B. Electronics and Control

For temperature monitoring, the DS18B20 sensor was implemented along with the NodeMCU microcontroller for control. Two probes were connected to the sensor along with a 4.7 KΩ resistor from the data input to positive. An LCD with an I2C module was added for parameter visualization. Additionally, a LM7805 regulator for fixed output was included, along with other electronic components as shown in Fig. 2.

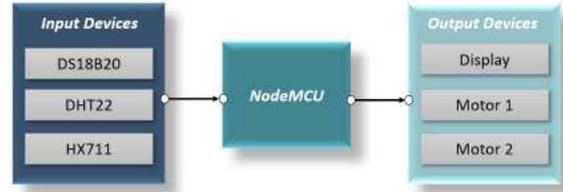


Fig. 2: Descriptive diagram of the operation of the system.

The coffee dryer design incorporates a system to assess and determine coffee moisture using the gravimetric method. This method involves repeatedly weighing a coffee sample during drying to calculate residual moisture based on weight loss. To achieve this, a system was implemented using load cells and the HX711ADC module for weight control. A 12x12x6 centimeter sample basket was designed with holes to allow water released during drying to escape easily. Additionally, a base was developed to connect the sample box to the load cell. For programming the monitoring box, the working values table of the HX711ADC module was required to perform calibration using the Arduino IDE interface.

C. Graphical User Interface

Regarding the graphical interface for real-time visualization of parameters captured by sensors installed in the system, an application compatible with Android phones was developed using App Inventor. This application communicates with the sensors via the ThingSpeak platform, updating the records every 15 seconds. The block programming of the application is described in Fig. 3.

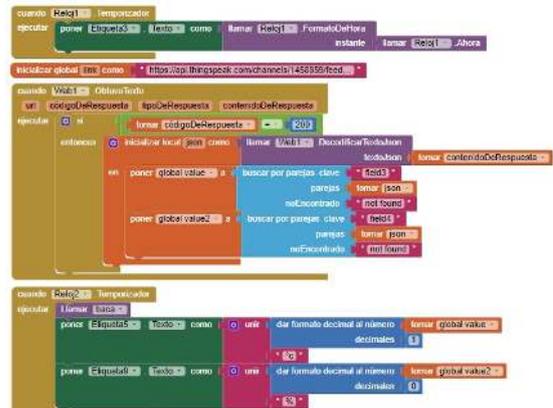


Fig. 3: Block programming of the mobile application.

III. EXPERIMENTAL RESULTS

For the construction of the weight monitoring box, 3D printing was used to create the components using white Polylactic Acid (PLA) material to minimize the effects of solar radiation. Fig. 4. illustrates the final assembly of this component.

During coffee drying, various factors affecting coffee quality must be considered, including crystallization. To address this issue, a solution was implemented to control the temperature inside the dryer using air ventilation. A set point of 40°C was chosen due to the prototype size and

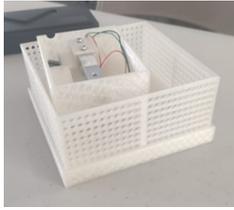


Fig. 4: Weight monitoring box.



Fig. 7: Prototype exhibition at a technology fair.

the limited air passage. When the temperature reaches this set point, the motor is activated to start moving the shaft, which is threaded to enable the dryer to begin opening the side windows. The movement continues until a limited switch is triggered, halting further motion. Fig. 5. illustrates the components comprising this ventilation system, and the programming sequence was devised accordingly.

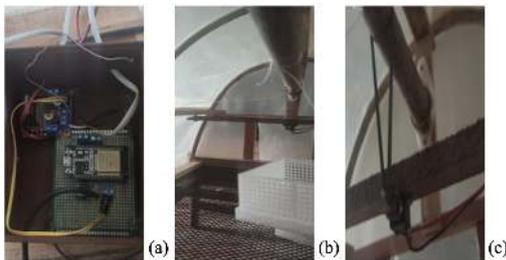


Fig. 5: (a) Box with electronic connections; (b) Dryer architecture with monitoring box; (c) Mechanical system for temperature control.

Fig. 6. provides real-time parameter visualization from a mobile phone. This includes gauges for ambient temperature, ambient humidity, temperature inside the dryer, and weight recorded in the monitoring box during measurements.



Fig. 6: Mobile application for monitoring parameters.

Finally, the prototype was showcased at a regional technology fair where it underwent testing by coffee tasters and agronomical engineers. Positive feedback was received along with additional information on how to scale the system up to a full-scale dryer, as shown in Fig. 7.

The full-scale implementation of the dryer was carried out in the village of Guayacanal in the municipality of Taminango, Nariño. Location considerations included

terrain disposition, availability of spaces with sunlight access, and distance from areas generating odors that could affect coffee. Additionally, solar orientation and movement during the day were considered for optimal sunlight exposure.

Construction plans were initially drafted by Autodesk Inventor, positioning the structure perpendicular to the sun's movement. The dryer was built using the materials outlined in Table I.

TABLE I: Solar dryer components

Quantity	Material	Dimensions
25	Bamboo	According to need
6	Endless screw	3/8"
50	Nuts	3/8"
1	Nail box	1 1/2"
1	Nail box	2 1/2"
2	Sarán Mesh	1.5x6 m
1	Plastic for cover	4x5

Initially, a perimeter was marked to form a rectangle for constructing the foundations at each of the four corners (See Fig. 8. (a)). Bamboo bases were leveled at 70 cm above the ground to create a bed, where 11 bamboo poles of 2.1 m length were placed on beams with a 50 cm spacing and secured with nails (See Fig. 8. (b)). A 1.5x6 m mesh was then laid over the bed to prevent direct contact of the coffee with the wood. For the cover, bamboo rectangles of 280x510 cm were arranged parallel to the bed and joined with four 85 cm bamboo poles, resulting in a structure elevated 70 cm above the bed. The main arches at the ends and center were installed next, followed by two smaller arches distributed between the center and one end on both sides (See Fig. 8. (c)). The final step in completing the coffee dryer construction was installing the plastic cover, which involved securing plastic along the 2 m side with nails and wood to ensure tautness (See Fig. 8. (d)).

In Fig. 9, an image of the full-scale parabolic coffee dryer is provided.

Before installing the electronic system in the coffee dryer, it was necessary to design a protective box for the control board and LCD installation. Subsequently, sensors and actuators were installed for temperature control, as illustrated in Fig. 10.

Finally, coffee bean samples were collected using the weight monitoring box. The precision of this process was demonstrated during the tests, as evidenced in Fig. 11.

#### IV. CONCLUSIONS

The coffee drying process is essential for maintaining quality and flavor, influenced by ambient temperature and



Fig. 8: (a) Foundations and footings; (b) Lateral supports; (c) Arch construction; (d) Installation of plastic lining.



Fig. 9: Installation of the electronic system in the dryer.



Fig. 10: Installation of the electronic system in the dryer.



Fig. 11: Weight samples for coffee beans.

weather conditions. Our study analyzed these factors' impact on drying time in an artisanal dryer and the quality effects of continuous gravimetric monitoring.

Key findings revealed significant variations in drying time based on temperature and humidity. Lower temperatures ( $<25^{\circ}\text{C}$ ) resulted in slower drying with minimal temperature fluctuations inside the dryer. Conversely, higher temperatures ( $>25^{\circ}\text{C}$ ) accelerated drying but required careful control ( $<40^{\circ}\text{C}$ ) to preserve coffee quality.

Continuous gravimetric monitoring during drying led to improved quality by allowing precise adjustments to drying time and temperature based on coffee moisture levels. This method ensures superior final product quality by optimizing the drying process.

## REFERENCES

- [1] S. Surma and S. Oparil, "Coffee and arterial hypertension," *Current hypertension reports*, vol. 23, no. 7, p. 38, 2021.
- [2] C. Shao, H. Tang, X. Wang, and J. He, "Coffee consumption and stroke risk: evidence from a systematic review and meta-analysis of more than 2.4 million men and women," *Journal of Stroke and Cerebrovascular Diseases*, vol. 30, no. 1, p. 105452, 2021.
- [3] F. Ceballos-Sierra and S. Dall'Erba, "The effect of climate variability on colombian coffee productivity: A dynamic panel model approach," *Agricultural Systems*, vol. 190, p. 103126, 2021.
- [4] A. Guhl, "Coffee production intensification and landscape change in colombia, 1970–2002," *Land-Change Science in the Tropics: Changing Agricultural Landscapes (eds Millington A, Jepson W)*, pp. 93–116, 2008.
- [5] C. L. Hii and F. M. Borém, "Drying and roasting of cocoa and coffee," 2019.
- [6] J. P. Rodríguez, A. I. Montoya-Munoz, C. Rodríguez-Pabon, J. Hoyos, and J. C. Corrales, "Iot-agro: A smart farming system to colombian coffee farms," *Computers and Electronics in Agriculture*, vol. 190, p. 106442, 2021.
- [7] M. K. Sott, L. B. Furstenu, L. M. Kipper, F. D. Giraldo, J. R. Lopez-Robles, M. J. Cobo, A. Zahid, Q. H. Abbasi, and M. A. Imran, "Precision techniques and agriculture 4.0 technologies to promote sustainability in the coffee sector: state of the art, challenges and future trends," *IEEE Access*, vol. 8, pp. 149 854–149 867, 2020.
- [8] E. Duque-Dussán, J. R. Sanz-Urbe, and J. Banout, "Design and evaluation of a hybrid solar dryer for postharvesting processing of parchment coffee," *Renewable Energy*, vol. 215, p. 118961, 2023.
- [9] A. Barzola-Cárdenas, L. Quiñones-Huatangari, B. Vásquez-Ochoa, I. Pérez-Guevara, and M. Díaz-Torres, "Estimación de humedad de café pergamino utilizando un secador solar automatizado, mediante modelos matemáticos en jaén-perú," *Tecnia*, vol. 30, no. 1, pp. 107–113, 2020.
- [10] J. D. Henao, A. Soto, M. A. Góngora, and F. Cortés, "Automatización de secador de café (tipo silo) de laboratorio," *Ingeniería y Región*, no. 7, pp. 73–83, 2010.
- [11] M. L. A. Miranda, J. P. Machorro, and L. A. Hernández, "Secador solar automatizado," *Revista IPSUMTEC*, vol. 6, no. 6, pp. 87–94, 2023.

# Prototipo de sistema integral de monitoreo IoT y automatización en dosificación de soluciones nutritivas

Ing. Carrizo, Pablo  
Departamento de ingeniería Electrónica  
Universidad Tecnológica Nacional  
La Rioja, Argentina  
pablo.carrizoj@gmail.com

Oliva, Agustina Romina  
Departamento de ingeniería Electrónica  
Universidad Tecnológica Nacional  
La Rioja, Argentina  
olivaagustina22@gmail.com

Arias Villafañe, Edgard Nahuel  
Departamento de ingeniería Electrónica  
Universidad Tecnológica Nacional  
La Rioja, Argentina  
nahuel.arias3865@gmail.com

Ing. Pérez, Rocio Belén  
Becaria doctoral en Ingeniería  
Departamento de ingeniería Eléctrica y  
de computadoras (DIEC)  
Universidad Nacional del Sur  
Bahía Blanca, Argentina  
perezrociob@gmail.com

Prof. Bascary Jose M.  
Técnico en agua y riego para la  
agricultura familiar de la región NOA  
Capacitador del programa huertas  
provinciales, Secretaria de Agricultura.  
La Rioja, Argentina  
pepebascary12@gmail.com

**Resumen:** ante la creciente preocupación por el impacto ambiental y la necesidad de preservar los recursos naturales, específicamente el agua en regiones áridas como las que caracterizan a la región de Cuyo en Argentina, se presenta en el siguiente artículo el desarrollo de un prototipo de sistema integral de monitoreo remoto de parámetros de cultivos hidropónicos y la automatización en la dosificación de soluciones nutritivas. Este desarrollo surge en respuesta a la sequía en la zona de Cuyo, que afecta directamente el cultivo tradicional disminuyendo la producción agrícola lo que resulta en una menor cantidad de alimentos disponibles para la población. El objetivo es fomentar la adopción de prácticas agrícolas sostenibles entre agropecuarios y cualquier usuario, facilitando su exploración en este campo. Se destacan soluciones de hardware y software open-source que mejoran las condiciones de suelo, favorecen el crecimiento del cultivo y el uso adecuado del agua.

**Palabras clave:** hidroponía, monitoreo, automatización, ESP32, Agricultura sostenible.

## I. INTRODUCCIÓN

La llegada de las tecnologías de Internet de las Cosas (IoT) ha marcado una revolución en la manera en que supervisamos y controlamos diversos sistemas [1]. De igual forma, acompaña a esta revolución la evolución de los sistemas embebidos. En el ámbito de la agricultura, estas tecnologías representan una oportunidad para mejorar la productividad y la sostenibilidad. La combinación de dispositivos IoT, como el módulo ESP32, con sensores específicos y sistemas de automatización, permite un monitoreo preciso y en tiempo real de las condiciones ambientales y del estado de los cultivos. Esto no solo facilita la toma de decisiones informadas por parte de los agricultores, sino que también mejora el uso de recursos como el agua y los nutrientes, contribuyendo así a una agricultura más sostenible [1- 5].

Entre las diversas técnicas de cultivo, la hidroponía destaca por su alto rendimiento, produciendo entre tres y diez veces más alimentos que la agricultura convencional en el mismo espacio y en la mitad de tiempo. Además, ofrece ventajas como la eliminación de herbicidas y pesticidas, junto con un consumo de agua significativamente inferior, hasta 20 veces menor [3]. Este último aspecto se debe a la

recirculación y reutilización del agua. Sin embargo, para mantener un entorno de cultivo saludable, es esencial vaciar y reemplazar periódicamente el agua en los sistemas hidropónicos. Esto evita la acumulación de sales, minerales y residuos orgánicos que podrían afectar negativamente la salud de las plantas y promover el crecimiento de patógenos y bacterias. La frecuencia del vaciado depende del tipo de cultivo, la concentración de nutrientes y el sistema de conservación empleado por el agricultor.

## II. PROPUESTA A RESOLVER

La iniciativa del proyecto surge de tomar conciencia de la problemática de escasez que se enfrenta desde hace años en la provincia de La Rioja. Afectando de igual manera provincias circundantes. En la figura 1, se observa los índices de vegetación que evidencian condiciones negativas frente a la sequía, identificando el centro-oeste de San Juan, Oeste y norte de La Rioja, afectando a Chaco, Formosa y porciones de Santiago del Estero y este de Salta. También se observan valores inferiores al promedio en el centro de la provincia de Buenos Aires y en la Patagonia [4].

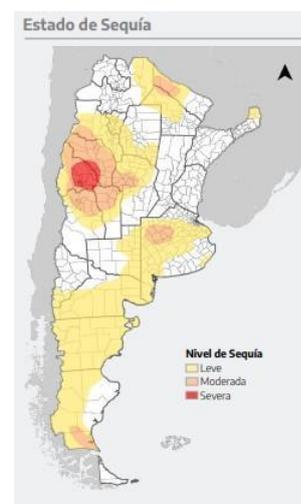


Figura 1: Informe de Sequía, Enero 2024, Servicio Meteorológico Nacional (SMN)

Este proyecto tiene como propósito incentivar y simplificar la implementación del cultivo hidropónico, aprovechando todos sus beneficios, liberando al usuario del monitoreo de ciertos parámetros y de la regulación del potencial de hidrógeno (pH) y electroconductividad (EC) de la solución nutritiva, mediante el desarrollo de un sistema integral que se encarga de estas tareas.

### III. OBJETIVO

Desarrollar un prototipo de sistema integral de monitoreo remoto en cultivos hidropónicos y de automatización en la dosificación de soluciones nutritivas, mediante tecnología IoT. Este sistema se encargará de la dosificación para mantener la concentración de la solución nutritiva y realizará el monitoreo de parámetros claves como nivel de agua, pH y electroconductividad.

### IV. MARCO TEÓRICO

El Instituto Nacional de Tecnología Agropecuaria (INTA), ha impulsado la tecnología de cultivo en sustrato e hidroponía en Argentina [3]. Según el INTA, esta técnica ha crecido en los últimos 5 años como una alternativa viable y sustentable. Se ha implementado en sectores como el hortícola, cítrica y la producción de forraje verde. Además, se ha comprobado que la hidroponía aumenta la productividad y rentabilidad, reduce el uso de agroquímicos y mejora la ergonomía de las operaciones agrícolas. Se puede aplicar en cualquier área, como azoteas, jardines, suelos infértiles o terrenos escabrosos, sin importar sus dimensiones o estado físico [3 -5].

Según el tipo de riego, los sistemas hidropónicos se dividen en abiertos y cerrados. Los sistemas abiertos aplican la solución nutritiva directamente a las plantas y luego la desechan, lo que puede llevar al desperdicio de agua y nutrientes y a la contaminación ambiental. En contraste, los sistemas cerrados recirculan y reutilizan la solución nutritiva, evitando pérdidas y contaminación, lo que los hace más beneficiosos en el uso de recursos. Sin embargo, requieren monitoreo constante para mantener el equilibrio de nutrientes y evitar problemas como la acumulación de sales y la proliferación de microorganismos. Con una gestión adecuada, los sistemas cerrados pueden ofrecer beneficios ambientales y económicos significativos [14].

A continuación, se presenta una breve explicación de los parámetros más significativos que deben controlarse con regularidad y que toma mayor impacto en este proyecto.

#### A. pH en hidroponía

El pH, que representa el "potencial de hidrógeno", indica la acidez o alcalinidad del agua en una escala de 0 a 14. Un pH de 7 es neutro, mientras que valores inferiores indican acidez y valores superiores indican alcalinidad. En la hidroponía, se busca mantener un pH entre 5.5 y 6.5 para facilitar la absorción de nutrientes por parte de las plantas. Para ajustar el pH según sea necesario, se pueden utilizar productos químicos como ácido cítrico o carbonato de calcio [8].

#### B. EC en hidroponía

Se interpreta la EC como la "salinidad" del agua. Se mide en microsiemens por centímetro ( $\mu\text{S}/\text{cm}$ ) y refleja la cantidad de sales disueltas en la solución nutritiva.

Para la mayoría de las plantas hidropónicas, un rango de EC entre 1.2 y 2.3  $\text{mS}/\text{cm}$  es el adecuado dependiendo del tipo de cultivo. Esto permite una absorción adecuada de nutrientes [8]. Si la EC es demasiado alta, las plantas pueden sufrir toxicidad por exceso de sales. Si es demasiado baja, pueden experimentar deficiencias nutricionales [7- 8].

Los productores miden regularmente la EC del agua de riego para ajustar la solución nutritiva según las necesidades de las plantas [7]. La frecuencia de estas mediciones y correcciones depende de varios factores, incluida la capacidad del tanque de solución nutritiva, las condiciones ambientales de la planta, la cantidad de cultivos y el estado de desarrollo de las plantas. Esta tarea significa una gran demanda operativa para el agricultor dentro de la hidroponía. En la actualidad, los agricultores suelen realizar esta tarea dos veces al día, registrando en tablas sobre papel cada medición y la cantidad de producto requerido en cada corrección..

### V. RESEÑA DEL HARDWARE

#### A. Sistema embebido

La elección de la Nodemcu ESP32 para este proyecto se justifica por su capacidad de integración con tecnologías de IoT, como MQTT, CoAP y HTTP, lo que facilita la interoperabilidad con otros dispositivos y plataformas IoT en el mercado [9]. Esto hace que la ESP32 sea ideal para proyectos de agricultura inteligente, como el monitoreo y control de cultivos hidropónicos.

La ESP32, equipada con un procesador Dual-Core Tensilica Xtensa LX6, permite ejecutar múltiples tareas simultáneamente, esencial para gestionar diversas operaciones de control en sistemas complejos [9]. Además, la implementación de FreeRTOS en este proyecto divide eficientemente las tareas de control y comunicación de las tareas de sensores y actuadores. FreeRTOS proporciona interacciones como la gestión de interrupciones y la sincronización de tareas, mejorando la capacidad de respuesta y la estabilidad del sistema.[9].

Las tareas de control y comunicación se gestionan en un núcleo del procesador, utilizando MQTT para enviar y recibir datos, mientras que las tareas relacionadas con los sensores y actuadores se manejan en el otro núcleo. FreeRTOS facilita la priorización y el manejo eficiente de estas tareas concurrentes, garantizando que las lecturas de los sensores sean precisas y que los actuadores respondan de manera oportuna. Además, la capacidad de FreeRTOS para manejar interrupciones permite una rápida respuesta a eventos críticos, mejorando la fiabilidad del sistema. En la figura 2 se presenta el módulo ESP32 empleando este sistema.



Figura 2: NodeMCU ESP32

### B. Selección de sensores

Para la selección de los sensores a implementar, se buscó un equilibrio entre la fiabilidad de los datos y los costos asociados. Se determinó utilizar un sensor medidor de pH, un sensor ultrasónico para medir el nivel de agua y un sensor de TDS (Sólidos Disueltos Totales) para obtener una medición indirecta de la conductividad de la solución determinando el factor de conversión correspondiente a las características de la solución nutritiva.

- 1) Gravity: Analog TDS Sensor for Arduino
- 2) PH Sensor for Arduino (by HQ&LP)
- 3) HC-SR04 Ultrasonic Sensor Distance Module

### C. Selección de actuadores

Se eligieron bombas peristálticas para la dosificación de soluciones nutritivas. Su funcionamiento a desplazamiento positivo permite ajustar el caudal proporcionalmente según las necesidades específicas de cada etapa de crecimiento de las plantas. La interfaz con la ESP32, permite un control preciso de la tasa de dosificación a través de la modulación por ancho de pulso (PWM). El rango de PWM generado es proporcional a la tasa de goteo en la salida de la bomba DC. La aplicación de módulos Driver Dual Mosfet utiliza un amplificador en configuración de Darlington que convierte la señal de 3,3 voltios del ESP32 a una señal de 12 voltios necesaria para operar las bombas seleccionadas.

## VI. SISTEMA DE INTERNET DE LAS COSAS (IOT)

El concepto de Internet de las Cosas (IoT) propone entender la Internet como un paradigma que se extiende al mundo real, alcanzando objetos, datos, software inteligente e incluso seres humanos. Todos los mencionados anteriormente son reconocidos como actores de la infraestructura de la red, y como propósito, IoT se concentra en la creación de un entorno en el que estos actores puedan compartir información al instante, desde cualquier parte del mundo [10- 13].

### A. Red con MQTT

MQTT es un protocolo de mensajería estándar para la comunicación entre dispositivos, especialmente en el Internet de las cosas (IoT). Es adecuado para entornos con recursos de red limitados debido a su facilidad de implementación.

A diferencia de la comunicación cliente-servidor tradicional, MQTT utiliza un modelo de publicación/suscripción. Los dispositivos que publican datos (publicadores) no se comunican directamente con los que los reciben (suscriptores), sino que utilizan un intermediario, el broker MQTT.

Los componentes principales de MQTT son el cliente y el broker. Los clientes pueden ser cualquier dispositivo que ejecute una biblioteca MQTT y se comuniquen a través de la red. El broker es el sistema de backend que coordina la comunicación entre los clientes, administra la autorización y autenticación de clientes, el traspaso de mensajes a otros sistemas y el control de mensajes perdidos y sesiones de clientes.

La conexión entre clientes y el broker se establece mediante un mensaje CONNECT enviado por los clientes, seguido de una confirmación de conexión del broker con un mensaje CONNACK. Esta comunicación se basa en una pila TCP/IP.

En el diseño de este sistema integral, se ha configurado una PC como broker o servidor principal, lo que permite centralizar la gestión y distribución de los mensajes en la red. Esta configuración ofrece numerosos beneficios, incluida una mayor fiabilidad y disponibilidad de los servicios, así como una mejor escalabilidad para futuras expansiones del sistema. Asimismo, el sistema almacena los datos recopilados en una base de datos lo que permite tener un historial de los parámetros sensados. Esta funcionalidad es especialmente útil en aplicaciones de hidroponía, ya que facilita el análisis y la toma de decisiones futuras basadas en datos históricos.

En esta arquitectura, se ejecuta una interfaz intuitiva mediante Node-RED en la PC configurada como broker. Node-RED proporciona una plataforma de desarrollo visual que simplifica la creación de flujos de trabajo y la integración de dispositivos y servicios IoT. Con Node-RED, los usuarios pueden diseñar y personalizar fácilmente la lógica de control y la interacción entre los diferentes componentes del sistema, lo que facilita la configuración y la adaptación a las necesidades específicas del cultivo hidropónico [6]. En la figura 3, se muestra el panel de control implementado para este sistema.



fig 3: Interfaz gráfica intuitiva mediante NodeRED

El sistema que integra los sensores y actuadores en el sitio del cultivo hidropónico utiliza el sistema embebido ESP32 como un cliente dentro de la red de comunicación MQTT. La ESP32 publica los valores entregados por los sensores en determinados topics y suscribe para recibir valores solicitados. Esta configuración permite una comunicación bidireccional entre los dispositivos del sistema y el broker central.

Los valores que la ESP32 recibe desde el broker le permiten establecer ciertas variables en su algoritmo de control interno, siendo así configuradas por el usuario para especificar el cuidado de los cultivos. Esto permite tomar acciones precisas con los actuadores en función de las condiciones detectadas por los sensores.

La red de comunicación implementada en este sistema aprovecha el protocolo MQTT para facilitar la interacción con dispositivos tanto dentro de la red LAN como en la WAN. Esta flexibilidad es posible gracias a las

características inherentes del protocolo MQTT, que permite una comunicación eficiente y segura en entornos locales y remotos [6]. En una red WAN, los dispositivos pueden comunicarse con el servidor MQTT a través de Internet, utilizando la dirección IP pública del servidor y configurando adecuadamente los puertos y el enrutamiento de red. Esta capacidad de comunicación en diferentes entornos permite una integración versátil con dispositivos ubicados en diversas ubicaciones geográficas, garantizando un monitoreo y control efectivo del sistema desde cualquier lugar, en la Fig 3 se describe el sistema de comunicación IoT del sistema integral.

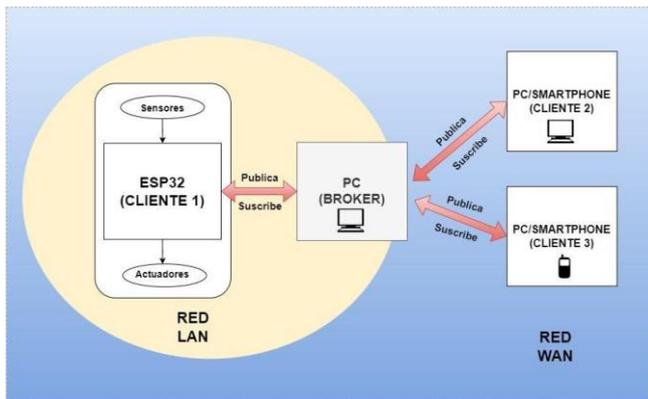


fig 4: Sistema de comunicación IoT mediante MQTT

## VII. CONCLUSIÓN

En conclusión, este proyecto representa un enfoque innovador para abordar los desafíos agrícolas en La Rioja y áreas adyacentes, a través del desarrollo de un sistema completo para la dosificación precisa de soluciones nutritivas en cultivos hidropónicos. Al centrarse en la implementación de tecnologías avanzadas de automatización e Internet de las Cosas (IoT), se busca no solo facilitar las tareas de los agropecuarios, sino también optimizar el uso de recursos naturales y mejorar la eficiencia en la producción agrícola en entornos áridos. La integración de sensores, actuadores y el protocolo MQTT permite un monitoreo continuo y un control remoto del cultivo, lo que promueve prácticas agrícolas más sostenibles y eficientes. Esta solución escalable y asequible tiene el potencial de transformar la agricultura en regiones áridas hacia un futuro más consciente y sostenible, al tiempo que abre nuevas oportunidades para mejorar la productividad y la rentabilidad de los cultivos en estas áreas.

## VIII. AGRADECIMIENTOS

Se extienden los agradecimientos a los docentes-investigadores y a las instituciones que generosamente colaboraron en el desarrollo y dotaron de recursos para la realización de este artículo.

Específicamente, reconocemos el aporte del grupo de actividades ambientales de la secretaría de agricultura de la

provincia de La Rioja y Huertas Provincial, con especial mención al profesor Julio Bascary. Además, agradecemos a los docentes del grupo GAIA (Grupo de Actividades Interdisciplinarias Ambientales) de la Facultad Regional La Rioja de la Universidad Tecnológica Nacional (UTN - FRLR) y al Instituto Nacional de Tecnología Agropecuaria (INTA) por la valiosa contribuciones de investigaciones previas. Asimismo, se reconoce la orientación experta proporcionada por el director del trabajo final de carrera de grado a lo largo de todo el proceso de investigación.

## REFERENCIAS

- [1] Jha, P., & Singh, A. K. (2023). Internet of Things (IoT) Applications in Agriculture: A Systematic Review. *Computers and Electronics in Agriculture*, 157, 436-453. <https://doi.org/10.1016/j.compag.2018.12.037>.
- [2] Patel, M., & Patel, S. (2017). Smart Agriculture: An IoT-Based Approach for Monitoring and Controlling Agricultural Environment. En 2017 IEEE Region 10 Humanitarian Technology Conference (R10-HTC). IEEE. <https://doi.org/10.1109/R10-HTC.2017.8288938>.
- [3] INTA. (s. f.). Cultivo en sustrato e hidroponía: una tecnología en auge - INTA Informa. Recuperado de <https://inta.gov.ar/noticias/cultivo-en-sustrato-e-hidroponia-una-tecnologia-en-auge-0>
- [4] Servicio Meteorológico Nacional (SMN). (2024). Informe de Sequía, Enero 2024. Recuperado de [https://www.smn.gov.ar/sites/default/files/informe\\_sequia.pdf](https://www.smn.gov.ar/sites/default/files/informe_sequia.pdf).
- [5] Universidad Nacional de La Plata. (s. f.). Tesis doctoral: Redes de área corporal para dispositivos embebidos. Repositorio Digital Institucional de la Universidad Nacional de La Plata. <http://sedici.unlp.edu.ar/handle/10915/46752>.
- [6] Oliva, A. (2023). Control en dosificación de soluciones nutritivas y monitoreo remoto en hidroponía. (Tesis final de carrera de grado). Universidad Tecnológica Nacional- Facultad La Rioja.
- [7] Beltrano, J., & Giménez, D. O. (2016, 1 de julio). Cultivo en hidroponía. Universidad Nacional de La Plata. Recuperado de <https://libros.unlp.edu.ar/index.php/unlp/catalog/book/414>.
- [8] Cultivos Hidropónicos. (s. f.). Conductividad eléctrica y pH en hidroponía. <https://cultivoshidroponicos.org/conductividad-electrica-y-ph-en-hidroponia/>.
- [9] Triviño Torres, L. C. (2023). Conectar cosas a Internet con ESP32 y Raspberry Pi. Universidad Santo Tomás. <https://repository.usta.edu.co/bitstream/handle/11634/53071/Obracompleta.Coleccionmodular.2023Trivinoluiss.pdf?sequence=1>
- [10] González, L., Sofía, O., Birgi, J., Laguía, D., Gargaglione, V., Peri, P., & César, A. P. (2020). Avances en el desarrollo de un sistema de monitoreo y control de un módulo de producción de cultivos hidropónicos para regiones de latitudes elevadas. <https://sedici.unlp.edu.ar/handle/10915/115415>
- [11] M, Sathanapriya & Devi, R. & Sandhya, C. & Pokuru, Anil & HabeeburRahman, T. & Jose, Bibin & Gadde, Samata. (2022). Analysis of Hydroponic System Crop Yield Prediction and Crop IoT-based monitoring system for precision agriculture. 575-578. 10.1109/ICECAA55415.2022.9936473.
- [12] Técnicas hidropónicas. (2017, 9 mayo). Hidroponía Al Cubo. <https://hidroponiaalcubo.wordpress.com/tecnicas/>
- [13] ¿Qué es el MQTT? - Explicación del protocolo MQTT - AWS. (s. f.). Amazon Web Services, Inc. <https://aws.amazon.com/es/what-is/mqtt/>
- [14] Francisco, quot., & Salinas, G. (n.d.). Universidad Autónoma de Zacatecas. <http://ricaxcan.uaz.edu.mx/jspui/bitstream/20.500.11845/1995/1/1-Tesis-RRR-MITA.pdf>

Categoría

**REPORTE**

Hardware Abierto

Área Temática

# Diseño de placas para entrenamiento y puesta a punto de una línea de ensamble de circuitos impresos con tecnología de montaje superficial

Diego Brengi, Sergio Guberman, Gustavo Rodriguez y Marcelo Acevedo  
*Departamento de Integración de Sistemas Micro y Nanoelectrónicos*  
*Dirección Técnica de Micro y Nanotecnologías*  
*Instituto Nacional de Tecnología Industrial*  
 Buenos Aires, Argentina  
 Email: brengi@inti.gob.ar

**Resumen**—En este trabajo se presenta el diseño de placas electrónicas para realizar la puesta a punto de una línea de circuitos impresos con tecnología de montaje superficial o SMT (Surface-Mount Technology). Estas placas se usarán, además, para realizar entrenamientos y caracterizaciones sobre dicha línea de ensamble. Los diseños están realizados con el software libre KiCad y tienen formato tipo cupón, de tamaño reducido y utilizando componentes de bajo costo. Las placas ensambladas resultantes se deben inspeccionar visualmente para detectar errores o realizar ajustes de la línea SMT. Adicionalmente, se realiza una interconexión en serie de los componentes electrónicos de cada cupón para poder hacer una verificación eléctrica.

**Palabras clave**—PCB, circuitos impresos, diseño, cupón, montaje, ensamble, SMT, montaje superficial, caracterización, entrenamiento

## I. INTRODUCCIÓN

La tecnología de Montaje Superficial o SMT (por “Surface Mount Technology” en inglés) es un método de ensamblaje de placas electrónicas que implica la colocación de componentes directamente sobre la superficie de la placa de circuito impreso [1]. Esta tecnología, y su proceso asociado, es la más utilizada en la industria electrónica ya que debido al menor tamaño de los componentes y la ausencia de orificios en la placa, permite lograr una mayor densidad y mejor eficiencia de producción, en comparación a la tecnología predecesora de inserción de componentes THT (por “Through-Hole Technology”), en la cual los componentes se fijan utilizando orificios pasantes en la placa. En Argentina son muchas las empresas que cuentan con una línea de montaje superficial para la fabricación de sus productos electrónicos.

El equipamiento mínimo involucrado en una línea SMT básica es el siguiente (Ver Fig. 1):

- **Impresoras de Pasta de Soldadura:** Estos equipos utilizan un stencil para aplicar la pasta de soldadura sobre las ubicaciones donde deben apoyarse y soldarse los terminales de los componentes en el PCB (por “Printed Circuit Board” en Inglés) . Existen equipos totalmente automatizados y otros que utilizan una impresora manual,

donde un operario, en una sola aplicación, coloca el estaño en pasta a un grupo de placas.

- **Máquinas de Colocación Automática (Pick and Place):** Estas máquinas toman los componentes electrónicos y los colocan automáticamente con precisión en las ubicaciones designadas en el PCB. Pueden utilizar la información de posición generada por el programa de diseño para determinar la posición exacta de cada componente, o se pueden configurar manualmente.
- **Hornos de Refusión:** Después de la colocación de los componentes, las placas pasan a través de un horno de refusión. Este equipo utiliza un proceso de calentamiento controlado por zonas, aplicando a cada placa el perfil de temperatura programado.
- **Sistemas de inspección visual:** Estos sistemas pueden implementarse mediante métodos manuales (un operario) o con equipos automáticos en la línea de montaje. Los momentos del proceso donde normalmente se realiza una inspección son: Luego de la aplicación de pasta de estaño para verificar que exista la cantidad adecuada de la misma, y al final del proceso para detectar errores en la placa ensamblada. Adicionalmente, puede inspeccionarse la placa luego de la etapa de posicionamiento, para verificar que la máquina Pick and Place haya realizado correctamente su trabajo.

Para que una línea SMT funcione correctamente los equipos deben estar adecuadamente instalados, configurados y mantenidos. Los insumos deben ser los adecuados y estar en buenas condiciones. Deben definirse, estudiarse y respetarse todos los procesos y protocolos involucrados. La puesta a punto y la prueba global de una línea SMT se realiza generalmente utilizando alguna placa de prueba que puede ser propia, comercial, o provista por alguno de los proveedores del equipamiento involucrado.

## II. CUPONES Y PLACAS DE PRUEBA

Los cupones son estructuras de prueba y/o control de calidad que se ubican en el mismo panel de ensamble, y generalmente alrededor del circuito impreso que se desea fabricar. Es por

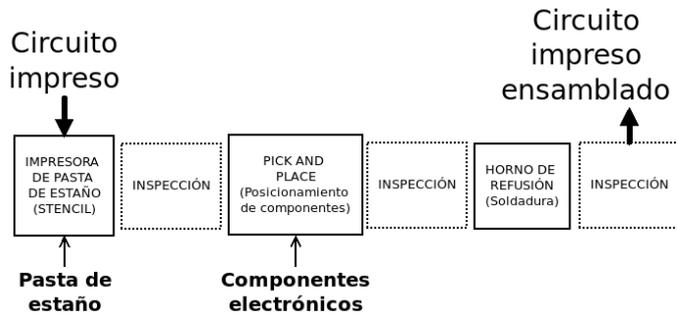


Figura 1. Esquema general de una línea de ensamble de componentes de montaje superficial.

eso que normalmente tienen un tamaño reducido de manera tal que no impacten demasiado en el área utilizada. La norma IPC-2221B [2], en sus apéndices A y B define varios cupones de prueba orientados a probar características de fabricación. Por ejemplo el Cupón A/B contiene agujeros metalizados, y se usa para evaluar estrés térmico, retrabajo y fisuras en el cilindro metalizado (vía); el Cupón C para probar la fuerza necesaria para despegar el cobre; el Cupón D para probar la resistencia de interconexión y continuidad; y el Cupón M para probar soldabilidad de componentes SMD. Además, cuando se trabaja en diseños con impedancia controlada [3], es muy común colocar cupones de prueba para realizar mediciones que validen la impedancia calculada (ver Fig. 2).

Ninguno de los cupones mencionados en la IPC-2221B tiene como objetivo la prueba y el entrenamiento con el equipamiento que compone una línea de ensamble SMT.



Figura 2. Varios cupones para realizar mediciones de impedancia controlada.

Por otro lado la norma IPC-9850 [4] define métodos para la caracterización de equipamiento de posicionamiento de componentes (Pick and Place), sin embargo se trata de procedimientos complejos y costosos, muy orientados a medir la performance de estos equipos para compararlos entre sí y definir un conjunto de características y especificaciones comunes a todos.

Por último, si bien existen placas comerciales específicas para la prueba y caracterización de líneas de montaje, las mismas se deben importar y generalmente poseen un alto costo (Ver Fig. 3).

Es por estos motivos que se decide realizar diseños propios para la prueba y la puesta a punto de nuestra línea de ensamble SMT. Estos diseños servirán, además, para realizar entrenamientos, considerando esta actividad de gran importancia para enseñar y perfeccionar los conceptos de Diseño para la Manufacturabilidad (DFM o Design for Manufacturability en inglés [5]) teniendo en cuenta que este tipo de equipamiento no es frecuente en instituciones educativas debido a su alto costo, y que la temática no se cubre normalmente en los planes de estudio [6].

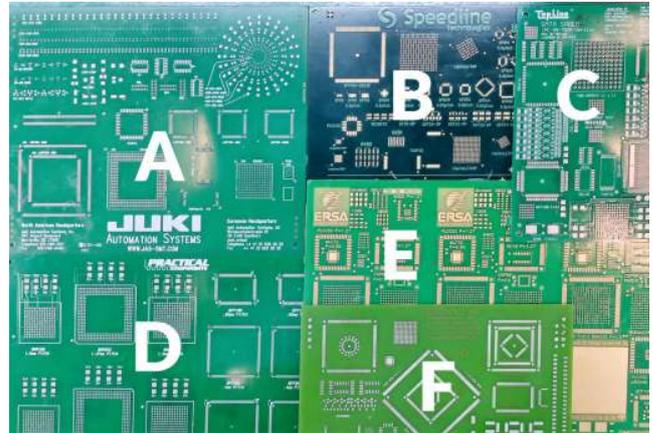


Figura 3. Placas de prueba para líneas de montaje superficial. A) Provista por Juki Automation Systems. B) Provista por Speedline Technologies. C) Provista por Topline. D) Provista por Practical Components. E) Provista por ERSA. F) Provista por ESSEMTEC AG.

### III. REQUERIMIENTOS

Para abordar el diseño se plantean los siguientes requerimientos:

- A Placas de diseño propio y realizadas con una herramienta de software libre.
- B Deben utilizar componentes electrónicos básicos y de bajo costo.
- C Deben ser placas tipo cupón, de poca área y que permita ser incorporada en la periferia de algún otro diseño. De esta manera se puede aprovechar la fabricación de algún producto para encargar las placas de prueba.
- D Diseño accesible a cualquier interesado que desee fabricarlas.
- E Debe permitir la prueba del proceso de impresión de pasta de estaño, del posicionamiento de componentes con Pick and Place y de soldadura con horno de refusión.
- F Debe poseer fiduciales.

Con estos requerimientos se pasa a la etapa de diseño.

### IV. DISEÑO

El diseño de los cupones se realizan con el software KiCad [7] (versión 7.0) debido que el mismo posee una licencia de software libre que permite su libre uso [8], facilitando así la tarea de cualquier interesado que desee mejorar, modificar o adaptar los cupones. Se define un tamaño de 10x3 cm,

pensando en el requisito C. En la figura 4 se plantea a modo de ejemplo, algunos posibles esquemas de panelización con los cupones de prueba.

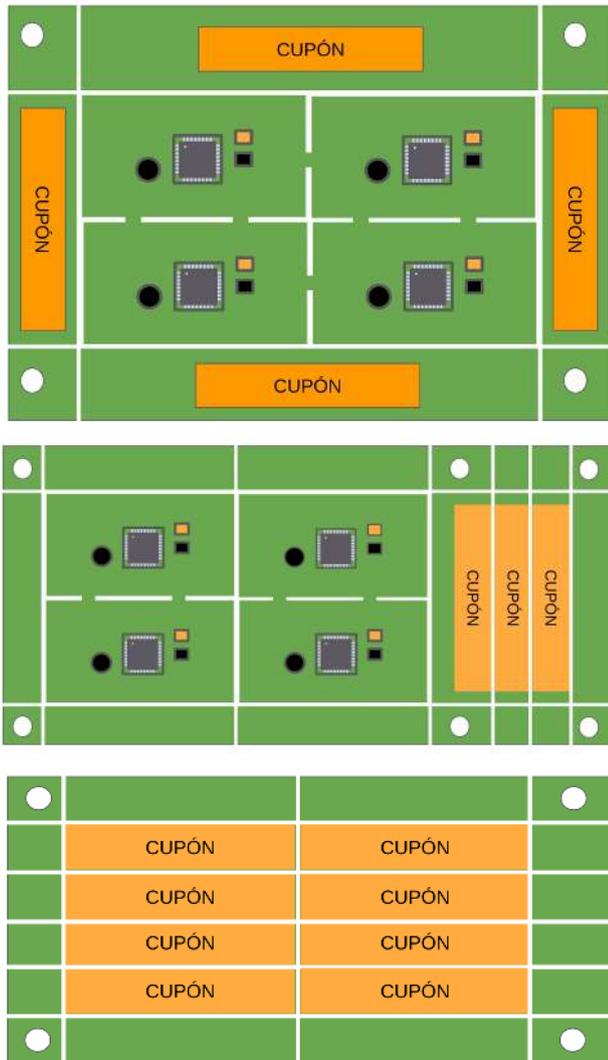


Figura 4. Posibles esquemas de panelización: Cupones en la periferia del panel de ensamble (arriba), cupones contiguos al panel de ensamble (centro) y cupones agrupados, fabricados en forma independiente (abajo).

Por simplicidad se decide que todos los cupones sean simple faz y del mismo tamaño, para poder intercambiarlos y combinarlos fácilmente.

En cada cupón se delimitan sectores con distintas características o “features”, donde se aclara la separación, el tipo de componente y posicionamiento (Ver Fig. 5).

En esta primer etapa se diseñaron los siguiente cupones:

- **Cupón SMT-R0603:** Prueba de instalación de resistores 0603. Los resistores se conectan en serie y se ubican con distintas orientaciones y separaciones. (Ver Fig. 5)
- **Cupón SMT-R0805:** Prueba de instalación de resistores 0805 (Ver Fig. 6 ). Este cupón es similar al cupón SMT-R0603, solo cambia el tamaño de los resistores utilizados.

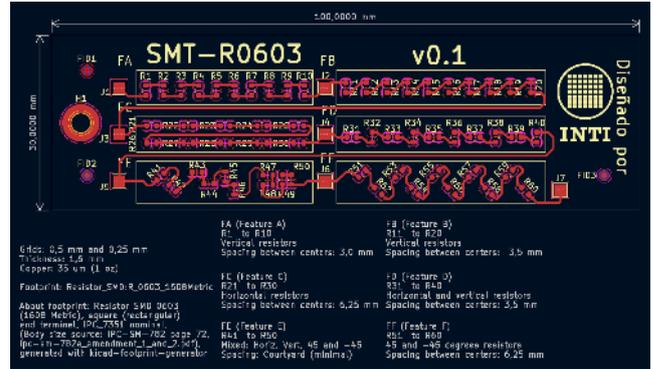


Figura 5. Vista de un cupón en el software de diseño de circuitos impresos.

- **Cupón SMT-DO-214AC-SO8:** Prueba de instalación de diodos con encapsulado DO-214AC e integrados en encapsulado SO8 (Ver Fig. 6 ). Este cupón posee diodos en serie y circuitos integrados operacionales en configuración seguidor.

Los diseños contemplan la interconexión serie de los componentes (tipo *Daisy chain*), de manera de poder verificar eléctricamente algunas conexiones (Ver Fig. 7 ), siendo esto un complemento a la inspección visual.

## V. RESULTADOS Y CONCLUSIONES

Se presentan los primeros pasos realizados de este trabajo en curso. Con el objetivo de realizar pruebas, puesta a punto y entrenamientos con nuestra nueva línea de montaje SMT, aparece la necesidad de contar con placas específicas para tal fin. Con este propósito se plantearon los requerimientos de estas placas y se diseñaron las mismas. Se selecciona un formato y dimensiones que permitan aprovechar la periferia de un panel de ensamble, y se presentan algunas opciones de panelización y uso.

Los tres cupones desarrollados permiten probar el montaje de resistores 0603 y 0805, de diodos DO-214AC y circuitos integrados SO8. Se utiliza un software libre KiCad esperando que esto facilite la reutilización y aprovechamiento de estos cupones por parte de empresas que los requieran. Estos diseños se ofrecen a pedido, a cualquier interesado en utilizarlos, planteándose en un futuro su publicación bajo alguna licencia de hardware abierto.

## VI. TRABAJO FUTURO

Como próximo paso se abordará la fabricación de los cupones para realizar con ellos la prueba y puesta a punto de nuestra línea de montaje. En un segundo paso se utilizarán los cupones como material didáctico para realizar entrenamientos y actividades que involucren el uso de la línea. A más largo plazo se plantea:

- El ensamble de estos cupones por parte de distintos actores de la industria electrónica local, de forma de poder contrastar diferentes líneas y obtener una mayor realimentación para mejorar los diseños.

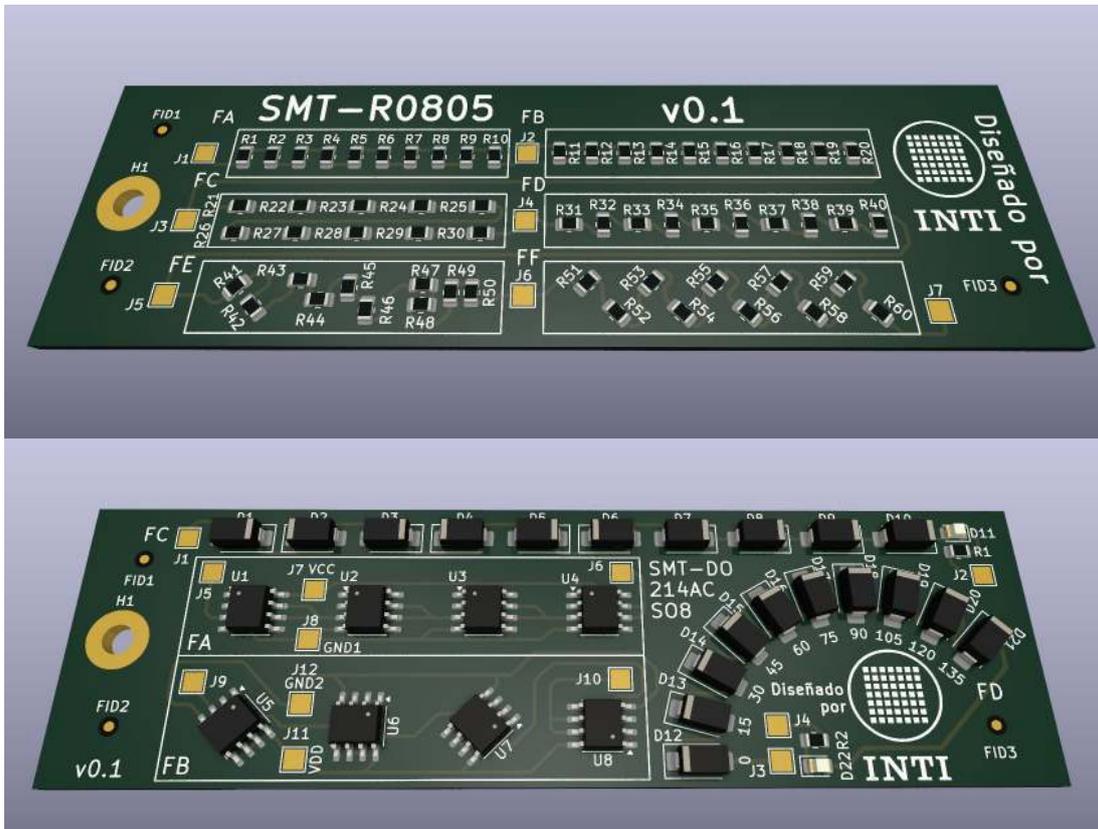


Figura 6. Vistas 3D. Cupón SMT-R0805 (arriba). Cupón SMT-DO-214AC-S08 (abajo).

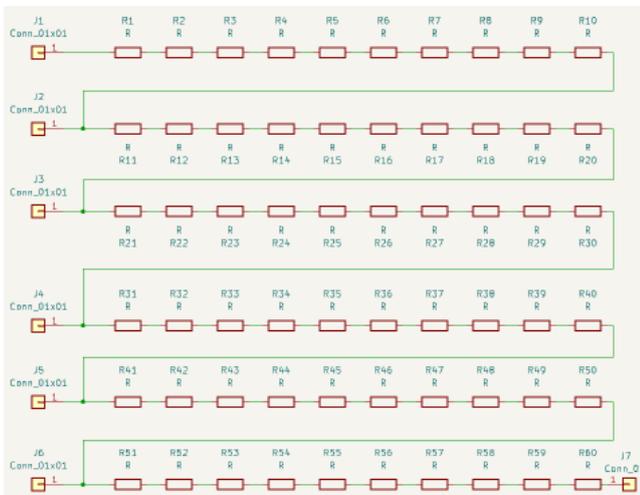


Figura 7. Diagrama esquemático del cupón SMT-R0603, donde se observa la interconexión realizada para la verificación eléctrica.

- Incorporar más cupones, por ejemplo para la prueba de componentes como PLCC, QFP, QFN o BGA, que permitan, además, probar los límites tecnológicos de cada equipo.
- Por último, realizar placas de prueba con ejemplos de buenas y malas prácticas, de manera de tener una herra-

mienta educativa adicional que refuerce en el diseñador de PCBs los conceptos de Diseño para la Manufacturabilidad.

REFERENCIAS

- [1] Wikipedia, The Free Encyclopedia, “Surface-mount technology”, en.wikipedia.org/wiki/Surface-mount\_technology (accedido el 6 de mayo, 2024).
- [2] IPC, Association Connecting Electronics Industries, “IPC-2221B, Generic Standard on Printed Board Design, APENDIX A”, versión 4.0, abril de 2022. Link.
- [3] D. Alamon, N. Scotti, D. Caruso, D. Brengi, M. Mayer, “Diseño y fabricación nacional de un circuito impreso multicapa con impedancia controlada y cupón de prueba asociado”, Workshop Iberchip, Montevideo Uruguay, febrero 2015, DOI: 10.13140/RG.2.1.3792.6569. Link.
- [4] IPC, Association Connecting Electronics Industries, “IPC-9850A, Surface Mount Placement Equipment Characterization”. Link.
- [5] Happy Holden, Clyde F. Coombs; “Planning for Design, Fabrication and Assembly”, Printed Circuits Handbook, Sixth Edition, McGraw-Hill, Chapter 19.1.,2008.
- [6] M. K. Bhatti et al., “Hands on training on surface mount technology (SMT) assembly line for development of LED based lights”, 2013 IEEE 5th Conference on Engineering Education (ICEED), Kuala Lumpur, Malaysia, 2013, pp. 37-42, doi: 10.1109/ICEED.2013.6908299. Link.
- [7] “KiCad EDA - Schematic Capture & PCB Design Software”, www.kicad.org (accedido el 6 de mayo, 2024).
- [8] Medrano, A., Ángel Serra and Carlos Hernández Soto. “KiCad, Herramienta de Software Libre de Modelado de Circuitos Impresos para el Desarrollo de Hardware”, Revista Ciencia e Ingeniería. Vol. 38, No. 2, pp. 177-186, 2017. ISSN 1316-7081. ISSN Elect. 2244-8780. Universidad de Los Andes (ULA). Link.

# Ensayo de un aerogenerador de baja potencia utilizando Open Hardware

Ariel Rivero

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
rivero.a@es.ungs.edu.ar

Milagros López

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
rivero.a@es.ungs.edu.ar

Diego Gonzalez

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
rivero.a@es.ungs.edu.ar

Juan Agotegaray

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
jagotega@campus.ungs.edu.ar

Gustavo Jimenez Placer

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
gplacer@campus.ungs.edu.ar

Daniel Zambrano

*Instituto de Industria*  
*Universidad Nacional de General Sarmiento*  
Los Polvorines, Argentina  
dzambrano@campus.ungs.edu.ar

**Abstract**—En este trabajo se presentan los resultados obtenidos por becarios estudiantiles de la carrera de Ingeniería Electromecánica, perteneciente al Instituto de Industria de la Universidad Nacional de General Sarmiento. Los becarios son de los primeros años de la carrera y una de las actividades de la beca consistió en la restauración y ensayo de un aerogenerador de eje vertical de baja potencia instalado en el Laboratorio de Ingeniería. En el desarrollo de la recuperación del equipo se restauró y actualizó un sistema de adquisición de datos con hardware y software open source, basado en Arduino. Esta actividad fue promovida en el marco de becas de investigación enfocadas en estudiantes ingresantes.

**Keywords**—energías renovables, aerogenerador, energía eléctrica, open source, Arduino

## I. INTRODUCCIÓN

Los aerogeneradores de baja potencia se desarrollaron para abastecer de energía eléctrica a instalaciones aisladas de la red que se encuentren en zonas donde el recurso eólico permita este tipo de tecnología de generación no convencional. En el mercado mundial se ofrecen distintas opciones de aerogeneradores para uso domiciliario y con prestaciones que pueden ser discutibles, ya que acusan potencias que, para el tamaño del equipo, serían imposibles de llegar; o requieren de velocidades de viento muy elevadas que solo en casos muy especiales pueden ser alcanzadas. El ensayo de los aerogeneradores permite determinar el desempeño que pueden tener este tipo de máquinas cuando son sometidas a diferentes velocidades de viento y de esta forma poder definir cuál será la generación eléctrica esperada [1]. Existen diferentes métodos de ensayos de los aerogeneradores, pero en todos, el resultado esperado es la curva de potencia en función de la velocidad del viento.

En la Universidad Nacional de General Sarmiento existe un área de investigación que se encuentra estudiando la implementación de microrredes eléctricas aisladas y conectadas a la red utilizando energías renovables. Entre los diferentes proyectos existentes, se encontraba instalado un aerogenerador en la terraza de uno de los edificios de la Universidad, abasteciendo una batería, junto con otros sensores para medir la velocidad y la dirección del viento. Debido a las restricciones ocurridas en el periodo 2020-2022, la instalación quedó sin mantenimiento, lo cual, hizo que dejara de funcionar [2]. En el 2023, se decidió integrar el aerogenerador a una microrred que se estaba armando en el marco de un proyecto de investigación, el cual tiene como

objetivo integrar diferentes fuentes de generación no convencional para abastecer una línea de corriente continua, la cual sirva de abastecimiento para inversores que puedan suministrar energía a una red de iluminación [3]. De esta forma, se decidió que becarios estudiantiles reacondicionen el aerogenerador y lo ensayen para determinar el potencial eléctrico que podría aportar a la microrred.

## II. ENSAYO DEL AEROGENERADOR

### A. Aerogenerador ensayado

El aerogenerador a ensayar tiene un diseño de turbina combinado, posee una turbina tipo Savonius para funcionar a bajas velocidades de viento, y una turbina tipo Darrieus que aporta más torque cuando la velocidad del viento es mayor. Este tipo de soluciones se utilizan para que la turbina completa pueda funcionar en un amplio rango de velocidades de viento y de esta forma tener una generación eléctrica constante. Acoplado directamente a la turbina, se encuentra el generador eléctrico, el cual está formado por una parte móvil donde se encuentran los imanes de neodimio que producen un campo magnético; y la parte fija, en la cual se encuentra el bobinado trifásico sobre el cual el campo magnético induce las tensiones que darán lugar a una señal alterna senoidal de frecuencia variable en función de las RPM. Debido al tamaño de la turbina, el generador eléctrico es pequeño como para abastecer bajos consumos. Tiene una salida en corriente alterna que se convierte en corriente continua con un rectificador trifásico para que la energía eléctrica pueda ser almacenada en baterías, o conectada a un inversor conectado a la red eléctrica.



Fig. 1. Aerogenerador de eje vertical tipo Savonius/Darrieus

El fabricante del aerogenerador declara 200 watts de potencia eléctrica nominal a 12 voltios de tensión de salida en DC, que se alcanza a una velocidad de viento de 9 m/seg. En la figura 1 se muestra el aerogenerador que se va a ensayar.

### B. Equipamiento utilizado en el ensayo

Para simular el funcionamiento de la turbina eólica, es decir, producir un torque generado por la fuerza ejercida por el viento sobre la misma, se utilizó un motor eléctrico trifásico asincrónico de 1330 RPM de velocidad nominal, acoplado mediante una correa dentada. Este acoplamiento se logró gracias a un engranaje diseñado específicamente para la aplicación y fabricado en impresión 3D. Este motor es controlado por un variador de frecuencia Siemens V20 que permite modificar las RPM y en consecuencia la velocidad de la turbina, permitiendo hacerla girar en su rango de funcionamiento de 160 a 400 RPM.

Para medir la velocidad de la turbina y el generador eléctrico se utilizó un tacómetro manual Testo 465 con censado óptico. Se espera a futuro realizar la medición con algún tipo de sensor inductivo que envíe la señal al controlador y así unificar las mediciones.

Para determinar la potencia eléctrica entregada por el generador después de la etapa de rectificación se utilizaron un sensor de corriente ACS712 y un sensor de tensión FZ0430. El primero se encarga de medir la corriente que sale del rectificador, mientras que el segundo sensor se encarga de medir la tensión de la batería de almacenamiento.

La lectura de los sensores y el cálculo de potencia se realiza por un controlador Arduino UNO [4]. En la figura 2 se puede observar un esquema descriptivo del equipamiento utilizado en el ensayo del aerogenerador.

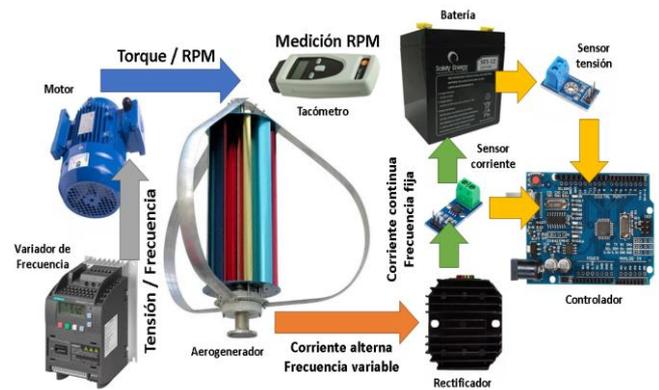


Fig. 2. Esquema del sistema utilizado para ensayar el aerogenerador.

### C. Metodología del ensayo del aerogenerador

El objetivo del ensayo es determinar la curva de potencia del aerogenerador comparando la potencia eléctrica de salida en función de la velocidad del viento. Sin embargo, para lograr esto, se debería tener una zona de vientos donde se pueda instalar el aerogenerador, o un túnel del viento, condiciones complejas para el marco de este proyecto. Ante esta limitación, se estableció como objetivo obtener la curva de potencia en función de las RPM de la turbina eólica y el generador eléctrico.

La velocidad del aerogenerador se reguló mediante el motor eléctrico, el cual era controlado por el variador de velocidad. Las mediciones se realizaron desde las 0 RPM, cuando el aerogenerador supera los 12V en corriente continua, y comienza a entregar corriente hacia la batería. La velocidad máxima se definió en las 300 RPM por limitaciones en la estructura debido a las vibraciones. Las mediciones eléctricas de tensión y corriente se realizaron cada 20 RPM en el rango especificado. En la figura 3 se observa el ensayo del aerogenerador.



Fig. 3. Ensayo del aerogenerador.

## III. RESULTADOS

Las mediciones realizadas sobre el aerogenerador se utilizaron para construir las gráficas que representen el funcionamiento del aerogenerador a diferentes velocidades con los diferentes instrumentos se registraron. Como se

mencionó, el generador eléctrico entrega energía a partir de las 180 RPM, momento en el cual la corriente registrada es de 0,28A a 12,9V de tensión de batería, es decir, 3,96W de potencia entregada. Al aumentar las RPM, la corriente aumenta junto con la potencia, elevándose poco la tensión de batería. Se llega al límite del ensayo, en 300 RPM, momento en el que el aerogenerador entrega 0,9A a 13,2V de tensión de batería, es decir, 11,88W de potencia. El ensayo se limitó a esa velocidad debido a que el sistema de transmisión transmitía demasiadas vibraciones a la estructura del aerogenerador. También se consideró que velocidades mayores son poco probables de encontrar en las zonas urbanas por más que el fabricante asegure que el límite de funcionamiento sea 12 m/seg.

Los resultados obtenidos son modestos si se los compara con un panel fotovoltaico que utilice energía solar para generar energía eléctrica, considerando que el aerogenerador es una máquina rotativa que requiere de mantenimiento periódicamente, frente a un panel solar que no lo necesita. La ventaja del aerogenerador puede llegar a darse en lugares donde la velocidad del viento sea elevada, pero teniendo en cuenta que se lo comercializa para zonas urbanas, los resultados no son los mejores.

En las figuras 4, 5 y 6 se muestran las gráficas obtenidas a partir de las mediciones realizadas en el ensayo del aerogenerador.

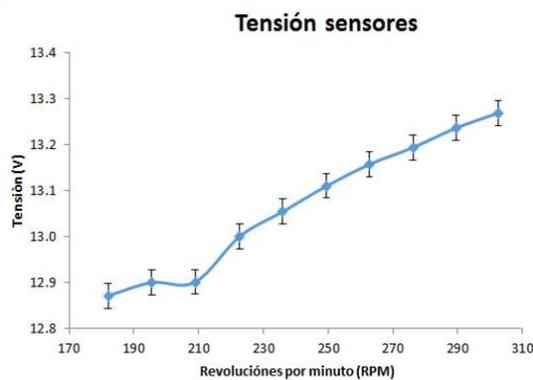


Fig. 4. Gráfico tensión de batería vs RPM.

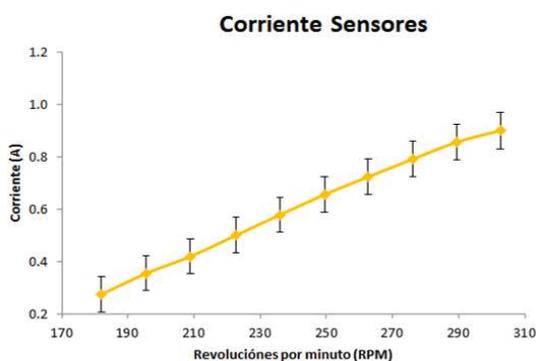


Fig. 5. Gráfico corriente continua vs RPM

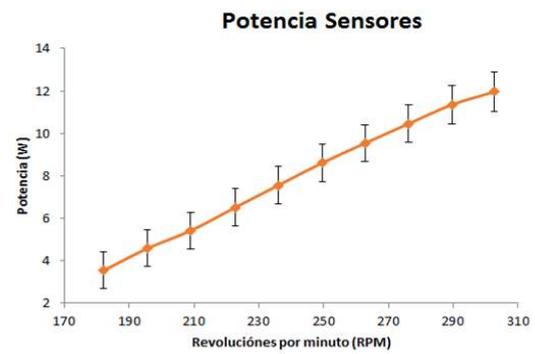


Fig. 6. Gráfico potencia eléctrica vs RPM.

#### IV. CONCLUSIONES Y TRABAJO A FUTURO

En el marco de becas de investigación para estudiantes ingresantes se planteó un objetivo dentro de un proyecto de investigación en el área de Ingeniería Electromecánica, que motive el interés en el desarrollo de futuros investigadores para la institución. Los becarios estudiantiles pudieron restaurar el aerogenerador e implementar una metodología para ensayarlo, utilizando un sistema de adquisición basado en Arduino e instrumentos de medición manual. De las mediciones obtenidas se pudo determinar la curva de potencia del aerogenerador, la cual será utilizada para caracterizar el funcionamiento del mismo dentro de una microrred eléctrica.

Se espera a futuro desarrollar un sistema de adquisición de información del aerogenerador, sumando sensores al controlador Arduino que permita medir RPM (encoder) y potencia mecánica mediante un freno de prony (celda de carga). De esta manera, se buscará que el controlador centralice todas las mediciones, y construir una interface HMI que permita visualizar directamente las mediciones y los cálculos del ensayo [5].

#### REFERENCIAS

- [1] G. Martín, J. Duzdevich, R. Oliva, "Instalación y avances en plataforma de ensayo para pequeños aerogeneradores", Energías Renovables y Medio Ambiente, Vol. 30, pp. 37 - 43, 2012.
- [2] D. Coronel, N. Grasseti, M. Mamani, A. Rodríguez, "Diseño e implementación de un sistema adquisidor de datos de un aerogenerador". Proyecto final de grado, Universidad Nacional de General Sarmiento, 2019.
- [3] G. Real, F. Jaure, A. O. Vitali, G. Ribera, "Desarrollo con fines didácticos de la capa de comunicación, adquisición de datos y ejecución de comando de control de una microrred eléctrica implementada con hardware y software libre". Rumbos Tecnológicos, diciembre 2021, pp. 151 - 168.
- [4] J.C. Agotegaray, A.L. Pinzon Montes, N.E. Lera, "Automatización de un banco de ensayos de generadores eléctricos para aplicaciones en energía eólica de baja potencia". CASE 2019. Libro de trabajos. pp. 57-59, Julio 2019
- [5] M. Ozono, J.C. Agotegaray, A.L. Pinzon Montes, "Sistema inalámbrico de bajo costo para la adquisición y visualización de datos para aerogeneradores basado en el chip ESP8266" CASE 2019. Libro de trabajos. pp. 86-88, Julio 2019

# Development of an Embedded System for the Analysis and Testing of Gasoline Injectors

Juan José Raygoza Panduro  
 Departamento Electro-fotónica  
 CUCEI, Universidad de Guadalajara  
 Guadalajara, México  
 juan.rpanduro@academicos.udg.mx

Dionicio Yukitaro Kono García  
 Departamento Electro-fotónica  
 CUCEI, Universidad de Guadalajara  
 Guadalajara, México  
 dionicio.kono4905@alumnos.udg.mx

Susana Ortega Cisneros  
 CINVESTAV campus Guadalajara  
 Instituto Politécnico Nacional I.P.N.  
 Guadalajara, México  
 susana.ortega@cinvestav.mx

Edwin C. Becerra Alvarez  
 Departamento Electro-fotónica  
 CUCEI, Universidad de Guadalajara  
 Guadalajara, México  
 edwin.becerra@academicos.udg.mx

Jorge Rivera Dominguez  
 CINVESTAV campus Guadalajara  
 Instituto Politécnico Nacional I.P.N.  
 Guadalajara, México  
 riveraj@cinvestav.mx

**Abstract**— This article presents the development of a prototype for the analysis and testing of gasoline injectors for internal combustion engines using a digital control implemented on the ESP32 board. The objective is to characterize the injector by conducting bench tests under different parameters. The essential components of the injection system are detailed, and the implementation of the parts comprising the test bench is described, including sensors, control signals, and the engine control unit. Additionally, the implementation methodology is discussed, covering everything from the instrumentation of the pressure sensor to the power stage for injector control. A detailed analysis of the correlation between voltage and pressure is presented, as well as the calibration of the HX711 module for measuring fuel volume, the flow diagram of the microcontroller program and the final results obtained are also included.

**Keywords**— Microcontroller, injector, UART, sensors.

## I. INTRODUCTION

Internal combustion engines have been fundamental pillars in the generation of mechanical energy since their invention in 1876. These engines, ubiquitous in a variety of applications, are essential for human mobility and the operation of numerous equipment and machinery. A critical component that ensures their effectiveness and performance is the fuel injection system, responsible for supplying the precise amount of fuel for combustion.

In this context, there is a need to develop effective tools and methodologies for the evaluation and characterization of fuel injectors, to ensure their optimal operation and efficiency under various operating conditions. In response to this challenge, this article focuses on the design and implementation of an innovative prototype for the analysis and testing of gasoline injectors, using an approach based on digital control and microcontroller technology [1], [2], [3].

## II. FUEL INJECTION SYSTEM

Without the fuel injection system, there would be no way to transport gasoline to the combustion chamber; hence, there could be no explosion to generate the energy needed to move the pistons, and consequently, the vehicle would not move.

The main parts of the system include the following elements [4],[5]:

- Fuel injectors: These are devices that spray fuel in a fine mist into the combustion chamber.
- Fuel pump: Supplies fuel from the tank to the injectors.
- Fuel pressure regulator: Maintains the proper pressure in the injection system to ensure a constant fuel supply.
- Airflow sensor: Detects the amount of air entering the engine and sends this information to the control system to adjust the amount of fuel injected and maintain the proper air-fuel mixture ratio.
- Throttle position sensor: Detects the position of the throttle and sends signals to the control system to adjust the amount of fuel injected based on the engine's power demand.
- Electronic Control Unit (ECU): This is the brain of the injection system. It receives information from various sensors and calculates the optimal amount of fuel to inject under different engine operating conditions. It controls the injectors and other system components accordingly.
- Fuel rail: It is a conduit that distributes fuel to the injectors from the fuel pump and maintains a constant pressure.

### III. TEST BENCH ARCHITECTURE

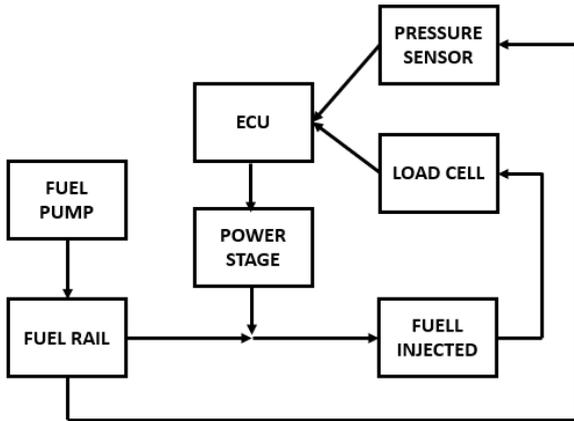


Fig. 1. Test bench architecture diagram.

#### A. Sensors for monitoring conditions

In the test bench, two sensors were used to monitor some parameters, one sensor is used to measure fuel pressure and another is used for measuring injected fuel, as shown in Fig. 1. For the pressure sensor, a 51CP06-04 sensor powered with 5V and analog output is used.

To measure the volume of fuel, a load cell is used in conjunction with the HX711 module, which is an instrumentation circuit that sends digital information by using the synchronous serial communication protocol [6].

The intention is to create a test bench that closely resembles real working conditions. For this purpose, an embedded system capable of generating real working signals, specifically the CMP (Camshaft Position Sensor) and CKP (Crankshaft Position Sensor) signals, was implemented to test the prototype presented in this paper.

CKP Signal is provided by the crankshaft position sensor, it determines the crankshaft's position and speed. It is vital for synchronizing fuel injection and ignition, optimizing performance, and reducing emissions.

CMP Signal is provided by the camshaft position sensor, it identifies the cylinder cycle position. It allows for precise valve timing adjustments, allowing to improve combustion efficiency.

Together, the CKP and CMP sensor signals allow to determine precise fuel injection and ignition timing, thus enhancing fuel efficiency, reducing emissions, optimizing engine performance, and preventing damage.

Fig. 2 shows the visualization of an oscilloscope (Tektronix TDS 2024C) of the signals generated by this external system. The upper signal represents CMP, and the lower signal represents CKP.

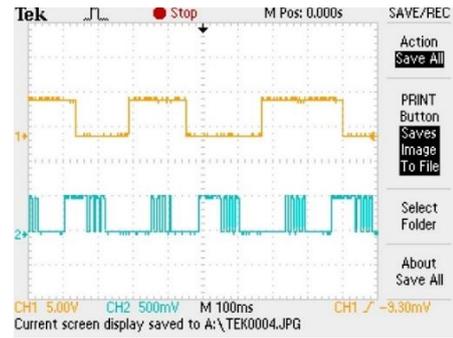


Fig. 2. CKP and CMP signals.

#### B. Engine control unit (ECU).

Within the vehicle's Engine Control Unit (ECU), two ESP32 microcontrollers were integrated. These microcontrollers, developed by Espressif Systems, are equipped with dual-core processors, 38 GPIO pins for interfacing with sensors and actuators, and ample memory 448 KB ROM and 520 KB RAM for data storage and program execution [7]. In this setup, one ESP32 acts as the plant, generating CKP and CMP sensor signals, while the other ESP32 functions as the control unit, making real-time control decisions and activating fuel injectors. This configuration ensures efficient and reliable operation of the vehicle's engine management system, optimizing performance and responsiveness.

#### C. Communication protocols

The test bench uses two communication protocols to transmit information for subsequent processing and analysis.

Serial Communication Protocol is used to send data bit by bit, where information is transmitted sequentially through a single communication channel [8]. This protocol was used for communication with the load cell as an indirect measurement sensor of the injected volume.

UART (Universal Asynchronous Receiver-Transmitter) Communication Protocol: Since the ECU performs multiple tasks simultaneously, it was necessary to use two microcontrollers. To make them work together, UART communication was implemented. UART is a device that consists of two wires for serial data communication. For UART to function, both microcontrollers were configured at 115.2 kBd [8],[9].

#### D. Instrumentation stage.

The instrumentation stage was critical for the accurate detection of the pressure sensor signal. Since the voltage variations were minimal, an analog stage was designed for signal amplification before sampling by the microcontroller's ADC.

Operational amplifiers were selected for this stage to ensure linear amplification with low distortion. A non-inverting amplification configuration was implemented, achieving a total gain of 16.81 dB. This gain not only allowed for optimal coverage of the ADC's dynamic range but also enabled the small variations from the sensor to be amplified and adjusted to fit within the ADC's operating range. The resistors used in this configuration had a tolerance of 1%, ensuring the precision and stability of the circuit's gain. Additionally, high impedances were used in the circuit to minimize loading effects.

This approach significantly improved signal quality and ensured that the digitized data accurately reflected the pressure variations in the system, providing reliable and precise information for engine control.

### E. Power stage

For injector control, a power stage was developed using NPN TIP31C transistors operating in the cutoff and saturation regions. These transistors enable the independent activation of each fuel injector and are triggered by a signal from the microcontroller with a voltage of 3.3V, as shown in Fig. 3.

The power supply voltage is 12V, and there is a 1kΩ base resistor to limit the current at that terminal. Additionally, there is a reverse-biased Zener diode connected in parallel to protect against voltage spikes generated by the fuel injector.

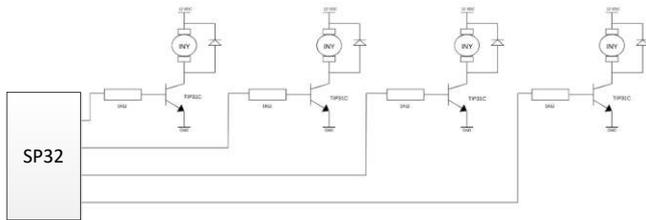


Fig. 3. Power stage diagram.

## IV. IMPLEMENTATION

To ensure the accuracy and effectiveness of the embedded system, a methodical approach was followed in its development and implementation. The key steps followed during the implementation process are detailed below:

**Pressure Sensor Instrumentation:** The pressure sensor was meticulously configured to ensure accurate measurements. An analog amplification stage was used to adjust the sensor signal to fit within the ADC's dynamic range, and the ESP32 board's analog-to-digital converter (ADC) was utilized to digitize the sensor's output signal to 12 bits. This allowed for precise readings of the pressure within the fuel rail.

A correlation process between the sensor's output voltage and the actual pressure within the fuel system was conducted. For this purpose, an analog pressure gauge was used as a reference alongside an electronic one. The collected data was analyzed to establish a reliable relationship between the measured voltage and the actual pressure, as shown in Fig. 4.

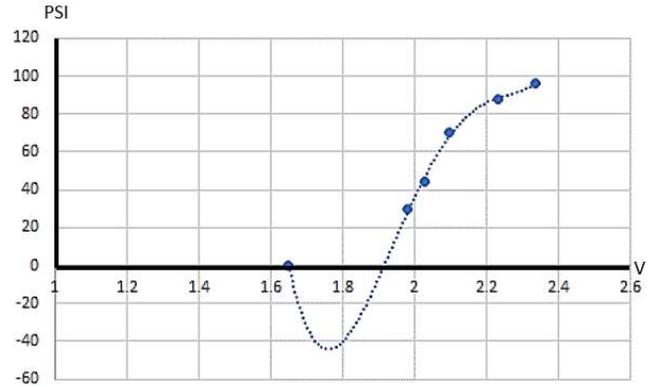


Fig. 4. Voltage-pleasure relationship.

**Calibration of the HX711 Module:** To measure the fuel volume, a load cell was implemented along with the HX711 module. The HX711 module was carefully calibrated to ensure precise measurements of the fuel mass. Calibration tests were conducted using different known mass to verify the system's accuracy.

After calibration, the measurement error of the system was evaluated. Reference measurements were taken with known mass of 100, 50, and 20 grams, and these were compared with the system's readings. The percentage error was calculated for each case to determine the system's accuracy in measuring the fuel volume, where it is given by

$$error = \left( \frac{g_r - g_m}{g_r} \right) 100\% \quad (1)$$

where  $g_r$  and  $g_m$  are the reference and measured grams, respectively.

The measured error at 100, 50 and 20 grams is less than 0.9%, where it is given by

$$error = \left( \frac{100 - 99.93}{100} \right) 100\% = 0.07\% \quad (2)$$

$$error = \left( \frac{50 - 49.97}{50} \right) 100\% = 0.06\% \quad (3)$$

$$error = \left( \frac{20 - 19.82}{20} \right) 100\% = 0.9\% \quad (4)$$

The data obtained from the calibration and the relationship between the measured fuel mass and the corresponding volume was modeled. Taking into account the density of the fuel used (0.71 g/cm<sup>3</sup>, although density varies according to the type of fuel used), a relationship was established to accurately convert the fuel into volume, where it is given by

$$f(x) = \frac{x}{0.71} \quad (5)$$

where  $f(x)$  is the fuel volumen,  $x$  is the measured mass and 0.71 is the density.

## V. CODE.

The microcontroller firmware is responsible for controlling the system. Below, Fig. 5 shows the proposed algorithm used to control fuel injectors.

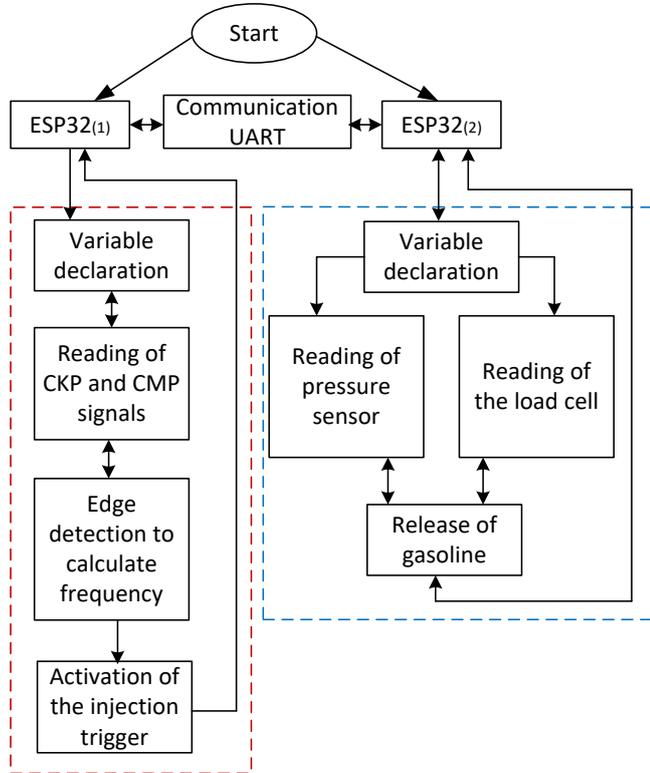


Fig. 5. Proposed algorithm to control fuel injectors.

### A. Experimental Results.

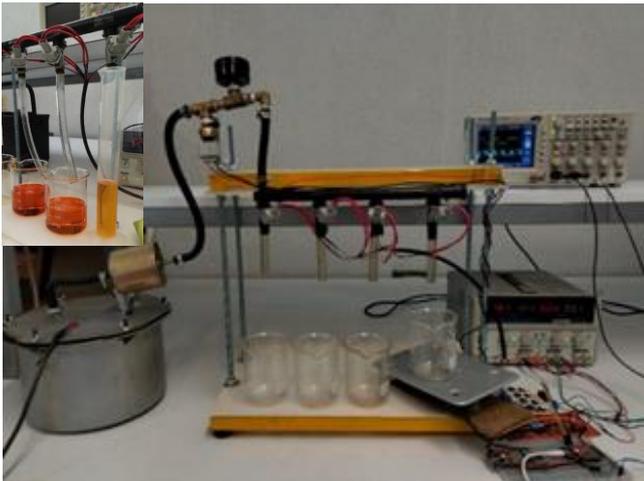


Fig. 6. Photograph of the prototype of the test bench.

As a final product, we obtained a prototype for gasoline injector testing. This prototype allows adjusting the activation parameters to test the injectors under conditions that closely resemble real conditions within the fuel injection

system of an internal combustion engine. Similarly, these values can be adjusted to test them at both lower and upper limits. The application is very broad; it could be introduced in mechanical laboratories where injector cleaning and washing are performed. In this way, the same parameters can be applied to a set of injectors, and subsequently, the volume that each injector is capable of releasing can be measured.

## VI. CONCLUSIONS.

An embedded system was designed and implemented for the analysis and testing of fuel injectors using digital control, which was verified to be operational using an ESP32 microcontroller.

Experimental measurements revealed voltage transients in the injectors, which could affect the power stage. To limit voltage spikes, diodes were placed in parallel with the injectors.

During the tests, it was possible to correlate the frequency and duty cycle to a corresponding fuel volume. Additionally, the pressure drop within the rail after fuel ejection was visualized.

The prototype's ability to accurately and efficiently characterize and evaluate fuel injectors offers the opportunity to significantly improve the quality and performance of internal combustion engines in automotive vehicles and other applications. By providing a versatile platform for comprehensive testing under various operating conditions, automotive industry manufacturers constantly seek to optimize the design and operation of fuel injection systems, leading to improved performance, greater efficiency, and reduced emissions.

In addition to its impact on the automotive industry, the prototype may also have potential applications in other industrial and research sectors. For example, the ability to make precise and controlled measurements of fuel flow could be leveraged in the aerospace industry for the development and testing of rocket propulsion systems and aviation engines. Similarly, the prototype could find applications in the power generation industry, where optimizing the performance and efficiency of internal combustion engines is crucial for the profitable and sustainable operation of power plants.

## ACKNOWLEDGMENT

This work has been supported by the National Council of Humanities, Science and Technology CONAHCYT and the University of Guadalajara.

## VII. REFERENCES

- [1] G.T. Kalghatgi, "Developments in internal combustion engines and implications for combustion science and future transport fuels", Proceedings of the Combustion Institute, ScienceDirect, 2015.
- [2] Masoud Aliramezani, Charles Robert Koch, Mahdi Shahbakhti, "Modeling, diagnostics, optimization, and control of internal combustion engines via modern machine learning techniques: A review

- and future directions”, ScienceDirect, Progress in Energy and Combustion Science, Volume 88, January 2022..
- [3] Javier Espinoza-Jurado, Emmanuel Dávila, Jorge Rivera, Juan José Raygoza Panduro, and Susana Ortega, “Robust Control of the Air to Fuel Ratio in Spark Ignition Engines with Delayed Measurements from a UEGO Sensor”, Hindawi Publishing Corporation, Mathematical Problems in Engineering, 13 pages, Volume 2015.
- [4] H.N. Gupta, “Fundamentals of Internal Combustion Engines” second edition. ISBN 978-81-203-4680-2, January 2013.
- [5] Jeeva Ba, Swapnil Awateb, Rajesh Jc., Arindrajit Chowdhuryd, Sreedhara Sheshadrie, “Development of Custom-made Engine Control Unit for a Research Engine” IEEE, 2014 2nd International Conference on Emerging Technology Trends in Electronics, Communication and Networking, Year: 2014.
- [6] Hwa-seon Kim, Seong-jin Jang, and Jong-wook Jang, “A Study on Knocking Analysis Simulator Based on CRDI Engine ECU” T.-h. Kim et al. (Eds.): GDC/IESH/CGAG 2012, CCIS 351, pp. 255–262, 2012. Springer-Verlag Berlin Heidelberg 2012..
- [7] “ESP32 Wi-Fi & Bluetooth SoC | Espressif Systems”. Wireless SoCs, Software, Cloud and AIoT Solutions | Espressif Systems. Disponible: <https://www.espressif.com/en/products/socs/esp32>.
- [8] Mitu Raj, “UART Receiver Synchronization: Investigating the Maximum Tolerable Clock Frequency Deviation”, Indian Journal of Science and Technology, Volume: 10, Issue: 25, Pages: 1-5, Year: 2017.
- [9] Yuelun Zhang, Zongguang Yu, Xiaogang Yang, "Design and Implementation of Configurable UART with Self-Test Function", 2023 5th International Conference on Electronic Engineering and Informatics (EEI), pp.222-226, 2023.

# Sistemas de comunicación intersatelital en pequeños satélites de próxima generación

Francisco Martín ESCOBAR  
*Grupo de Sistemas de Tiempo Real*  
 Universidad Nacional Río Cuarto  
 Río Cuarto, Córdoba, Arg.  
 mescobar@ing.unrc.edu.ar

Damián Héctor PRIMO  
*Grupo de Sistemas de Tiempo Real*  
 Universidad Nacional Río Cuarto  
 Río Cuarto, Córdoba, Arg.  
[dprimo@ing.unrc.edu.ar](mailto:dprimo@ing.unrc.edu.ar)

Diego Daniel BADINO  
*Grupo de Sistemas de Tiempo Real*  
 Universidad Nacional Río Cuarto  
 Río Cuarto, Córdoba, Arg.  
[ddbaino@ing.unrc.edu.ar](mailto:ddbaino@ing.unrc.edu.ar)

Dario Walter DIAZ  
*Grupo de Sistemas de Tiempo Real*  
 Universidad Nacional Río Cuarto  
 Río Cuarto, Córdoba, Arg.  
 mescobar@ing.unrc.edu.ar

Luciana HEREDIA  
*Laboratorio de Medición de Antenas*  
 VENG S.A.  
 Centro Espacial Teófilo Tabanera,  
 Falda del Cañete, Córdoba, Arg  
 lheredia@veng.com.ar

Nicolas PIERI  
*Laboratorio de Medición de Antenas*  
 VENG S.A.  
 Centro Espacial Teófilo Tabanera,  
 Falda del Cañete, Córdoba, Arg  
 npieri@veng.com.ar

**Resumen**—El presente trabajo consiste en definir un posible escenario de comunicación ISL, teniendo en cuenta para ello las tecnologías actuales, identificando además posibles aplicaciones y posibles proveedores de dicha tecnología para poder seleccionar equipos de RF para el desarrollo a futuro de una constelación CubeSat con fines académicos y científicos.

**Palabras claves**—ISL, Antenna Array, Link Budget, CubeSat

## I. INTRODUCCIÓN

El propósito del presente trabajo es desarrollar un análisis técnico de una constelación de pequeños satélites comunicados entre ellos (ISL, por sus siglas en inglés de, Inter-Satellite Link), para poder determinar la viabilidad técnica y selección de equipo, para desarrollo de una serie de CubeSat en constelación que se comuniquen entre ellos y así tener una mejor cobertura radioeléctrica. Este trabajo servirá para poder establecer los requerimientos técnicos de los equipos de RF necesarios para poder establecer ISL, además determina la cantidad y distancia máxima entre los CubeSat para tener una mayor cobertura radioeléctrica; para ello se realizaron los cálculos de una constelación de satélites para determinar los cálculos de radioenlaces entre ellos, y así seleccionar los transceptores en banda S, seleccionar la mejor modulación, tasa de transmisión y diseñar el arreglo de antenas para esta aplicación.

El enlace inter satelital facilita la comunicación y coordinación entre múltiples satélites en órbita para misiones conjuntas o constelaciones. Para poder diseñar el ISL, se realizarán los cálculos de la cantidad de satélites mínimos que se necesitan en una misma órbita; una vez establecido el número de satélites se realizan los cálculos para equipos de comunicación en banda S y con diferentes modulaciones.

Se utilizará como modelo de estudio, los satélites del tipo PyCubed que son una plataforma de aviónica CubeSat de código abierto y probada contra radiación que integra energía, informática, comunicación, y funcionalidad de determinación y control de actitud en un único módulo de bajo costo programable enteramente en el lenguaje de programación Python. Los mismos tendrán capacidad de comunicarse entre ellos para poder tener mejor cobertura con las estaciones terrenas.

En base a las tecnologías actuales disponibles, se relevarán los equipamientos disponibles en el mercado y se

realizará un análisis comparativo de los mismos (trade-off). Esto incluye a las unidades de transmisión y recepción como así también las distintas opciones de antenas para lograr los enlaces[1][2].

La integración de estos sistemas se coordina y gestiona cuidadosamente para garantizar un funcionamiento sin problemas durante la misión del satélite. Se planean pruebas exhaustivas en tierra y en órbita simulada, así como escenarios de contingencia, para validar el rendimiento de los sistemas.

## II. ISL POR RADIOFRECUENCIA

La tecnología de comunicación por radiofrecuencia está bien probada para los conceptos ISL. Tiene una rica herencia entre las comunicaciones de estación terrestre a satélite y de satélite a satélite y ha estado en uso desde que las agencias espaciales comenzaron a enviar vehículos de lanzamiento al espacio[3].

Los equipos de radiofrecuencia que componen la ISL incluyen transmisores, receptores, moduladores y arreglos de antenas instalados en cada satélite que participa en la comunicación. Estos equipos están ubicados una de sus caras del satélite para que apunte al siguiente de la misma constelación.

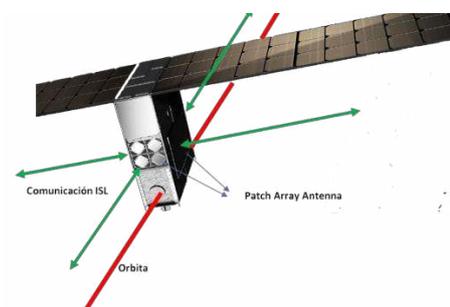


Fig. 1. Rango y ubicación de los satélites

## III. DESARROLLO

Los satélites en órbita baja terrestre (LEO, por sus siglas en inglés) generalmente operan a altitudes que van desde unos pocos cientos de kilómetros hasta alrededor de 2.000 kilómetros sobre la superficie de la Tierra. El escenario que se plantea en este trabajo es un plano orbital de 550Km. Partiendo de este escenario se realizarán los cálculos para

determinar la cantidad mínima de satélites para cubrir toda la tierra en una órbita. Teniendo la cantidad de satélites se procederá a calcular la distancia entre ellos; y considerando equipos de comunicación en banda S, se determinarán los cálculos del enlace para establecer la comunicación entre ellos

#### A. ISL EN UN ÚNICO PLANO ORBITAL

Se plantea un escenario y se realizan los cálculos necesarios que permitan realizar de manera efectiva dicha comunicación considerando que la constelación de satélites pertenece a una única órbita.

Para determinar la cantidad mínima de satélites en una misma órbita se plantean el siguiente escenario en donde la altura del plano orbital es de 550Km, tomando como ejemplo la constelación de satélites PY4[4]. Cabe mencionar que las órbitas de los satélites LEO pueden tener una altitud de entre 180 Km y 2000 Km.

Datos a tener en cuenta para el Escenario 1 (Fig. 2):

$$h = 550 \text{ Km}$$

$$r = 6,378 \text{ Km (Radio de la tierra promedio)}$$

$$a = 80 \text{ Km (Altura mínima, para que el rayo radioeléctrico no sea afectado por la atmósfera)}$$

$$\beta = (\text{Ángulo entre satélites})$$

$$x = (\text{Máximo rango de enlace})$$

$$N = (\text{Cantidad de satélites mínimos})$$

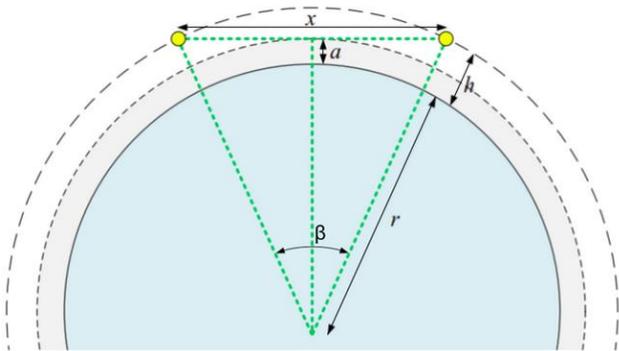


Fig. 2. Rango y ubicación de los satélites

#### Determinación del rango

$$x = 2 \times \sqrt{(r + h)^2 - (r + a)^2} \quad [1]$$

De acuerdo a los datos mencionados anteriormente

$$x = 5016,5 \text{ km a } 550 \text{ Km de altitud}$$

Siendo estas, la máxima distancia a tener en cuenta sin que llegue el rayo a las capas de la atmósfera.

A continuación, se determinará la cantidad mínima de satélites para ese rango de enlace utilizando el teorema del coseno y poder así calcular el ángulo entre 2 satélites consecutivos:

$$x = a^2 + b^2 - 2 \times a \times b \times \cos(\beta) \quad [2]$$

Siendo  $a = b = r + h$  se calcula  $\beta$

$$\beta = \cos^{-1}\left(\frac{x^2 - a^2 - b^2}{-2 \times a \times b}\right) \quad [3]$$

Por lo tanto,

$$\beta = 42,45^\circ \text{ a } 550 \text{ km}$$

$$\text{Entonces } N = \frac{360^\circ}{\beta} = 8,48 \text{ satélites} \quad [4]$$

Dando como resultado una cantidad de al menos de 9 satélites para órbita de 550 km, de acuerdo a la altura de la órbita preestablecida como posibles escenarios de ISL.

#### B. CÁLCULOS DE BALANCE DE POTENCIA

La ITU ha declarado algunas bandas de frecuencia que están designadas para el uso de enlaces entre satélites. Entre estas en están la banda S en el rango de 2 y 4 GHz, lo cual permite comunicaciones de gran ancho de banda, según recomendaciones de ITU 5.138, 5.150, y 5.280. [5][6]

Los transeptores de banda S proporcionan un alto rendimiento de datos y ancho de banda debido a su funcionamiento en esta parte del espectro de frecuencia. La mayor potencia isotrópica radiada efectiva (PIRE) en el centro del haz ayuda a aumentar el rendimiento de datos y la reutilización de frecuencias.

La configuración deseada para que los satélites estén enlazados tendrían que tener el arreglo de antenas en la línea del plano orbital para que cada conjunto de antenas este apuntando a la dirección del próximo satélite como se muestra en la Fig. 3

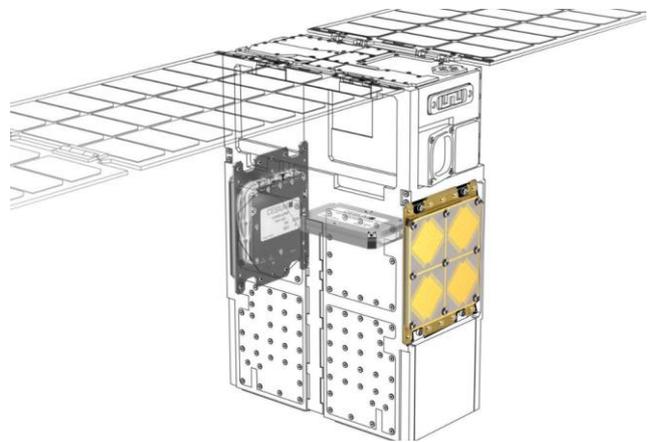


Fig. 3. Ubicación del arreglo de antenas para la ISL

Para realizar los cálculos de enlace se utilizarán características técnicas de transeptores y antenas [7][8] comerciales para estimar si es viable realizar la comunicación, o al menos, servirá para determinar las características generales para seleccionar la cadena RF que serán parte del ISL.

$$P_r(\text{dBW}) = \text{Potencia recibida}$$

$$P_t(\text{dBW}) = 6,98 \text{ dBW (5 W) Potencia del Transmisor}$$

$$A_o(\text{dB}) = \text{Atenuación del espacio libre}$$

$$Fr(\text{MHz}) = 2450 \text{ MHz Frecuencia central de Trabajo}$$

$$d(\text{Km}) = x = \text{rango de RF}$$

$G_1$  y  $G_2$  en dB = 15dB = Ganancia de las antenas

$A_a$ (dB) = Atenuaciones adicionales

$$P_r(dBW) = P_t(dBW) - A_0 + G_1 + G_2 - A_a \quad [4]$$

$$A_0 = 32.45 + 20 * \log_{10}(d) + 20 * \log_{10}(Fr) \quad [5]$$

Utilizando la frecuencia  $Fr = 2.450$  GHz , Ganancia de antenas iguales 15dB, potencia de transmisor 5W o 6.98 dBW . En lo que respecta a Atenuaciones adicionales se considera 5dB como un valor sobredimensionado.

$$A_0 = 172.2 \text{ dB}$$

$$P_r(dBW) = -138.82 \text{ dBW}$$

$$P_r(dBm) = -108.82 \text{ dBm}$$

C. CÁLCULO DE  $E_b/N_0$  A DOS TASAS DE DATOS

Se realizará el cálculo de  $E_b/N_0$  para una tasa de 100Kbs y 1 Mbps; tomando en cuenta valores obtenidos para el escenario de 10 satélites y el cálculo de enlace radioeléctrico. Estos valores son:

$$P_t(dBW) = 8.45 \text{ dBW}$$

$$A_0(dB) = 172.2 \text{ dB}$$

$$G_t(dB) = 15 \text{ dB} = G_1 \text{ y } G_2$$

$$PIRE(dBW) = P_t + G_t = 23.45 \text{ dBW}$$

$$Tasa = 100 \text{ Kbps y } 1 \text{ Mbps}$$

$$R(dB) = 10 * \log(100K) = 50$$

$$R(dB) = 10 * \log(1M) = 60$$

$$T_{sys} = 50^\circ K, \text{ Temperatura del sistema en el espacio}$$

$$G_r/T_{sys} = 35 - 10 * \log(300^\circ K) = 5.2 \text{ dBK}$$

$$A_a = 5 \text{ dB}$$

$$K = 228,5 \text{ dB Constante de Boltzman}$$

$$\frac{E_b}{N_0} = G_t + P_t + \frac{G_r}{T_{sys}} - A_0 - A_a + 228,5 - R_b \quad [8]$$

$$\frac{E_b}{N_0} = 22,68 \text{ dB} \quad \text{Para una tasa de } 100 \text{ Kbps} \quad [9]$$

$$\frac{E_b}{N_0} = 12,68 \text{ dB} \quad \text{Para una tasa de } 1 \text{ Mbps} \quad [10]$$

En la Fig 4, se presenta las curvas graficas de las diferentes modulaciones disponibles en RF y una tabla en la que se extraen los valores de BER en relación de  $E_b/N_0$ . Se requiere contar con un valor mínimo de  $BER = 10^{-6}$ . Estos datos se encuentran ordenados con los valores crecientes de  $E_b/N_0$ .

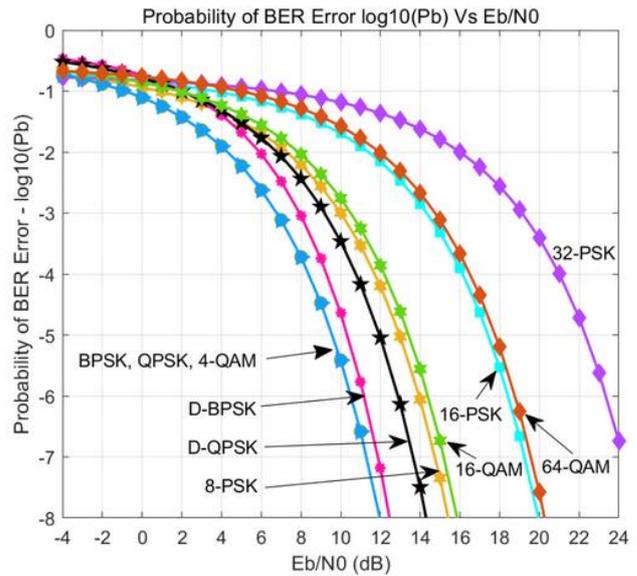


Fig. 4.  $E_b/N_0$  Vs. BER para varias modulaciones digitales sobre un canal AWGN.

Modulación	$E_b/N_0$ (dB) Requerida	Max n (log2(M))	Mínimo Ancho de banda BW
BPSK	10.6	1	Rb
QPSK	10.6	2	0.5 Rb
4-QAM	10.6	2	0.5 Rb
D-BPSK	11.2	1	Rb
D-QPSK	12.7	2	0.5 Rb
8-PSK	14	3	0.33 Rb
16-QAM	14.5	4	0.25 Rb
16-PSK	18.3	4	0.25 Rb
64-QAM	18.8	6	0.17 Rb
32-PSK	23.3	5	0.2 Rb

Tabla 2: Valores de  $E_b/N_0$  para lograr que  $BER = 10^{-6}$ .

IV. SELECCIÓN DE EQUIPOS

Bajo el estudio y análisis del escenario planteado, se deberá buscar en el mercado un transceptor que cumpla con los cálculos realizados para poder establecer el enlace radioeléctrico entre satélites. Los requerimientos que deber cumplir son:

Resumen del Escenario Radioeléctrico Planteado:

$$P_t(dBW) = 8.45 \text{ dBW}$$

$$Fr(GHz) = 2450 \text{ MHz (Banda S)}$$

$$\text{Sensibilidad mayor a } -138.82 \text{ dBW o } -108.82 \text{ dBm}$$

Según Fig. 4 y Tabla 1, para poder tener una tasa de datos de 1Mbps la modulación que se puede usar es de hasta D-QPSK ya que establece un valor de 12.7  $E_b/N_0$ , con un ancho de banda de hasta 500Khz, para tasas inferiores se determinó que se pueden establecer modulaciones de 64QAM con ancho de banda de 17Khz

## V. CONCLUSIÓN

De acuerdo al análisis establecido en los ítems anteriores, si se desea aumentar la tasa superior a 1Mbps, se deberá aumentar considerablemente los valores de PIRE, por lo que se debe aumentar la potencia de los transmisores y la ganancia de las antenas. Al aumentar la potencia de los transmisores se aumenta el consumo energético y en un sistema satelital el consumo de energía es un punto crítico. También, si se aumenta la ganancia de las antenas se deberán usar otro tipo de antenas como las parabólicas, y eso implica que se aumenta la ganancia, pero también el tamaño de las mismas. Además, este aumento de tamaño, peso y consumo energético se debe multiplicar por cuatro, dos para satélites de la misma órbita y los otros dos para satélites de las órbitas vecinas [9].

Existe una relación de compromiso para llegar a las tasas de datos requeridas y disminuir la cantidad de satélites por órbitas. Para lograr ese objetivo se debe aumentar el tamaño y peso de los mismos o en caso contrario si se necesita poca cantidad de satélites por órbita se aumenta la separación entre ellos y se limita la tasa de transferencia de datos entre ellos.

Por último, el tipo de aplicación en el que se requiera utilizar un enlace ISL[10] será un factor decisivo a tener en cuenta para definir todas estas cuestiones, e incluso otras consideraciones que en este enfoque no se han tenido en cuenta como zona de cobertura, entre otros.

Dado los resultados de este estudio de factibilidad técnica, como trabajos futuros en esta línea, se procederá a buscar en el mercado equipos de RF que cumplan con las características aquí obtenidas; También, se realizarán diseño de arreglo de antenas que cumpla con estos requerimientos.

## REFERENCIAS

- [1] W. J. Blackwell et al., "Overview of the NASA TROPICS CubeSat constellation mission", *Proc. CubeSats NanoSats Remote Sens. II*, vol. 10769, pp. 64-73, 2018.
- [2] J. R. Kopacz, R. Herschitz and J. Roney, "Small satellites an overview and assessment", *Acta Astronautica*, vol. 170, pp. 93-105, 2020.
- [3] Diego Maldonado, Juan A. Fraire, Pablo Ilabaca, Hervé Rivano, Sandra Céspedes, "Network Size Estimation for LoRa-Based Direct-to-Satellite IoT", *2023 IEEE Cognitive Communications for Aerospace Applications Workshop (CCAAW)*, pp.1-6, 2023.
- [4][https://ntrs.nasa.gov/api/citations/20230011358/downloads/PY4%20Fact\\_Sheet-8-1-23.pdf](https://ntrs.nasa.gov/api/citations/20230011358/downloads/PY4%20Fact_Sheet-8-1-23.pdf)
- [5]<https://www.itu.int/en/ITU-R/space/Documents/RES32%28WRC-19%29.pdf>
- [6] [https://www.itu.int/dms\\_pub/itu-r/opb/rep/R-REP-M.2514-2022-PDF-E.pdf](https://www.itu.int/dms_pub/itu-r/opb/rep/R-REP-M.2514-2022-PDF-E.pdf)
- [7]K. Woellert, P. Ehrenfreund, A. J. Ricco and H. Hertzfeld, "Cubesats: Cost-effective science and technology platforms for emerging and developing nations", *Adv. Space Res.*, vol. 47, no. 4, pp. 663-684, Feb. 2011.
- [8]J. Costantine, K. Y. Kabalan, A. E. Hajj, Y. Tawk and C. G. Christodoulou, "A reconfigurable/deployable helical antenna for small satellites", *Antennas and Propagation Society International Symposium (APSURSI)*, vol. 2013, 2013.
- [9]G. Curzi, D. Modenini and P. Tortora, "Large constellations of small satellites: A survey of near future challenges and missions", *Aerospace*, vol. 7, no. 9, pp. 133, 2020.
- [10] K. Devaraj et al., "Planet high speed radio: Crossing Gbps from a 3U CubeSat", *Proc. Small Satellite Conf.*, pp. 1-15, Aug. 2019, [online] Available: <https://digitalcommons.usu.edu/smallsat/2019/all2019/106>.

Categoría

**REPORTE**

Implementación de SE

Área Temática

# Diseño de prototipo de sistema de telemetría para sistema solar fotovoltaico

Sarroca Esteban Antonio  
*Facultad Regional de La Rioja (FRLR)*  
*Universidad Tecnológica Nacional (UTN).*  
*Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
<https://orcid.org/0009-0000-0046-716X>

Nieto Facundo Gabriel  
*Facultad Regional de La Rioja (FRLR)*  
*Universidad Tecnológica Nacional (UTN).*  
*Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
[facundonieto24@gmail.com](mailto:facundonieto24@gmail.com)

Sosa Gonzalo  
*Facultad Regional de La Rioja (FRLR)*  
*Universidad Tecnológica Nacional (UTN).*  
*Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
[gonzalososal@gmail.com](mailto:gonzalososal@gmail.com)

Camargo Federico Gabriel  
*Facultad Regional de La Rioja (FRLR)*  
*Universidad Tecnológica Nacional (UTN).*  
*Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET) y Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
<https://orcid.org/0000-0002-8685-1900>

Douglas Guillermo Nicolás  
*Facultad Regional de La Rioja (FRLR)*  
*Universidad Tecnológica Nacional (UTN).*  
*Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
[GuillermoDouglas94@gmail.com](mailto:GuillermoDouglas94@gmail.com)

Rosomando, Francisco.  
*Instituto Nacional de Automática (INAUT) de la Universidad Nacional de San Juan (UNSJ).*  
*Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET) y Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, San Juan, Argentina.  
<https://orcid.org/0000-0002-7792-8101>

Arias Villafañe Edgard Nahuel  
*Facultad Regional de La Rioja (FRLR) Universidad Tecnológica Nacional (UTN).*  
*Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER).*  
 Capital, La Rioja, Argentina.  
[Nahuel.arias3865@gmail.com](mailto:Nahuel.arias3865@gmail.com)

**Abstract**— Se propone un diseño prototípico de sistema de telemetría solar fotovoltaico que integra conectividad Wi-Fi y un servidor interno para permitir una gestión eficiente, escalable, fiable y flexible. El enfoque propuesto combina la escalabilidad y robustez de la infraestructura cableada con la flexibilidad y acceso remoto de la tecnología inalámbrica. Se describe una arquitectura general del sistema que incluye sensores clave, nodos de adquisición de datos y un servidor centralizado. Se enfoca en aplicaciones académicas, comerciales y residenciales de energía solar fotovoltaica, lo que contribuiría a optimizar y aumentar su eficiencia mediante los sistemas telemétricos.

**Keywords**—*Telemetría, sistemas solares fotovoltaicos, sistemas embebidos, IoT, Raspberry PI y ESP32.*

## I. INTRODUCTION

El aumento de la demanda energética y la creciente conciencia sobre la sostenibilidad han impulsado la adopción de sistemas solares fotovoltaicos (FV) como una fuente de energía renovable clave en todo el mundo [1-7]. Sin embargo, la eficaz gestión y supervisión de estos sistemas son fundamentales para garantizar su rendimiento óptimo y su fiabilidad a lo largo del tiempo [8-12]. En este contexto, el desarrollo de sistemas de telemetría que permitan la monitorización remota y el control en tiempo real se ha vuelto cada vez más relevante [8-12].

La generación solar fotovoltaica distribuida ha emergido como un paradigma prometedor en la industria de la energía, desafiando el modelo tradicional de generación centralizada. No solo se reduce la dependencia de las fuentes de energía convencionales y la emisión de gases de efecto invernadero, sino que también fomenta la resiliencia del sistema eléctrico

al diversificar la generación y minimizar las pérdidas de transmisión. En este sentido, el diseño de sistemas de telemetría para sistemas solares fotovoltaicos no solo aborda la necesidad de supervisión y control eficientes, sino que también busca empoderar a los usuarios con la capacidad de monitorear y gestionar sus propias instalaciones de energía renovable de manera remota y eficiente [11-12].

Las provincias de La Rioja y San Juan poseen una situación muy favorable para el aprovechamiento de la energía solar, por sus posiciones geográficas y sus altos índices de heliofanía. Estas provincias están interesadas en la implementación paulatina de energías renovables, sobre todo en energía solar. La Facultad Regional La Rioja de la Universidad Tecnológica Nacional (UTN-FRLR) considera la investigación y desarrollo de las energías renovables como líneas prioritarias en sus políticas de I+D, de acuerdo a la disposición departamental 6/2022 (Energías Renovables) y Resoluciones Consejo Directivo UTN FRLR 132/2022 y 133/2022, "Políticas de Ciencia y Técnica. Análisis de las actividades I+D+i" y "Plan de acción trienio 2022-2024". Adicionalmente corresponde a un tema estratégico del Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET), y en particular, el Instituto de Automática (INAUT) de la Universidad Nacional de San Juan (UNSJ).

El Grupo de Actividades Tecnológicas Y Energías Renovables (GATYER) de la UTN-FRLR investiga estas líneas prioritarias, enfocándose en la mejora de la eficiencia energética mediante el diseño, desarrollo, optimización, implementación y evaluación de un sistema telemétrico de sistemas fotovoltaicos distribuidos [1-12]. El presente trabajo prototípico se encuentra también incluido dentro del trabajo final de una carrera de grado [12].

Este artículo investiga las posibilidades de telemetría de sistemas fotovoltaicos con generación distribuida, de manera tal que pueda ser implementada a nivel industrial y domiciliario. De esta forma se contribuye a mejorar la oferta energética, disminuir el déficit energético y mejorar la garantía de servicio a la sociedad. El problema no es fácil de resolver y requiere de una alta automatización, sobre todo en redes con un alto grado de conexión de generación renovable distribuida. La implementación de un módulo de telemetría y monitoreo permitirá realizar un estudio del consumo y otros índices del sistema de energía, evaluando la eficiencia del mismo [1-12].

Se presenta un enfoque innovador para el diseño prototípico de un sistema de telemetría solar escalable, específicamente, integrando conectividad Wi-Fi y un servidor interno [1-7 y 12]. Existen diversas propuestas para la implementación tecnológica que permita solucionar la problemática asociada a la telemetría de los sistemas solares fotovoltaicos. Entre ellas se tiene en cuenta la propuesta [3] donde se utiliza un sistema SCADA mixto con implementación de protocolos publicador/suscriptor y maestro/esclavo. La presente propuesta desarrolla una alternativa enfocada únicamente en un protocolo publicador/suscriptor mediante Message Queuing Telemetry Transport (MQTT).

## II. OBJETIVO GENERAL

El objetivo de este artículo es presentar un prototipo académico básico para realizar telemetría en un sistema solar fotovoltaico para generación distribuida, orientado a incrementar su autonomía energética y monitoreo.

## III. DESCRIPCIÓN DEL HARDWARE

### A. Raspberry Pi 4

Raspberry Pi 4 (Rpi4) es un dispositivo versátil y asequible que se destaca por su tamaño compacto y su gran potencial computacional. Funciona como una computadora de placa única, ofreciendo la capacidad de ejecutar un sistema operativo, típicamente una distribución de GNU/Linux basado en Debian. A diferencia de Arduino, Raspberry Pi se enfoca en proyectos que demandan un entorno más completo y aplicaciones más sofisticadas del mundo de IoT (Internet de las cosas) [8-12].

La Rpi4 posee las siguientes características: placa única, procesador ARM, puertos, conectividad, sistema operativo, versatilidad y comunidad activa. La Rpi4 permite la experimentación, educación y creación de una amplia gama de proyectos tecnológicos, desde simples hasta complejos. Su accesibilidad y versatilidad la convierten en una opción de amplio uso en el ámbito de la informática y la electrónica, y en especial los sistemas embebidos.

### B. ESP32

El ESP32 es un microcontrolador de bajo costo y bajo consumo de energía que incluye tecnologías de conexión Wi-Fi y Bluetooth. Es muy popular en el ámbito del desarrollo de proyectos de IoT, dispositivos conectados y aplicaciones embebidas [1-7]. Algunas de sus características importantes son: conectividad Wi-Fi y Bluetooth, procesador de doble

núcleo, bajo consumo de energía, amplias opciones de E/S (Entrada/Salida), capacidad de programación versátil. Debido a su versatilidad y usabilidad, el ESP32 ha ganado popularidad en el desarrollo de proyectos de electrónica e IoT, desde simples sensores hasta complejos sistemas de automatización empleando sistemas embebidos.

### C. Sensores

En este trabajo, se utiliza una variedad de sensores para realizar las mediciones necesarias del funcionamiento del sistema fotovoltaico respecto a las señales de salida del panel solar fotovoltaico (corriente continua) y señales de salida del inversor (corriente alterna).

Para obtener la medición de la tensión continua generada se acondiciona la señal de salida del panel solar fotovoltaico a través de un divisor de tensión, el cual es capaz de transformar un valor de entrada de 25 V a un valor de salida de 3.2 V, compuesto por dos resistencias en serie de 6.8 kOhm y 1 kOhm.

Por su parte, para determinar el valor de corriente continua generado (a la salida del panel solar fotovoltaico) se utiliza el sensor de efecto Hall ACS712-05B, que entrega una salida de voltaje analógico proporcional al valor medido, y cuya sensibilidad es de 185 mV/A, siendo capaz de brindar una salida de 3.425 V cuando mide 5 A, y 2.5V cuando mide 0 A. Para la determinación de valores de Corriente Alterna (CA), se hace uso del módulo PZEM-004T, que permite medir el voltaje eficaz, la corriente eficaz y potencia activa instantánea que toma una carga conectada a una línea monofásica, y envía los datos medidos a través del protocolo serial RS232.

## IV. FUNCIONAMIENTO DE LA RED

### A. Configuración de la red

Se configuró la Rpi4 como servidor principal del sistema, desempeñando un papel central al recibir y procesar la información proveniente de una variedad de nodos. Esta configuración permite una gestión eficiente de los datos, los cuales son presentados de manera clara y concisa a través de una interfaz intuitiva. Gracias a esta interfaz, los usuarios tienen la capacidad de visualizar de forma remota los datos sensados de manera efectiva y en tiempo real.

Esta solución no solo ofrece una recopilación ordenada de información, sino que también facilita la interpretación y análisis de los datos, lo que resulta fundamental para la toma de decisiones informadas y la optimización de procesos en diversos entornos y aplicaciones [12].

### B. Protocolo de comunicación

Para la implementación del protocolo de comunicación se hizo un análisis comparativo entre protocolos aplicables a la tecnología de IoT entre MQTT y Hypertext Transfer Protocol (HTTP). HTTP en su diseño fundamental, no incorpora calidad de servicio (Quality of Service - QoS), a diferencia de MQTT que ofrece tres niveles distintos para gestionar la entrega de mensajes. QoS 0 (al menos una vez) asegura que el mensaje se envíe, pero sin garantías de recepción. QoS 1 (como mínimo una vez) garantizando que el mensaje se

entregue al menos una vez, utilizando confirmaciones de recepción. Por último, QoS 2 (exactamente una vez) asegura que cada mensaje se reciba solo una vez, eliminando duplicados.

Debido a los requerimientos de este prototipo, caracterizado por el bajo costo y una sencilla implementación, se decidió por el MQTT con fiabilidad QoS 1 por las características de: velocidad, fiabilidad y ahorro de energía. MQTT es un protocolo de mensajería ligero, flexible y eficiente diseñado para dispositivos con recursos limitados y redes con ancho de banda restringido, como IoT.

Proporciona una forma flexible y confiable de enviar mensajes entre dispositivos, utilizando un modelo de publicación/suscripción. Es importante tener en cuenta que MQTT es un protocolo de transporte: no define el formato de los mensajes en sí, sino sólo cómo se transmiten.

Por lo tanto, los datos que se envían a través de MQTT pueden tener cualquier formato deseado (por ejemplo, JSON, XML, texto sin formato, etc.). El modelo de publicación/suscripción del MQTT lo hace adecuado para aplicaciones de IoT y otras situaciones donde se necesita una comunicación asíncrona y de baja sobrecarga [1-7 y 12].

### C. Implementación del nodo

En la Fig.1 se presenta la implementación del circuito básico a través de un diagrama de bloques que ilustra su funcionamiento.

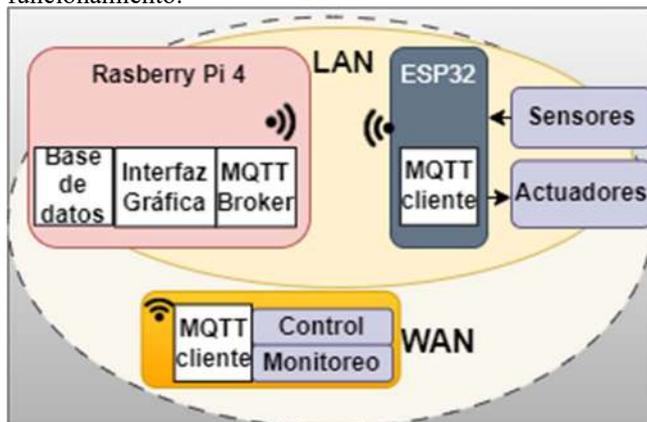


Fig. 1. Diagrama de bloques del funcionamiento. Fuente: los autores.

En la Fig. 2 se presenta una imagen del hardware utilizado.



Fig. 2. Hardware: la izquierda es la Rpi4 y la derecha el ESP32. Fuente: los autores.

Los datos provenientes de sensores o dispositivos externos son canalizados hacia el sistema mediante el protocolo MQTT, facilitando así la integración con dispositivos ubicados fuera de la red LAN. La Rpi4 en este contexto emplea una conexión inalámbrica para la

comunicación [12]. Los datos recopilados son almacenados en una base de datos y sometidos a procesamiento para su representación gráfica, además de posibilitar el control automático de actuadores o alarmas. Este enfoque habilita un control en tiempo real del sistema desde cualquier parte del mundo mediante un dispositivo, permitiendo incluso un control manual si así se requiriese (Fig. 1 y Fig. 2).

En el diseño del sistema (Fig. 1 y Fig. 2), se ha establecido un diagrama de bloques donde la Raspberry Pi actúa como broker, recibiendo los mensajes de los ESP32. Los ESP32 funcionan como clientes en esta configuración, interactuando con la Raspberry Pi y cumpliendo funciones específicas según las necesidades del sistema. El diagrama de bloques de la Fig. 1 refleja una arquitectura de red en la que la Raspberry Pi se conecta a través de Wi-Fi a los dispositivos ESP32, estableciendo así una comunicación inalámbrica entre el broker y los clientes. Esta conexión permite la transmisión de datos bidireccional de los nodos de la red al broker con una tolerancia a la desconexión configurada por el usuario.

### D. Interfaz

En la Fig. 3 se presenta esquemáticamente la interfaz gráfica del sistema telemétrico con el servidor principal y el cliente para el sistema solar fotovoltaico.

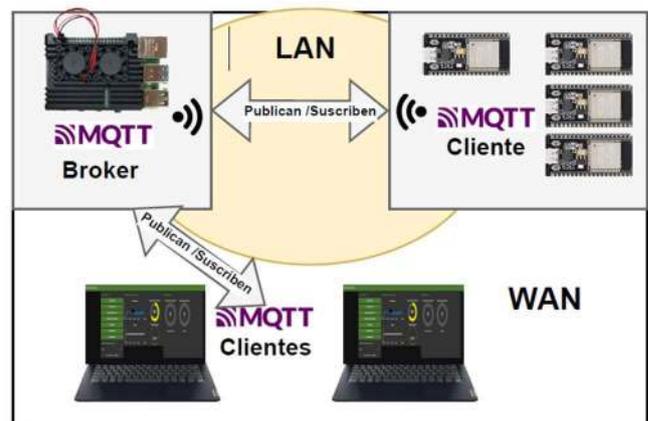


Fig. 3. Descripción esquemática de la interfaz gráfica. Fuente: Los autores.

La interfaz gráfica representa la información proveniente de los distintos dispositivos externos [12]. Mediante un panel de control, se organizan estos datos intuitivamente, facilitando su comprensión y análisis. Se incluye un área de control manual que permite al usuario ejecutar comandos para interactuar con el sistema de control de forma directa (ver Fig. 3).

En la Fig. 4 se presenta la implementación de esta interfaz, en la cual se utiliza Node-RED, una herramienta de programación visual basada en flujos, que permite conectar fácilmente dispositivos, APIs y servicios en línea mediante un editor basado en web. Los datos sensados se almacenan en InfluxDB, una base de datos No Relacional especializada en datos de series temporales, optimizada para manejar grandes volúmenes de datos con alta frecuencia de escritura y lectura.

En el panel de telemetría se pueden visualizar indicadores de los paneles: tensión, corriente y potencia. Así también los indicadores a la salida del inversor: potencia activa, reactiva, aparente, corriente, tensión y factor de potencia. También se

pueden apreciar series temporales de generación y tensión de los paneles, como así también salida de tensión en el inversor.



Fig. 4. Panel de telemetría implementado en Node-RED. Fuente: Los autores.

En la Fig. 5 se presentan los resultados del monitoreo de series temporales.



Fig. 5. Serie temporal implementada en Node-RED: generación en Watt y Tensión en Volts de paneles por cada minuto. Fuente: Los autores.

## V. CONCLUSIONES

Este artículo presenta la implementación prototípica de un sistema telemétrico de un sistema solar fotovoltaico, basado en una red local de IoT altamente adaptable, versátil y multipropósito [1 - 11]. Esta red se caracteriza por su bajo costo, accesibilidad y su capacidad de escalabilidad, lo que significa que puede crecer y adaptarse según las necesidades específicas de cada contexto.

Además, se observó que su configuración es sencilla y flexible, lo que facilita su implementación y ajuste según los requisitos de cada situación. Esta red local IoT representa una implementación tecnológica adecuada en el campo de la conectividad, ofreciendo soluciones prácticas y eficientes para una amplia gama de aplicaciones.

Se obtuvieron los resultados de las mediciones realizadas a la salida del panel solar fotovoltaico (CC) y a la salida del convertidor (CA), además de la serie temporal de los mismos, pudiendo ser accesibles a los datos de manera remota. Los resultados son coherentes y acorde a los multímetros y pinzas amperimétricas digitales utilizadas a este efecto.

## AGRADECIMIENTOS

Se agradece a todas las instituciones que proporcionaron apoyo técnico, económico y logístico, sin el cual este proyecto no habría sido posible de ser realizado. Adicionalmente, se reconoce la orientación experta proporcionada por los directores del trabajo final de carrera de grado durante todo el proceso de investigación.

## REFERENCIAS

- [1] A. Mohammad, R. Das, M. A. Islam, y F. Mahjabeen, "Real-time Operating Systems (RTOS) for Embedded Systems," *Asian Journal of Mechatronics and Electrical Engineering*, vol. 2, no. 2, pp. 95-104, 2023.
- [2] S. Karthikeyan, R. Aakash, M. V. Cruz, L. Chen, V. J. L. Ajay, y V. S. Rohith, "A systematic analysis on Raspberry Pi prototyping: Uses, challenges, benefits, and drawbacks," *IEEE Internet of Things Journal*, 2023.
- [3] L. Segovia, "Sistema SCADA basado en Raspberry Pi para la monitorización de una instalación fotovoltaica," 2022. [Online]. Available: <http://hdl.handle.net/10396/22700>.
- [4] D. Hercog, T. Lerher, M. Truntič, y O. Težak, "Design and implementation of ESP32-based IOT devices," *Sensors*, vol. 23, no. 15, p. 6739, 2023.
- [5] K. M. Hosny, A. Magdi, A. Salah, O. El-Komy, y N. A. Lashin, "Internet of things applications using Raspberry-Pi: a survey," *International Journal of Electrical & Computer Engineering (2088-8708)*, vol. 13, no. 1, 2023.
- [6] H. Meddeb, Z. Abdellaoui, y F. Houaidi, "Development of surveillance robot based on face recognition using Raspberry-Pi and IOT," *Microprocessors and Microsystems*, vol. 96, p. 104728, 2023.
- [7] L. Ridolfi, D. Naseh, S. S. Shinde, y D. Tarchi, "Implementation and Evaluation of a Federated Learning Framework on Raspberry PI Platforms for IoT 6G Applications," *Future Internet*, vol. 15, no. 11, p. 358, 2023.
- [8] F. Camargo, F. Rossomando, D. Gandolfo, O. Faure, E. Sarroca, F. D. Argañaraz, J. A. Cabana, C. Karam, G. Sosa, Y. R. Romero, G. N. Douglas, F. G. Nieto, y E. N. Arias, "Modelo multi-objetivo difuso que incorpore las energías renovables. Aplicación de la metaheurística EPSO," *Revista De La Escuela De Perfeccionamiento En Investigación Operativa*, vol. 31, no. 54, 2023. [Online]. Available: <https://revistas.unc.edu.ar/index.php/epio/article/view/43360>
- [9] F. Camargo, E. Sarroca, F. Argañaraz, Y. Romero, O. Faure, F. Rossomando, D. Gandolfo, J. Cabana, C. Karam, G. Sosa, M. Merlo, "Revisión y análisis de normativas de la generación distribuida de sistemas solares fotovoltaicos en La Rioja Argentina," in *ECIDE IV*, ed. edUTecNe, Capítulo de Libro, vol. 1, pp. 1-8, 2024.
- [10] E. Sarroca, F. G. Camargo, F. Rossomando, D. Gandolfo, J. Cabana, C. Karam, G. Sosa, M. Vergara, J. Lafit, I. T. Alanis, "Revisión y análisis del fenómeno fotoeléctrico asociado a los sistemas solares fotovoltaicos," in *ECIDE IV*, ed. edUTecNe, vol. 1, pp. 1-8, 2024.
- [11] F. Camargo, "Metodología regulatoria para propiciar la eficiencia energética desde el lado de la oferta en sistemas de distribución de energía eléctrica," *Fundación Suyay*, vol. 32, pp. 1-330, 2019. [Online]. Available: <http://hdl.handle.net/20.500.12272/7010>
- [12] G. Douglas, F. Nieto, y E. Arias, "Prototipo de Sistema de telemetría y control de paneles solares," 2023. [Trabajo final de carrera de grado].

# Hidrogenerador con monitoreo IoT

Josué Medina Acevedo<sup>1</sup>, Félix Gutierrez<sup>1</sup>, Luis D. Villagrán<sup>1</sup>, Marcos D. Aranda<sup>1,2</sup>

<sup>1</sup>Universidad Nacional de Catamarca - Facultad de Tecnología y Ciencias Aplicadas

<sup>2</sup>Universidad Siglo 21 - Decanato de Ciencias Aplicadas

maranda@tecno.unca.edu.ar

**Resumen**—Este proyecto busca diseñar un sistema de generación de energía eléctrica utilizando una fuente de agua y un depósito, con circulación cíclica mediante una bomba. Se monitorean variables del sistema en tiempo real mediante una plataforma IoT para implementar un sistema que mantenga constante la tensión del generador ante variaciones de la corriente de carga, mediante la regulación del caudal.

**Palabras Clave**—IoT, Microcontroladores, Monitoreo.

## I. INTRODUCCIÓN

Un hidrogenerador es un dispositivo diseñado para generar electricidad utilizando la energía del agua en movimiento, generalmente en forma de corriente fluvial o agua en caída. Estos dispositivos funcionan convirtiendo la energía cinética del agua en energía eléctrica a través de un proceso mecánico y electromagnético [1]. Este proyecto tiene como objetivo el diseño y desarrollo de un sistema de generación de energía eléctrica empleando una fuente de agua y un depósito, donde el agua circula de forma cíclica mediante una bomba. La necesidad de desarrollar fuentes de energía renovable y sostenibles que contribuyan a la reducción de la dependencia de combustibles fósiles y a la mitigación del cambio climático es cada vez más urgente. Además, el uso de sistemas de hidrogeneradores puede ser especialmente beneficioso en áreas rurales o remotas donde el acceso a la red eléctrica es limitado o inexistente [2].

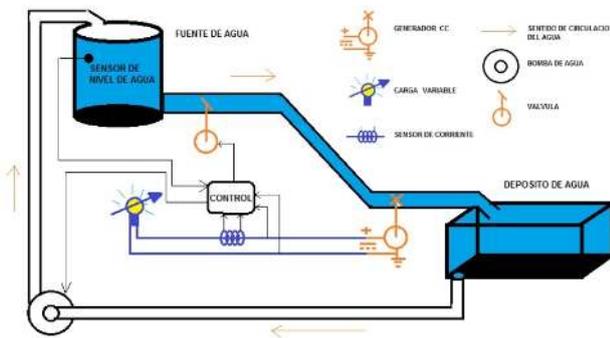


Fig. 1: Sistema Hidrogenerador

Durante este proceso, una turbina convierte la energía cinética del flujo de agua en energía eléctrica, con un máximo caudal se suministra de esta manera una tensión y corriente continua, monitoreando en tiempo real variables del sistema, a través de una plataforma IoT [3]. De esta manera se logra implementar un sistema de control con capacidad de mantener constante la corriente y tensión del generador, frente a variaciones de la carga.

## II. DESCRIPCIÓN DEL SISTEMA

Para el desarrollo del sistema, se utilizaron los siguientes sensores, drivers y demás materiales:

### A. EDU-CIAA

La unidad de procesamiento del sistema se basa en la placa de desarrollo EDU-CIAA, la cual constituye una versión de bajo costo de la Computadora Industrial Abierta Argentina (CIAA). Esta placa integra un microcontrolador LPC4337, el cual cuenta con un procesador dual core ARM Cortex-M4F y Cortex-M0 [4].

### B. Wemos Mini D1

La placa de desarrollo se orienta especialmente al Internet de las Cosas (IoT). Se basa en el System on Chip (SoC) ESP8266, un chip altamente integrado diseñado para satisfacer las necesidades de conectividad. Este SoC integra un potente procesador con arquitectura de 32 bits y conectividad WiFi [5] [6]. [7].

### C. Sensores

- INA219: este módulo de monitoreo de corriente y potencia bidireccional posee una interfaz I2C. Este dispositivo es capaz de detectar simultáneamente la tensión, la corriente y la potencia de derivación, enviando los datos a través del protocolo I2C [8]. El sensor mide la corriente generada por el hidrogenerador y consumida por una carga, en este caso, una tira de LEDs. En los primeros ensayos, se optó por utilizar esta carga debido a su bajo consumo de corriente, lo cual evita una caída significativa en la tensión generada por la turbina.<sup>1</sup>
- HC-SR04: el funcionamiento del dispositivo se basa en la emisión de un sonido ultrasónico a través de uno de sus transductores. El sonido emitido rebota en un objeto presente y el eco resultante es captado por el segundo transductor. La distancia al objeto se determina de manera proporcional al tiempo que tarda en llegar el eco [9].

$$v(\text{cm}/\mu\text{s}) = \frac{2 \times d(\text{cm})}{t(\mu\text{s})} \quad (1)$$

Donde la velocidad (v) corresponde a la del sonido, aproximadamente 340 m/s, pero expresada en cm/ $\mu$ s, que es el tiempo (t) que demora el ultrasonido en llegar al objeto y regresar al sensor. Reemplazando en la Ecuación 1 se obtiene la distancia (d) [9]:

<sup>1</sup>Como primera prueba se conectó una carga de mayor impedancia a la salida de la turbina, pero esta se vio afectada por su consumo de corriente. Esto se debe a la relación inversa entre impedancia y corriente. Cuando se conecta una carga de mayor impedancia, la corriente que fluye a través del generador disminuye

$$d(cm) = \frac{t(\mu s)}{58(\mu s/cm)} \quad (2)$$

Este sensor se utiliza en el proyecto para medir el nivel de agua del tanque superior. Esto permite mantener un registro del nivel y activar una interrupción para encender la bomba de agua cuando el nivel descienda por debajo del 60 %, asegurando así que el tanque se mantenga siempre lleno. El sensor está posicionado en la parte superior del tanque de manera que las ondas ultrasónicas reboten en la superficie del agua, como se ilustra en la Fig.2.

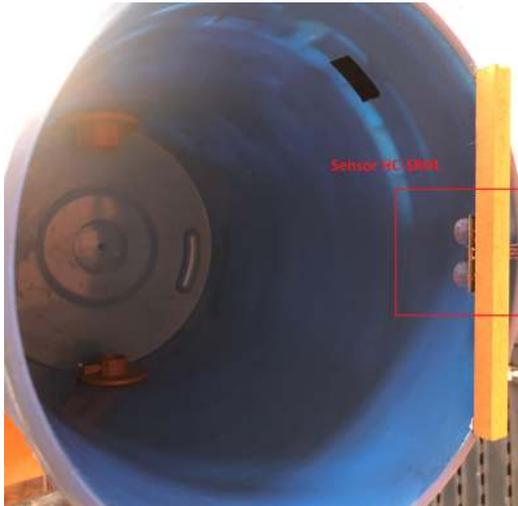


Fig. 2: Ubicación del sensor ultrasónico.

Las consideraciones que deben realizarse son las siguientes:

- Medir la distancia desde el sensor hasta el fondo del tanque. A este dato se le llama **fondo**.
- Considerar el 100 % del llenado del tanque y la distancia que hay desde el fondo hasta unos centímetros antes de la ubicación del sensor, pues de esta manera, se protege de posibles salpicaduras de agua al módulo o rebalse del tanque. A este dato se le llama **lleno**.
- El dato que devuelve el sensor se llama **distancia**.

En las Ecuaciones 3 y 4 el valor del nivel ( $n$ ) de llenado ( $ll$ ) del tanque superior se demuestra a través de la diferencia entre el fondo ( $f$ ) y la distancia ( $d$ ).

$$n(cm) = f(cm) - d(cm) \quad (3)$$

$$n(\%) = \frac{n(cm) \times 100}{ll(cm)} \quad (4)$$

- FZ0430: emplea un divisor de tensión compuesto por dos resistores, uno de  $7.5k\Omega$  y otro de  $30k\Omega$ . Este diseño permite reducir la tensión medida en una proporción de 0.2. De esta manera, se permite al procesador medir una tensión máxima de 25V con una tensión de alimentación de 5V, y de 16.5V con una tensión de alimentación de 3.3V [10].

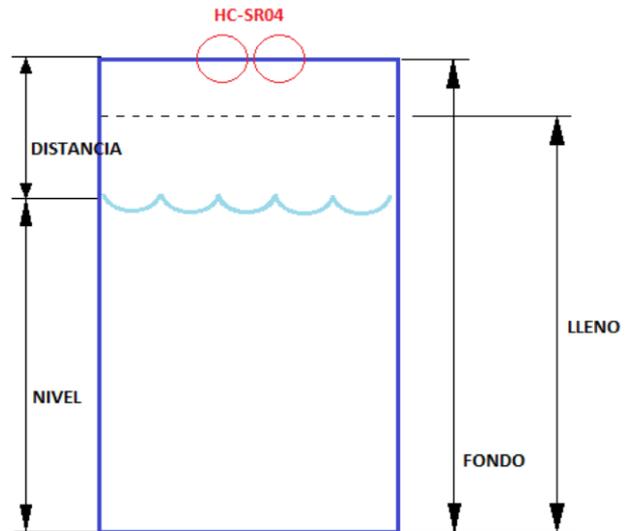


Fig. 3: Representación gráfica del tanque superior.

#### D. Actuadores

- L298N: es un controlador de motor con un puente-h de doble canal, lo que permite controlar de manera independiente la velocidad y la dirección de rotación de dos motores de corriente continua. [11].
- Motor paso a paso: para este proyecto se empleó el modelo **17PM-J204-G1ST**, el cual pertenece al tipo unipolar (aunque también existen modelos del tipo bipolar). Los motores paso a paso unipolares se distinguen porque el sentido de la corriente que circula a través de los bobinados permanece constante. Estos motores están formados por dos bobinas, cada una con un punto medio (cable común) [12].

#### E. Caudal

Es el volumen ( $V$ ) de agua que atraviesa una superficie en un tiempo ( $t$ ) determinado, y se calcula mediante la siguiente fórmula [13]:

$$Q(mL/s) = \frac{V(mL)}{t(s)} \quad (5)$$

Para este proyecto, se optó por medir el caudal ( $Q$ ) en mL/s debido al bajo flujo que maneja el sistema [13], aunque normalmente el volumen se mide en litros y el tiempo en segundos. La medición del caudal se realiza mediante el tiempo que se tarda en llenar un recipiente de volumen conocido (500 mL). Posteriormente, se establece una relación entre el caudal que atraviesa la cañería y los distintos valores de tensión generados por la turbina. Se efectúa la medición del tiempo en tres ocasiones para cada valor de tensión, que varía desde 1 V hasta 8 V, con el objetivo de obtener un promedio y calcular el caudal correspondiente. Los datos medidos y recopilados se presentan en la Tabla I.

Para ajustar una recta a esos datos generados, es decir, para linealizar el sistema, la Fig. 4 muestra que se debe utilizar el método de mínimos cuadrados para encontrar la recta que mejor se ajuste a ellos.

Realizando los cálculos de manera apropiada, se obtiene la pendiente  $m \approx 5,6459$  y la ordenada al origen  $b \approx$

Tabla I: Método Volumétrico (500mL)

Tensión (V)	N pruebas	Tiempo (s)	Caudal (mL/s)
1	3	19,49	25,65
2	3	16,21	30,85
3	3	14,75	33,91
4	3	13,17	37,97
5	3	11,7	42,74
6	3	10,52	47,51
7	3	9,54	52,39
8	3	7,87	63,56

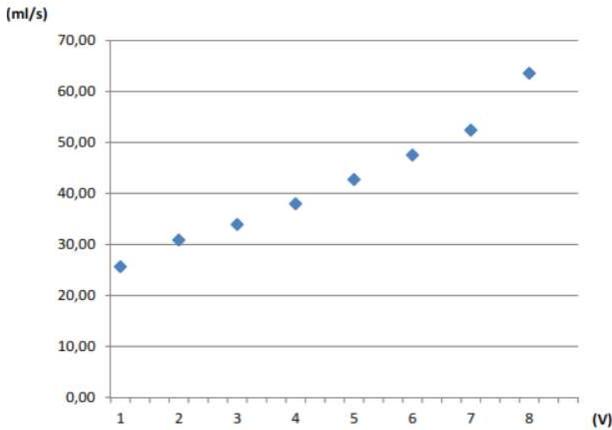


Fig. 4: Caudal en función de la tensión generada por la turbina.

16,7865. Por lo tanto, la Ecuación 6 corresponde a la recta que mejor se ajusta a los datos:

$$y \approx 5,6459x + 16,7865 \quad (6)$$

Finalmente, se utilizó esta ecuación en el desarrollo del firmware, y por lo que se tiene como dato la tensión que genera la turbina  $x$ , se puede obtener un valor aproximado del caudal  $y$ .

### III. DESARROLLO

En la Fig. 5, se muestra el diseño general del sistema, que incluye los sensores utilizados y la dirección del envío de datos. Se emplearon dos unidades de procesamiento: la EDU-CIAA, responsable de la lectura de sensores y actuadores, y la Wemos Mini D1, encargada de la comunicación con el servidor IoT, esta se incorporó al proyecto debido a su integración dinámica con servidores IoT. En este proyecto, se optó por conectar el sensor INA219 a la placa Wemos, ya que no se disponía de los controladores necesarios para la comunicación entre el sensor y la EDU-CIAA. Esta decisión permitió avanzar rápidamente en el diseño del sistema.

Se diseñó un pequeño circuito regulador de tensión de 5V exclusivamente para alimentar la placa, con el fin de garantizar la protección contra posibles sobretensiones que podrían dañarla. Este circuito asegura una salida de tensión constante mediante el control preciso de la corriente.

#### A. Procesamiento de datos

La comunicación utilizada entre la EDU-CIAA y el módulo Wemos Mini D1 es del tipo serie RS232 [14], establece un canal bidireccional para la transmisión confiable de datos entre ambos dispositivos. Desde la placa EDU-CIAA, se envían datos que incluyen información importante sobre el funcionamiento del sistema, como la tensión generada, el caudal de agua y el nivel del tanque,

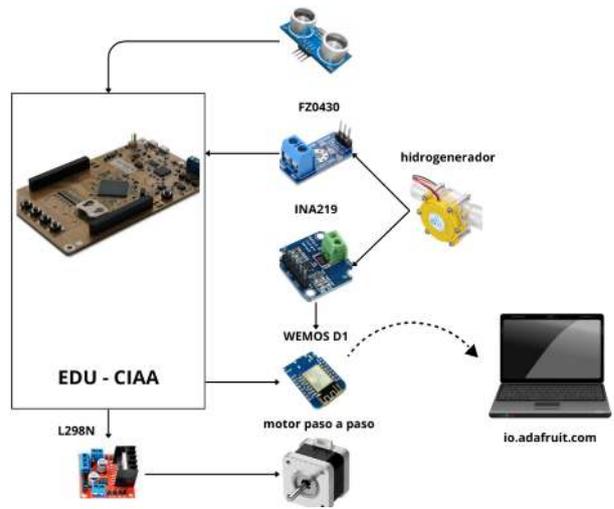


Fig. 5: Diseño general del hardware.

entre otros parámetros. Estos datos se transmiten a través del puerto serie RS232 hacia el módulo Wemos Mini D1, en la Fig. 6 se puede observar el funcionamiento general del sistema.

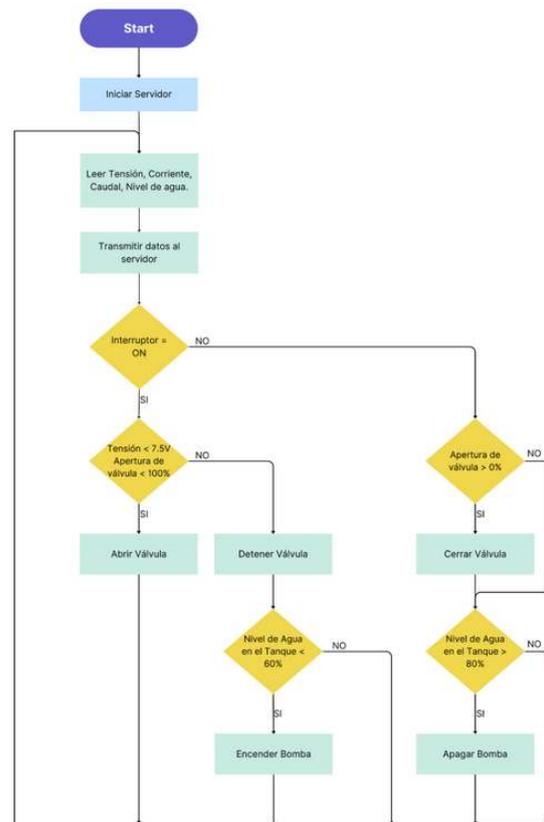


Fig. 6: Diagrama de flujo del sistema.

#### B. Monitoreo IoT

Para el proyecto se utilizó una plataforma IoT diseñada para visualizar, responder e interactuar con los datos. Adafruit IO está diseñada para almacenar y recuperar datos, así como para observarlos en tiempo real [15]. Una vez que la placa Wemos Mini D1 recibe los datos, se reenvía automáticamente al servidor. En la Fig. 7 se muestra como actúa la plataforma de monitoreo remoto, se

visualiza y analiza los datos en tiempo real desde cualquier ubicación con acceso a Internet.



Fig. 7: Visualización de los datos en Servidor IoT.

#### IV. CONCLUSIONES Y TRABAJOS FUTUROS

El desarrollo de este proyecto ha resaltado la importancia de los microcontroladores en la ingeniería moderna. El uso de dispositivos como la EDU-CIAA y la Wemos Mini D1 demuestra ser fundamental para el monitoreo y control eficiente de variables críticas como la tensión generada, la corriente, el caudal y el nivel de agua. El desafío de integrar múltiples sensores y datos en un sistema coherente fue superado gracias a la versatilidad y potencia de los microcontroladores, los cuales permiten gestionar y procesar la información de manera eficaz. La programación de estos dispositivos para la adquisición de datos, el control y la comunicación con plataformas en la nube como Adafruit IO representa un desafío técnico significativo, pero crucial para el éxito del proyecto. La capacidad de visualización de datos ha añadido un valor significativo al proyecto, al permitir el monitoreo en tiempo real desde cualquier ubicación con acceso a Internet. Esta capacidad de visualización remota proporciona a los usuarios una mayor flexibilidad y control sobre el sistema, facilitando la toma de decisiones informadas y la optimización del rendimiento del hidrogenerador.

Como futuras mejoras al proyecto y explorar nuevas aplicaciones en otros contextos, se pueden considerar varias expansiones al mismo:

- Incorporación de sensores: monitorear y analizar otras variables importantes, como la temperatura del agua, la presión atmosférica o la calidad del agua. Esto proporcionaría una imagen más completa del entorno y permitiría tomar decisiones más informadas sobre el funcionamiento del hidrogenerador.
- Implementación de sistemas de alerta temprana: detectar y responder a condiciones anómalas o situacio-

nes de emergencia, como niveles de agua demasiado bajos o altos, fluctuaciones en la tensión generado o fallos en el sistema.

- Integración de energías renovables: como la energía solar o eólica, para complementar la generación de energía del hidrogenerador para incrementar la resiliencia del sistema.
- Aplicaciones en gestión de recursos hídricos: el sistema podría aplicarse en proyectos de gestión de recursos hídricos para monitorear y controlar el flujo de agua en ríos, canales o sistemas de riego, contribuyendo a una gestión más eficiente y sostenible del agua.

#### V. AGRADECIMIENTO

Agradecemos a las autoridades de la Facultad de Tecnología y Ciencias Aplicadas por el apoyo para el desarrollo del proyecto.

#### REFERENCIAS

- [1] G. Industrias. Generador hidroeléctrico.: 19 02 2024. [Online]. Available: <https://n9.cl/y2t9i>
- [2] D. P. Paccha Soto, "Diseño de un hidrogenerador para zonas rurales," B.S. thesis, 2022.
- [3] L. Camargo, B. Medina, and J. Gómez, "Prototipo electrónico iot para el seguimiento de variables ambientales," *Revista Ambiental Agua, Aire y Suelo*, vol. 13, no. 2, pp. 1–9, 2022.
- [4] ACSE/CADIEEL. Computadora industrial abierta argentina.: 16 02 2024. [Online]. Available: <https://www.proyecto-ciaa.com.ar/>
- [5] Nubbeo. Wifi esp8266a.: 19 02 2024. [Online]. Available: <https://www.nubbeo.com.ar/productos/mini-nodemcu-wemos-d1-wifi-esp8266-esp12f-4mb-uart-arduino-nubbeo/>
- [6] H. H. Abrianto, K. Sari, and I. Irmayani, "Sistem monitoring dan pengendalian data suhu ruang navigasi jarak jauh menggunakan wemos d1 mini," *Jurnal Nasional Komputasi dan Teknologi Informatika*, vol. 4, no. 1, pp. 38–49, 2021.
- [7] P. Odriozola Olavarría *et al.*, "Sistema de control de riego de forma telemática empleando tecnología iot," 2023.
- [8] U. Electronic. Sensor corriente ina219 3v-5v i2c.: 16 02 2024. [Online]. Available: <https://n9.cl/dwcqe>
- [9] K. Amaya and K. Quezada, "Sistema automatizado para el control del tiempo de llenado y vaciado de un recipiente."
- [10] A. Electrónica. Sensor de voltaje fz0430 con arduino.: 16 02 2024. [Online]. Available: <https://n9.cl/3nnir>
- [11] S. Gesteira Gonzalez, "Sistema lidar de navegación autónoma en interiores," B.S. thesis, Universitat Politècnica de Catalunya, 2023.
- [12] A. P. París, "Motores paso a paso, introducción a su funcionamiento y control en lazo abierto," *Vivat Academia*, pp. 13–29, 2000.
- [13] G. Hidráulica. ¿cómo entender el concepto del caudal en sistemas de tuberías?:. 19 02 2024. [Online]. Available: <https://n9.cl/evwmp>
- [14] Apunte. Comunicación serial rs-232.: 19 02 2024. [Online]. Available: <https://n9.cl/cetdo>
- [15] Adafruit. The internet the things for everyone.: 19 02 2024. [Online]. Available: <https://io.adafruit.com/>

Categoría

# REPORTE

Inteligencia Artificial

Área Temática

# Clasificador de ganado con aprendizaje automático para dispositivos de bajo consumo

Marcos D. Aranda<sup>1,2</sup>, Eduardo E. Piray<sup>1</sup>, Paola I. Beltramini<sup>2</sup>  
Emilia M. Mercado<sup>1</sup>, Ricardo E. González<sup>1</sup>, Gustavo A. Futo<sup>1</sup>

<sup>1</sup>Universidad Siglo 21 - Decanato de Ciencias Aplicadas

<sup>2</sup>Universidad Nacional de Catamarca - Facultad de Tecnología y Ciencias Aplicadas

marcos.aranda@ues21.edu.ar

**Resumen**—Este trabajo se centra en el diseño de un modelo de aprendizaje automático optimizado para dispositivos de bajo consumo. Su propósito principal es la clasificación de razas de ganado, con el fin de mejorar significativamente la calidad y eficiencia de la producción animal. El enfoque se dirige hacia la creación de un sistema eficiente que pueda operar en dispositivos con recursos limitados, lo que garantiza su viabilidad y accesibilidad en entornos agrícolas remotos o con recursos limitados de energía. Al emplear técnicas avanzadas de aprendizaje automático, este modelo busca no solo identificar diferentes razas de ganado, sino también proporcionar información valiosa para la gestión y el cuidado del ganado.

**Palabras Clave**—Inteligencia Artificial, Aprendizaje Automático, Ganado.

## I. INTRODUCCIÓN

Los avances en el aprendizaje automático aplicados a la ganadería han mostrado un progreso notable en los últimos años. En 2023, se publicó un artículo que destacó diversas herramientas para la creación de modelos de aprendizaje automático. Entre estas herramientas, se identificó a TensorFlow Lite, un framework diseñado específicamente para la implementación de modelos de aprendizaje automático en dispositivos con capacidades de procesamiento limitadas, como dispositivos móviles, microcontroladores y dispositivos de Internet de las Cosas (IoT) [1]. La clasificación de imágenes es un área de estudio muy amplia que abarca una gran variedad de técnicas. Actualmente se vive en la era del IoT y la Inteligencia Artificial las cuales se han convertido en tecnologías presentes, estas generar e involucran enormes volúmenes de datos. Estos pueden ser estructurados, como base de datos, o no estructuras imágenes o vídeo, las cuales representan una parte importante de los datos a nivel mundial [2] [3].

Dado que una gran cantidad de los datos está constituida por imágenes obtenidas de cámaras y sensores, es necesario emplear técnicas avanzadas, como los algoritmos de aprendizaje automático, para su análisis eficiente. Entre estas técnicas, la clasificación de imágenes es probablemente el componente más importante en el análisis de imágenes digitales [2]. En consecuencia, la clasificación de imágenes, en su esencia, es la tarea de asignar una etiqueta a una imagen a partir de un conjunto predefinido de categorías. En la práctica, esto significa que se debe analizar una imagen de entrada y devolver una etiqueta que categorice la imagen como se observa en la Fig. 1.



Fig. 1: Modelo general de clasificación.

La etiqueta siempre será un conjunto predefinido de posibles categorías, posteriormente los modelos generados suelen implicar un alto costo computacional en su uso. El objetivo de este trabajo es poder diseñar un modelo de aprendizaje automático para la clasificación de imágenes de ganado para dispositivos de bajo consumo,

se busca optimizar los recursos y reducir costos computacionales. Sin embargo también se busca mejorar la eficiencia operativa, la toma de decisiones y la sostenibilidad en la ganadería de precisión mediante el uso inteligente de tecnologías avanzada como el aprendizaje automático.

## II. MARCO TEÓRICO

Para el desarrollo de este trabajo se analizó aspectos donde la clasificación de imágenes cumplen un rol importante.

### A. Aprendizaje automático en la Ganadería de Precisión

La detección de objetos suele emplear técnicas de Aprendizaje Automático, esta área consiste en desarrollar sistemas que pueden aprender por sí mismos, como se observa en la Fig. 2, son capaces de identificar una serie de patrones complejos a partir de datos de entrada.

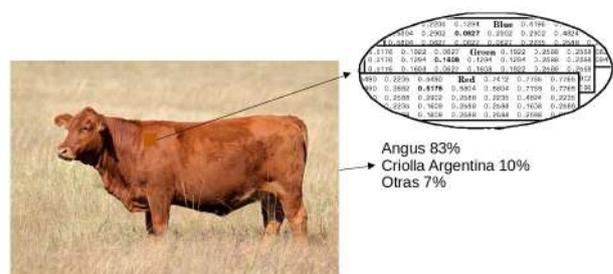


Fig. 2: Identificación de patrones.

Se utilizó un tipo de aprendizaje automático supervisado, en el cual el sistema se entrena con datos etiquetados. Una vez finalizado el entrenamiento, se pueden introducir nuevos datos sin etiquetar para su clasificación. Este enfoque es comúnmente aplicado a problemas de clasificación y regresión [4]. Los problemas de clasificación son particularmente frecuentes en el ámbito del aprendizaje

automático, consisten en que, a partir de datos específicos y en función de los parámetros configurados en el sistema, este sea capaz de clasificarlos correctamente [5].

### B. Aprendizaje automático en IoT

A medida que operan, los dispositivos de IoT generan y recopilan datos mediante sus sensores, los cuales son enviados a la nube. Allí es donde el aprendizaje automático agrega valor a estos datos al clasificarlos y procesarlos para generar insights útiles y predicciones. Estos insights y predicciones informan acciones específicas. Por lo tanto, la información obtenida y las decisiones derivadas deben ser transmitidas nuevamente a los dispositivos de IoT o a otros sistemas interconectados, aprovechando así la característica distintiva del Internet de las Cosas [6] [7]. Por lo tanto, aunque es posible aplicar un análisis tradicional a los datos obtenidos del IoT, la escala masiva en la que suelen ubicarse, hace que el aprendizaje automático sea prácticamente indispensable debido a su capacidad para identificar múltiples correlaciones, analizar datos dinámicos e incluso considerar factores externos. [8].

### C. Entrenamiento

Es el proceso por el cual el sistema aprende el objeto que se desea detectar de una forma generalizada, de manera que al finalizar sea capaz de reconocer una nueva entrada de manera automática sin haberla visto antes y sin la supervisión humana [9]. A continuación se enumeran los pasos necesarios para el proceso de entrenamiento:

1. Recolección: reunir un conjunto de imágenes que representen las diferentes clases que se desea clasificar.
2. Etiquetado: es necesario indicar al sistema la etiqueta de cada imagen con la clase correspondiente.
3. Preprocesamiento: redimensionar el tamaño de las imágenes y de los valores de los píxeles de la imagen.
4. Split: dividir las imágenes en conjuntos de entrenamiento, validación y prueba.
5. Ejecución del entrenamiento: se especifica una serie de parámetros para su adecuado progreso. En primer lugar las épocas que corresponde al número de veces que se iteran sobre todo el conjunto de datos. Otro parámetro es el número de clases, corresponde a los objetos diferentes que se desea detectar.
6. Compilación del modelo: permite definir la función de pérdidas que nos permite evaluar que tan bien funciona el algoritmo al consumir los datos y el optimizador que se seguirá durante el proceso.

De manera general, en todo proceso de entrenamiento es muy común encontrar los siguientes elementos claves:

- Hiperparámetros: estos valores pueden incluir la tasa de aprendizaje, el tamaño de lote (batch size) y el número de épocas de entrenamiento.
- Cantidad de imágenes por clase: en general, tener un conjunto de datos grande y equilibrado puede mejorar el rendimiento del modelo.
- Balanceo de datos: Para evitar sesgos en el entrenamiento, es importante que los datos estén balanceados, lo que significa que todas las clases tengan aproximadamente la misma cantidad. En caso contrario,

se pueden aplicar técnicas de balanceo de datos como el sobremuestreo para abordar este desequilibrio.

### D. Métricas en aprendizaje automático

Proporcionan una medida cuantitativa de qué tan bien un modelo se ajusta a los datos de entrenamiento y cómo generaliza para hacer predicciones en datos nuevos [10].

- Exactitud (accuracy), representa el porcentaje total de valores correctamente clasificados, tanto positivos como negativos.
- Función de pérdida (loss), tiene en cuenta las probabilidades o incertidumbres de una predicción en función de cuanto varía la predicción de valor real.
- Precisión, representa el porcentaje total de valores correctamente clasificados, tanto positivos como negativos.
- Sensibilidad, es utilizada para saber cuantos valores positivos son correctamente clasificados.

## III. DESARROLLO

El presente trabajo se centró en la clasificación de las razas bovinas “angus” y “criolla argentina” presentes en el campo experimental del INTA Catamarca - La Rioja. El proceso se divide en varias etapas, como se observa en la Fig. 3.



Fig. 3: Etapas para la clasificación de imágenes.

Para la clasificación de imágenes se utilizó un enfoque de aprendizaje supervisado. Se etiquetó imágenes en tres categorías: “vaca angus” (163 imágenes), “vaca criolla argentina” (54 imágenes) y “otras” (esta última incluye cualquier animal no contemplado en las dos primeras etiquetas, 351 imágenes). El proceso de entrenamiento se llevó a cabo a lo largo de 50 épocas utilizando una base de datos con un total de 568 imágenes recolectadas de la Web, de las cuales el 80% se destinó al entrenamiento (456 imágenes) y 20% (112 imágenes) se reservó para la validación del modelo, se utilizó una Red Neuronal Convolutiva (CNN), estas pueden tener decenas o cientos de capas, y cada una de ellas aprende a detectar diferentes características de una imagen. Se aplican filtros a las imágenes de entrenamiento con distintas resoluciones, y la salida resultante de convolucionar cada imagen se emplea como entrada para la siguiente capa, en este trabajo se utilizó en la primera capa 32 filtros y en la última capa de salida 3 neuronas y una función activación softmax, ya que la misma es apropiada para problema de clasificación de multiclase. Como hardware específico se utilizó en una Notebook con un procesador Intel(R) Xeon(R) CPU @ 2.30GHz, y una Unidad de Procesamiento Gráfico Nvidia Tesla T4 proporcionada por Google Colab. Este es un servicio alojado de Jupyter Notebook que no requiere configuración y que ofrece acceso gratuito a recursos de computación, como GPUs y TPUs. Brindando una

solución especialmente adecuada para el aprendizaje automático aplicado a la clasificación de imágenes.

#### IV. RESULTADOS

Posteriormente al proceso de entrenamiento, el modelo se evaluó utilizando dos métricas principales:

- Exactitud, representado en la Fig. 4, en este caso posee un 83 %, lo que significa que el modelo logra clasificar adecuadamente las imágenes evaluadas. Este valor refleja la capacidad del clasificador para realizar predicciones precisas y resalta su efectividad en la tarea en cuestión.

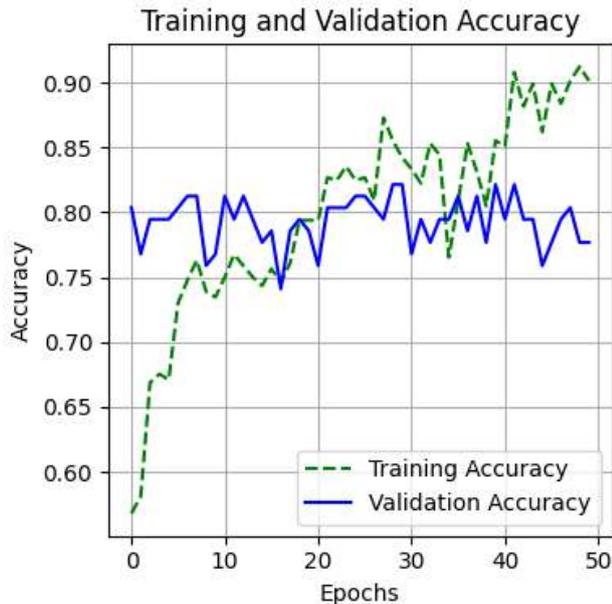


Fig. 4: Evaluación de la exactitud para 50 épocas.

- Pérdida, como se ilustra en la Fig. 5, se mide con un 13 %, lo que indica un nivel de error relativamente bajo en el proceso de clasificación. Una pérdida baja sugiere que el modelo es capaz de ajustarse bien a los datos y realizar predicciones con alta coherencia.

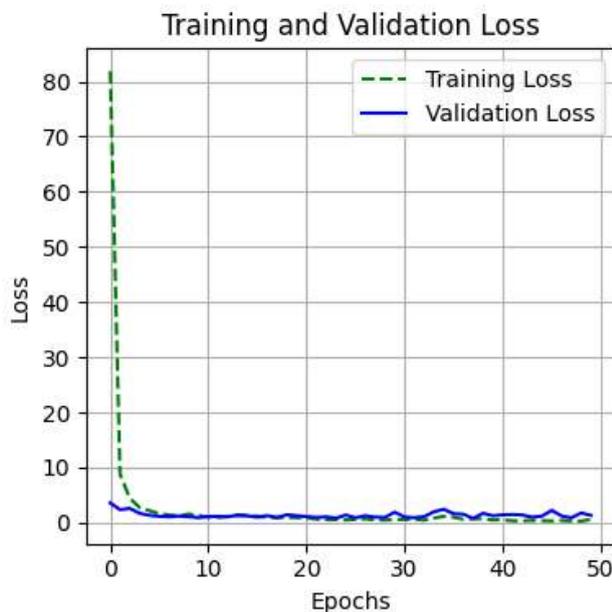


Fig. 5: Evaluación de la pérdida para 50 épocas.

#### V. IMPLEMENTACIÓN

Una vez evaluado el modelo, se convirtió al formato .tflite compatible por TensorFlow Lite, el cual es una biblioteca multiplataforma de aprendizaje automático optimizada para ejecutar modelos de aprendizaje automático en dispositivos móviles y en microcontroladores. Actualmente se están realizando prueba de Inferencia del modelo en una Raspberry Pi 3b con el fin de evaluar los tiempos de respuestas y los recursos de la memoria utilizada.

#### VI. CONCLUSIONES

El desarrollo de este trabajo ha resaltado la importancia del uso de los modelos de clasificación a través de aprendizaje automático y que puedan ser implementado en dispositivos de bajo consumo para su posterior validación e inferencia de datos. Uno de las principales tareas asociadas con la implementación de modelos de aprendizaje automático en dispositivos de bajo consumo es la recolección y preprocesado de datos para el posterior entrenamiento del modelo.

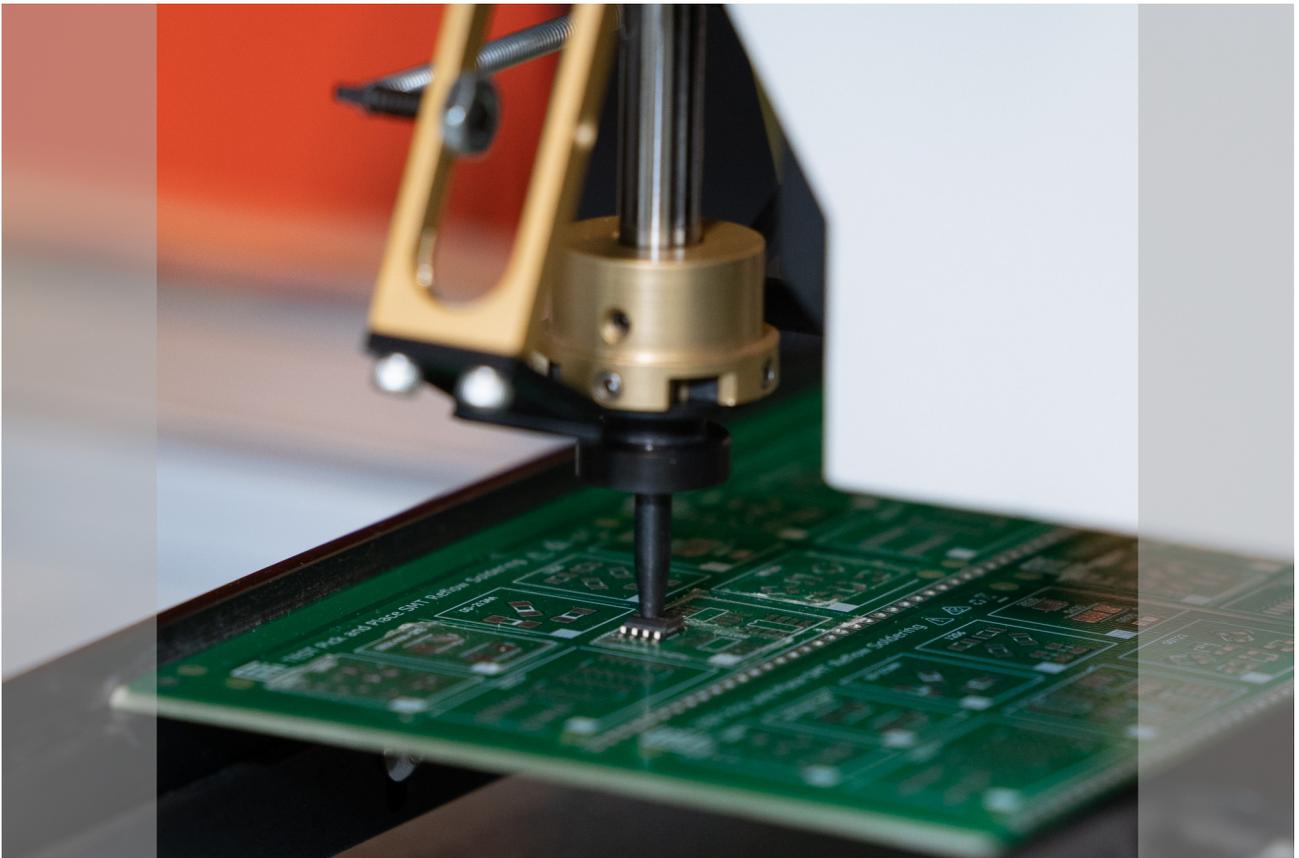
Este trabajo representa un aporte importante para el desarrollo de soluciones tecnológicas innovadoras y sostenibles que pueden tener un impacto significativo en la forma en que se gestionan y utilizan los recursos en entornos con recursos limitados. Al centrarse en el diseño de un modelo de clasificación de aprendizaje automático para dispositivos de bajo consumo, esto abre nuevas oportunidades para la mejora de procesos y la eficiencia en una variedad de aplicaciones prácticas, desde la ganadería hasta la gestión de recursos naturales.

#### VII. AGRADECIMIENTO

Agradecemos a las autoridades de la Universidad Siglo 21 por el apoyo incondicional para el desarrollo de la investigación.

#### REFERENCIAS

- [1] M. Aranda, E. Piray, and P. Beltramini, "Herramienta de machine learning para iot," in *Congreso Argentino de Sistemas Embebidos (CASE2023)*, Bahía Blanca, Buenos Aires, 2023.
- [2] I. G. Leiva, P. D. Ortuño, and J. V. R. Muñoz, "Técnicas y usos en la clasificación automática de imágenes," 2019.
- [3] F. Hussain, R. Hussain, S. A. Hassan, and E. Hossain, "Machine learning in iot security: Current solutions and future challenges," *IEEE Communications Surveys & Tutorials*, vol. 22, no. 3, pp. 1686–1721, 2020.
- [4] S. Rozada Raneros *et al.*, "Estudio de la arquitectura yolo para la detección de objetos mediante deep learning," 2021.
- [5] J. Redmon, S. Divvala, R. Girshick, and A. Farhadi, "You only look once: Unified, real-time object detection," in *Proceedings of the IEEE conference on computer vision and pattern recognition*, 2016, pp. 779–788.
- [6] J. A. Ariza Gacharná, "Detección de ataques de reconocimiento en redes iot empleando modelos de machine learning," 2023.
- [7] A. Khattab and N. Youssry, "Machine learning for iot systems," *Internet of Things (IoT) Concepts and Applications*, pp. 105–127, 2020.
- [8] D. 55. Soluciones inteligentes: Combinar internet of things con machine learning. 16 04 2024. [Online]. Available: <https://digital55.com/blog/soluciones-inteligentes-combinar-iot-machine-learning/>
- [9] M. Aranda, G. Araguas, and J. Redolfi, "Aplicación de visión por computadora en ganadería de precisión en catamarca," in *XX Reunión de Trabajos en Procesamiento de la Información y Control (RPIC2023)*, Oberá, Misiones, 2023.
- [10] S. S. A. Zaidi, M. S. Ansari, A. Aslam, N. Kanwal, M. Asghar, and B. Lee, "A survey of modern deep learning based object detection models," *Digital Signal Processing*, vol. 126, p. 103514, 2022.



ISBN 978-631-90145-2-5



**Congreso Argentino de Sistemas Embebidos**

**CASE 2024**

**Libro de trabajos en modalidad artículo, foro tecnológico y reporte**